【신청서요약문】

<신청서 요약문>

<table>
<tr><td rowspan="3">중심어</td><td>리딩 이노베이터</td><td>교육과 연구의 선순환</td><td>창의-혁신적 융합기술</td></tr>
<tr><td>글로벌 리더 양성</td><td>하드웨어(HW)-소프트웨어(SW) 융복합</td><td>뉴로컴퓨팅</td></tr>
<tr><td>지능형 반도체</td><td>초절전 지능형 뇌모방 시스템 ‘유니브레인(UniBrain)’</td><td>전계층 holistic scheme 연구방법론</td></tr>
<tr><td>교육연구단의
비전과 목표</td><td colspan="3">■ 비전: 반도체 기술혁신 속도를 뛰어넘는 교육-연구개발을 글로벌 선도수준으로 수행
- 교육: 초절전 뇌모방 시스템 HW-SW 융복합 혁신인재 양성
- 연구: 새로운 뉴로컴퓨팅 HW-SW 융복합 연구영역 개척 및 선점
- 국제화: 국제학생교류/국제공동연구를 통한 글로벌 선도추구
■ 목표: 지능형 반도체 기술의 ‘리딩 이노베이터(Leading Innovator)’로의 도약
1. 자기주도형 혁신적 융복합 학습 기반 교육-연구의 선순환 체계 구축
2. 전계층 holistic scheme 융복합 연구 기반 창의-혁신적 융합기술 구현
3. 세계 수준의 교육과 국제 교류를 통한 글로벌 리더 양성 및 영향력 확대</td></tr>
<tr><td>교육역량 영역</td><td colspan="3">■ HW-SW 융복합 혁신인재 양성 교육과정 구성 및 운영 계획
- 교육-연구 선순환 구현: 중점 기술 분야별 교육-연구 그룹체계를 일원화, 프로젝트 기반 학습(Project-Based Learning)이 가능한 융복합 과목 및 계층별 Flipped Learning 과목 제공을 통해, 교육과 연구에서 학생이 주체가 되어 새로운 문제를 창출할 수 있는 ‘자기주도형 혁신적 학습(Innovative Learning)’ 기반 교육-연구 선순환 체계 구축
- 체계적인 HW-SW 융복합 교과과정 구성: 기존의 학문의 틀에서 벗어나 기술분야별 기초핵심-전공핵심-심화선택으로 분류, 반도체소자-회로설계-시스템-소프트웨어의 계층 간 융복합 교과목 및 학위과정별 교육과정 로드맵 제공을 통해, 이전에 없던 새로운 지능형 반도체 ‘융합기술’을 구현할 수 있는 혁신 인재양성
- 세계적 수준의 경쟁력을 갖춘 글로벌 리더 양성: 100% 영어강의, 100% 영어학위논문 작성 등 UNIST 국제화된 교육 환경 및 제도를 활용, 본 교육연구단의 학위과정을 졸업한 석박사들이 외국 대학, 연구소, 기업, 국제기구에 진출하여 지능형 반도체 분야의 세계적인 리더로 성장하는 국제교육 및 교류프로그램 지속 강화
- 교육과정의 지속성 및 충실성 제고: 신설/재구성 계획의 HW-SW 융복합 교육과목과 교육-연구 선순환을 지향하는 4개의 중점 기술 분야 교육과정을 지속적이고 충실하게 운영하기 위한 교과목별 강의평가와 피드백 및 도덕적 해이를 방지하는 연구윤리 교육 실시를 통한 거시적인 교육목표를 달성하는 전략을 수행

■ 인력양성 계획·지원 방안 및 교육의 국제화 전략
- 우수대학원생 유치 및 신진연구인력양성: 다양한 연구인턴십 프로그램으로 본교 및 타교 학부생을 대학원생으로 적극적으로 유치, HW-SW 융복합 혁신인재로 양성 후 최고 수준의 박사후과정 지원제도를 통한 신진연구력의 원천기술 연구 및 기술사업화 장려
- 교육프로그램 국제화 및 국제교류 활성화: 100% 영어 공용화 캠퍼스 기반 Havard, MIT 등 세계적인 대학들과 교류 협약을 통한 인적교류 활성화 및 핵심 교과목의 MOOC 플랫폼 기반 국제공동교육과정 구축을 통한 교육프로그램의 국제화 추진</td></tr>
</table>

연구역량 영역	▪ **HW와 SW의 융합연구를 통한 새로운 연구 분야 선도** - **‘유니브레인(UniBrain)’ 플랫폼 기술**: 지능형 뉴로모픽 반도체에서 뉴로컴퓨팅 시스템으로 개념 확장이 가능한 새로운 초절전 뇌모방 지능형 HW-SW 융합 시스템 기술 구현 - **새로운 뉴로컴퓨팅 HW-SW 융합 연구영역 개척**: 기존의 계층별 분업화된 한계를 극복할 수 있는 융합 연구방법론 기반 이전에 없던 새로운 지능형 뉴로컴퓨팅 연구영역 창출 ▪ **연구업적의 질적 우수성 향상 계획** - **창의-혁신적 융합 원천기술 구현**: 기존 2진법 컴퓨팅 체계를 확장하여, 새로운 반도체 패러다임을 제시할 수 있는 “3진법 반도체” 원천기술 구현, 이를 기반으로 뉴로컴퓨팅 시스템 연구로 확장 및 신개념 HW-SW 융복합 시스템 구현 연구 수행 - **양방향 HW-SW 융복합 연구 수행**: “3진법 반도체” 기반 시스템 아키텍처 및 알고리즘 융합의 Bottom-up 방향과 신개념 HW-SW 융복합 시스템 기반 새로운 반도체 소자-회로 연구영역을 개척할 수 있는 Top-down 방향의 융복합 연구 병행 - **전계층 holisitc scheme 연구방법론 제시**: 반도체소자-회로설계-시스템-소프트웨어 전계층 구성원의 브레인스토밍을 통한 새로운 문제를 창출, 활발한 공동연구과제 기획을 통해 새로운 뉴로컴퓨팅 시스템 HW-SW 융복합 플랫폼 개발 및 기술완성도 제고 - **글로벌 선도 융합연구 추구**: 반도체, 회로및시스템, 뉴로컴퓨터 분야에서 글로벌 최고 수준의 참여교수로 구성, 각 계층별 세계 최고(Best)의 질적 우수성 기반 세계 최초(First) 연구에 도전하는 글로벌 선도 융합연구 수행 - **국제공동연구 활성화**: 미국, 일본, 독일, 싱가포르, 캐나다, 대만 등 반도체 관련 전세계 대학, 연구기관과의 국제 공동연구 네트워크를 더욱 강화, 글로벌 영향력 확대를 위한 공동논문 출판, 대학원생 장단기 파견, 해외석학 초빙 및 국제세미나 개최 활성화
산학협력 영역	▪ **창업인재육성 프로그램 및 산학공동교육과정 신설** - 독보적 차별성인 산업인공지능 연구센터 기반 전문화된 창업인재육성 환경 제공 - 산학 창의자율연구과정 신설을 통한 우수 프로젝트 결과물 기반 기술사업화 지원 - 반도체 산업체와 산학연 다학제커리큘럼 구성을 통한 지능형 반도체 인력양성 추진 ▪ **산업문제 해결 실적 기반 글로벌 산학연 클러스터 구축** - 다수의 삼성미래기술육성센터 과제 및 삼성전자 반도체 전략산학 기반 협력체계 구축 - 스마트 IT 산업으로의 산업구조 재편에 부응할 수 있는 미래 지능형 반도체 고급인력 양성 기관으로 성장하여 글로벌 산학연 클러스터의 중심 랜드마크 기관으로 자리매김
기대 효과	▪ **학문적 기술적 효과**: 기존에 없던 초절전/초고성능 뉴로컴퓨팅 시스템 원천기술 개발을 통한 미래 지능형 반도체의 새로운 패러다임을 제시, 기존 전자공학 교과서 재구성 수준의 학문적 파급효과 기대 및 전계층 일관 설계 가능 혁신인재양성을 통한 ‘강인공지능’ 반도체 기술의 대한민국 표준 기술로 확보에 기여 ▪ **경제적 산업적 효과**: 본 교육연구단의 ‘유니브레인(UniBrain) 플랫폼 기술을 통한 미래 지능형 뉴로컴퓨팅 시스템 반도체 글로벌 신시장 개척 및 선점, 향후 인공지능 반도체 시장의 급격한 성장에 따른 대한민국 반도체 산업 구조 재편 및 새로운 반도체 생태계 구축으로 엄청난 경제/산업적 파급효과 기대

I. 교육연구단 구성, 비전 및 목표

1. 교육연구단 구성, 비전 및 목표

1.1 교육연구단의 필요성

I. 교육연구단 구성, 비전 및 목표

1. 교육연구단 구성, 비전 및 목표

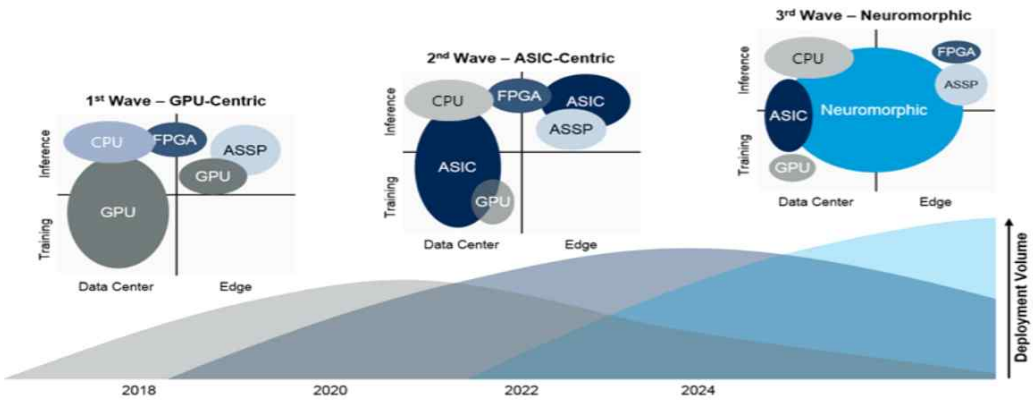
1.1 교육연구단의 필요성

(1) 지능형 반도체 분야 국내외 현황

1-가) 기술 동향

현재 다양한 미래 지능형(인공지능) 반도체에 대한 기술이 제시되고 있지만, 공통적으로는 초고성능·초저전력 중심으로 진화할 전망으로, 병렬연산처리에 최적화된 초고성능 GPU 중심에서 최종적으로는 초저전력 뉴로모픽 반도체로 기술이 진화할 것으로 전망*하고 있다.

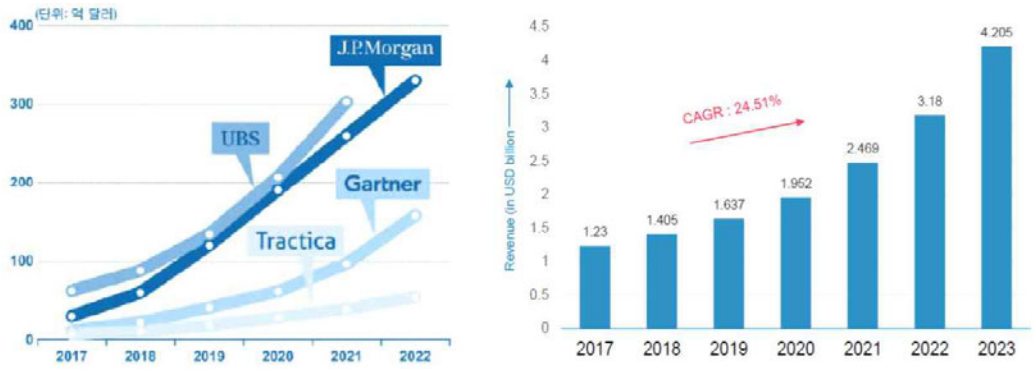
- GPU 기술은 NVIDIA社가 시장 선두 기업으로 데이터센터, 자율주행차 등 적용 분야에서 인공지능 반도체로 활용되고 있으며, FPGA 기술은 데이터센터 및 엣지 디바이스 등의 저전력화·고성능화를 위해 자일링스社 등 글로벌 기업들의 기술 개발이 활발히 진행 중임. 한편, 전통적인 반도체 업체 외에도 다양한 산업체들은 인공지능 알고리즘이 내장된 ASIC 반도체를 자체 개발하는 추세임. (구글社 TPU, 바이두社 Kunlun)
- '뉴로모픽 반도체'는 '폰 노이만(Von Neumann)' 구조의 기존 반도체 한계를 극복하기 위해 인간의 뇌처럼 초저전력으로도 초고성능의 인공지능을 수행하는 반도체 기술로서, 최종적으로는 추론·학습, 데이터 센터·디바이스 등 인공지능 시스템의 多기능을 지원하는 초저전력·초고성능의 뉴모로픽 반도체 중심으로 진화할 전망임. (그림 1.1-1)



<그림 1.1-1> 지능형(인공지능) 반도체 기술 진화 방향 (출처: Gartner(2018))

1-나) 산업 동향 및 전망

- 우리나라 반도체 시장의 경우 대기업 주도의 메모리 반도체 영역에 국한되어 있으며, 전세계 반도체 시장의 70%를 차지하는 시스템 반도체에 대한 기술·시장 경쟁력은 미흡*함. '18년 기준 국내 반도체 업계의 메모리반도체 시장 점유율은 60% 수준이나 시스템 반도체는 3%에 불과한 것으로 나타남*. (출처: 한국경제연구원(2018), IITP(2018))
- 4차 산업혁명의 핵심 기술인 빅데이터, 인공지능 등의 산업적 적용이 확대되고 있는 가운데, 이를 구현하기 위한 기반기술인 지능형(인공지능) 반도체가 시스템 반도체의 새로운 기회 요인으로 대두되고 있어, 현재 국내에서도 대기업 주도의 산학연 클러스터 형태로 지능형 시스템 반도체 분야에 대한 투자가 진행 중임.



<그림 1.1-2> 지능형(인공지능) 반도체 시장 동향 및 전망 (2017~2022)

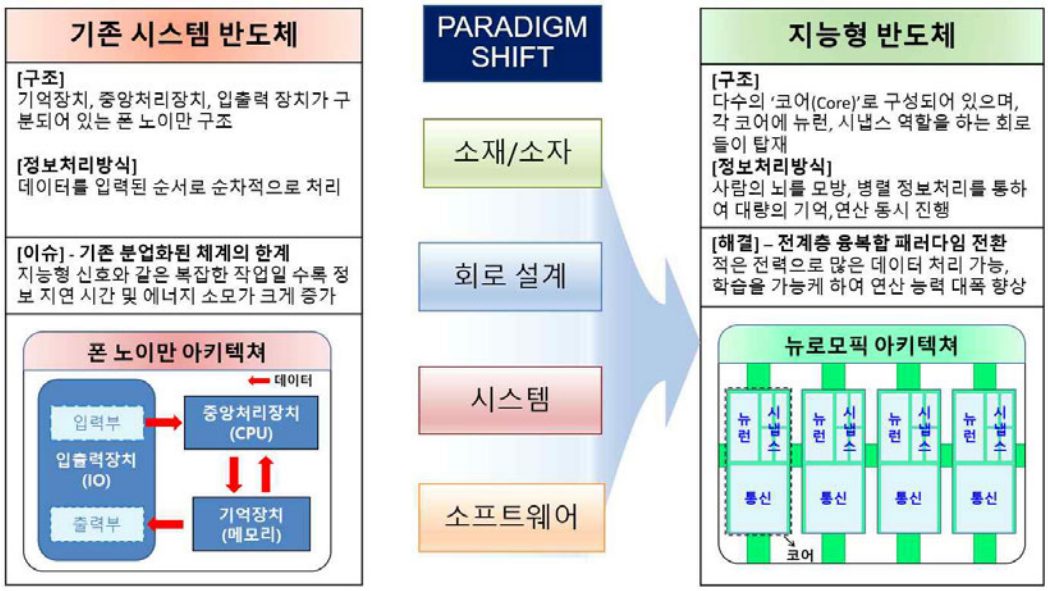
- 지능형 반도체 기술 중에서, 이미 어느 정도 시장을 형성하고 있는 GPU/FPGA/ASIC 등 '연산 처리용 반도체'의 경우 기관별 정의 및 범위에 따라 규모의 차이는 존재하나, '21년 기준, 트랙티카社는 39억 달러, Gartner社는 97억 달러로 (기존 CPU 시장 제외), 현재 상용화 이전 단계인 '뉴로모픽 반도체'의 경우에도 '17년 12.3억 달러에서 '23년 42.1억달러로 연평균 24.5% 증가할 것으로 전망하고 있어, 세계 지능형(인공지능) 반도체 시장 규모가 급성장할 것으로 전망하고 있음(그림 1.1-2).

(2) 교육연구단의 필요성 및 중요성

2-가) 반도체 패러다임 변화

반도체 기술 동향과 시장 전망에서 알 수 있듯이, 결국 정보밀도 향상에 따른 에너지 효율의 한계 문제로 반도체 패러다임 또한, 기존 폰 노이만 구조에서 '뉴로모픽' 아키텍처에서의 지능형 반도체로 전환되고 있다. (그림 1.1-3)

- 기존 폰 노이만 구조는 기억장치(메모리)·중앙처리장치(CPU)·입출력장치(IO) 등 3단계 구조로 명령을 순차적으로 수행하는 방식이기 때문에, 복잡한 작업일수록 시간이 오래 걸리고, 에너지 소모가 크게 증가하는 구조임. 산업연구원에 따르면 폰 노이만 구조는 인간의 뇌와 같은 정보처리를 위해 필요한 소비전력을 감당하기 위해선 원자력발전소 1기가 필요하다고 언급하고 있음.
- 반면, 뉴로모픽 반도체 안에는 여러 개의 '코어(Core)'들이 존재하며, 코어에는 트랜지스터를 포함한 몇 가지 전자 소자들과 메모리 등이 탑재, 코어의 일부 소자는 뇌의 신경세포인 뉴런의 역할을 담당하며, 메모리 반도체는 뉴런과 뉴런 사이를 이어주는 시냅스 기능을 담당함. 인공 뉴런 역할을 하는 코어를 사람의 뇌처럼 병렬로 구성하였기 때문에 적은 전력만으로 많은 양의 데이터 처리가 가능하며, 인간의 뇌처럼 학습하기 때문에 연산 성능이 대폭 향상됨.
- 이러한 특장점으로 인해, 전 세계적으로 뉴로모픽 반도체 기술에 대한 연구가 활발히 진행되는 가운데, 기술의 난이도가 높아 산·학·연 협력 중심으로 추진되는 것이 특징임. (예: IBM社 미국 국방부 산하 방위고등연구계획국(DARPA)의 '인공두뇌 만들기 프로젝트'에 참여(2008) '트루노스'(TrueNorth) 구현(2014), 퀄컴社 Zeroth (2013), 인텔社 Loihi (2017) 등)



<그림 1.1-3> 반도체 패러다임의 변화

2-나) 본 교육연구단의 필요성

(a) 미래 반도체 패러다임 전환 대비 필요

- 전술한 바와 같이, 차세대 유망 기술인 뉴로모픽 반도체는 일부 상용화가 진행되고 있으나 산업적 적용 확대를 위해서는 다소 시간이 소요될 것으로 전망하고 있으며, Gartner社의 'Technology Hype Cycle' (2018)에 따르면 10년 후 시장이 형성될 것으로 예측, 지금으로부터 8년 이후에는 지능형 로봇, 무인기, 자율주행 자동차, AI 비서 등에서 폭넓게 사용할 것으로 전망되고 있음.
- 따라서, 이 시점에서 지능형 반도체 분야의 미래를 준비하기 위한 본 '초절전 지능형 뇌모방 시스템 공학단'은 매우 시기적절하며, 총 7년의 BK21 사업기간을 고려하였을 때, 미래 지능형 반도체 산업 분야의 기술주도권 확보를 위해 시급히 필요한 교육연구단임.

(b) 하드웨어-소프트웨어(HW-SW) 융복합 교육-연구 플랫폼 필요

- 뉴로모픽 반도체는 생물학적인 인간의 뇌의 학습, 기억, 그리고 인지 기능 등을 공학적으로 구현하기 위한 시스템, 알고리즘, 소자 등 다양한 공학 계층에서의 기술 발전이 필요하기 때문에, 뉴로모픽 반도체에서 뉴로컴퓨팅으로 개념의 확장이 필요하며, 새로운 컴퓨팅 구조가 필요한 만큼, 전통적인 시스템 반도체에서 수행해왔던 분업화된 반도체 체계의 교육과 연구로는 새로운 초절전/고성능 지능형 시스템 반도체의 개념 창출이 불가능함.
- 따라서, 이전에 없던 새로운 뉴로컴퓨팅 아키텍처를 창출할 수 있는 신개념 반도체 소자 기반 초절전 회로시스템 하드웨어와 그 응용을 위한 신호처리/통신 알고리즘 및 이를 에너지 효율적으로 구동할 소프트웨어 등 다양한 전자공학 계층이 함께 연구되어야 하는 대표적인 융합 기술로서, 이를 실제 상용화 수준으로 구현하기 위해서는 소자-회로-시스템-알고리즘까지 전체적 일관 설계(holistic scheme design)가 가능한 HW-SW 융복합 혁신 인재를 양성할 본 교육연구단이 반드시 필요함.

1. 교육연구단 구성, 비전 및 목표

1.2 교육연구단의 비전 및 목표

1.2 교육연구단의 비전 및 목표

본 **초절전 지능형 뇌모방 시스템 (Ultimate neuromorphic intelligent Brain, UniBrain) 공학단**에서 추구하는 교육/연구/국제화의 '비전, 목표, 전략은 다음과 같다.

■ **비전: 반도체 기술혁신 속도를 뛰어넘는 교육-연구개발을 글로벌 선도수준으로 수행**
- 교육: 초절전 뇌모방 시스템 HW-SW 융복합 혁신인재 양성
- 연구: 새로운 뉴로컴퓨팅 HW-SW 융복합 연구영역 개척 및 선점
- 국제화: 국제학생교류/국제공동연구를 통한 글로벌 선도추구

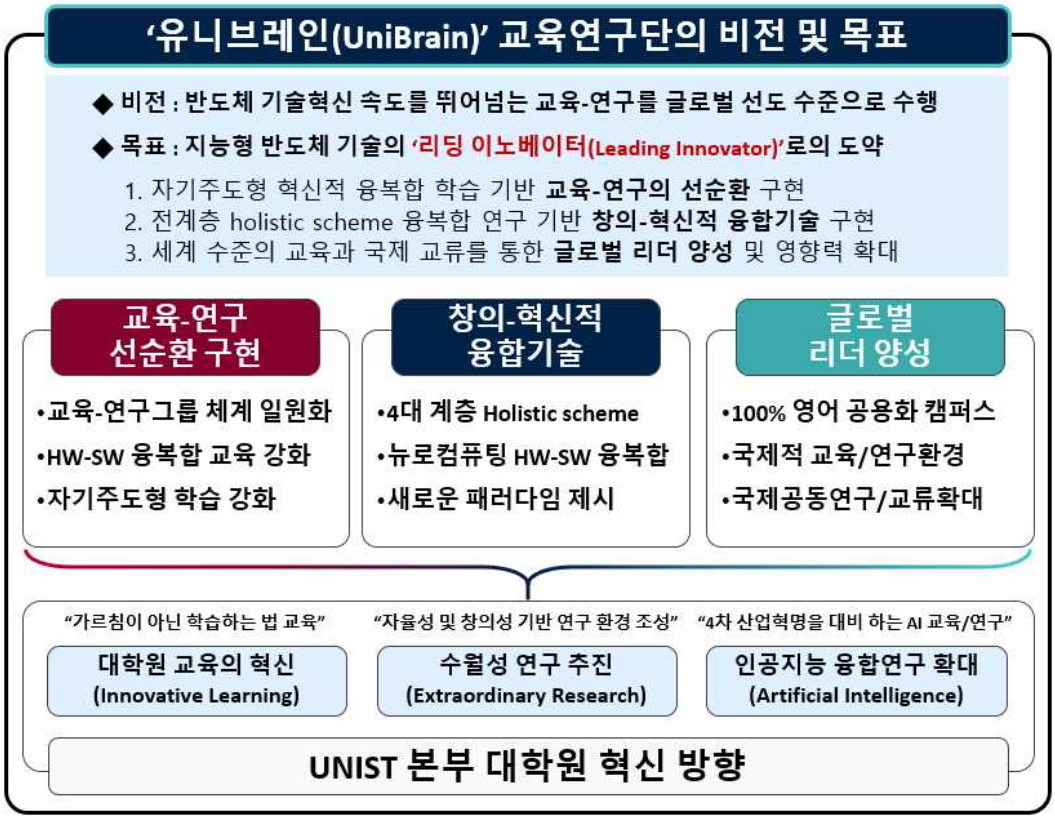
■ **목표**: 지능형 반도체 기술의 **'리딩 이노베이터(Leading Innovator)'**로의 도약
1. 자기주도형 혁신적 융복합 학습 기반 **교육-연구의 선순환** 체계 구축
2. 전계층 holistic scheme 융복합 연구 기반 **창의-혁신적 융합기술** 구현
3. 세계 수준의 교육과 국제 교류를 통한 **글로벌 리더 양성** 및 영향력 확대

■ **전략**:
1. 본 교육연구단의 강점인 전자공학(EE)와 컴퓨터공학(CS)을 융합한 핵심공학지식 기반 **'HW-SW 융복합' 교육**을 더욱 강화함과 동시에 새로운 **문제창출이 가능한 자기주도형 학습**을 강조하여, '교육과 연구의 선순환' 체계를 구축한다.
2. 반도체소자-회로설계-시스템-소프트웨어 전계층 holistic scheme 연구방법론을 제시하고, Bottom-Up 및 Top-Down 양방향 **'HW-SW 융복합' 연구**를 통해, 이전에 없던 **새로운 뉴로컴퓨팅 패러다임을 제시**하는 '창의-혁신적 융합기술'을 구현한다.
3. 글로벌 선도 수준의 교육과 연구를 수행하기 위해 현재 **영어강의 100% 비율을 지속**적으로 강화하며, **국제학생교류 및 글로벌 산학연 공동연구를 장려**하는 기존 학교 프로그램을 적극적으로 활용하여 글로벌 인지도 및 영향력을 확대한다.

■ 키워드: 리딩 이노베이터, 하드웨어(HW)-소프트웨어(SW) 융복합, 교육과 연구의 선순환, 창의-혁신적 융합기술, 글로벌 리더양성

[개요] 2009년 개교이래 지난 11년간 UNIST 전기 및 전자공학과는 괄목할 만한 질적·양적 교육과 연구의 발전을 이루었다. 2015년 성공적으로 과학기술원 체제로 전환 후 2017년 중앙일보 학과평가에서 **'전자공학' 분야 국내 '최상위' 등급**으로 평가받았다. 연구부문 4개 지표와 교육부문 6개 지표 등 10개 지표를 기준으로 상위 10%까지 총 6개 대학만 '최상' 등급으로 평가받은 결과이다. 우리나라의 ICT 기술이 전 세계적으로도 매우 발달해 있는 상황을 고려했을 때, 반도체, 디스플레이, 무선통신, 인공지능 등을 연구하는 전자공학 분야의 더욱 치열한 대학별 경쟁에서, **UNIST 전기 및 전자공학과가 최우수 등급 평가**를 받은 것은 특히 짧은 역사에서 일궈낸 우수한 결과로서, 이는 UNIST 전기 및 전자공학과가 이론 연구에서부터 실험 및 시스템 구현에 이르는 다양한 교육 기회를 제공하고, 하드웨어(HW)와 소프트웨어(SW)의 융합 연구를 통한 창의적이고 혁신적인 융합형 인재 양성에 주력해 온 그동안의 일관된 노력을 평가받은 결과이다.

지금까지 UNIST 전기 및 전자공학과는 전세계 Top 대학교(예: MIT, Stanford)를 모델로 소위 '패스트 팔로워(Fast Follower)' 전략으로 발전해 왔다. 그러나 앞으로 지능형 반도체 분야에서 세계 최고 수준의 전자공학과들과 대등하게 경쟁·협력하고, 이전에 없던 새로운 영역을 창출하여 글로벌 시장을 리딩하기 위해서, 본 교육연구단의 비전으로 **'반도체 기술혁신 속도를 뛰어넘는 교육과 연구개발을 글로벌 선도수준으로 수행'**을 제시하며, 향후 7년 동안 4단계 BK21 혁신인재양성사업을 통하여 **지능형 반도체 기술의 "리딩 이노베이터(Leading Innovator)" 로 도약**하고자 한다. 이러한 목표를 달성하기 위해, 지금까지 성공적으로 추진되어온 **HW-SW 융복합 교육** 기반 빠른 속도로 발전하는 지능형 반도체 최신 기술습득 및 새로운 **문제창출이 가능한 자기주도형 학습**을 강화하여, '교육-연구 선순환 체계'를 구축하고, 반도체 전계층 **holistic scheme 연구방법론** 기반, 이전에 없던 **새로운 뉴로컴퓨팅 패러다임을 제시**하는 '창의-혁신적 융합기술'을 통해 글로벌 선도 수준의 연구경쟁력을 확보하며, 100% 영어 공용화 캠퍼스 기반 활발한 국제학생교류 및 글로벌 산학연 공동연구를 지속 강화하여, '글로벌 리더를 양성'한다. 본 교육연구단의 **'교육-연구 선순환 구현'**, **'창의-혁신적 융합기술'**, **'글로벌 리더 양성'**의 지향목표는 본부 대학원 혁신 방향과 완전히 일치한다. (그림 1.2-1)



<그림 1.2-1> 본 교육연구단 '유니브레인(UniBrain)'의 비전과 목표

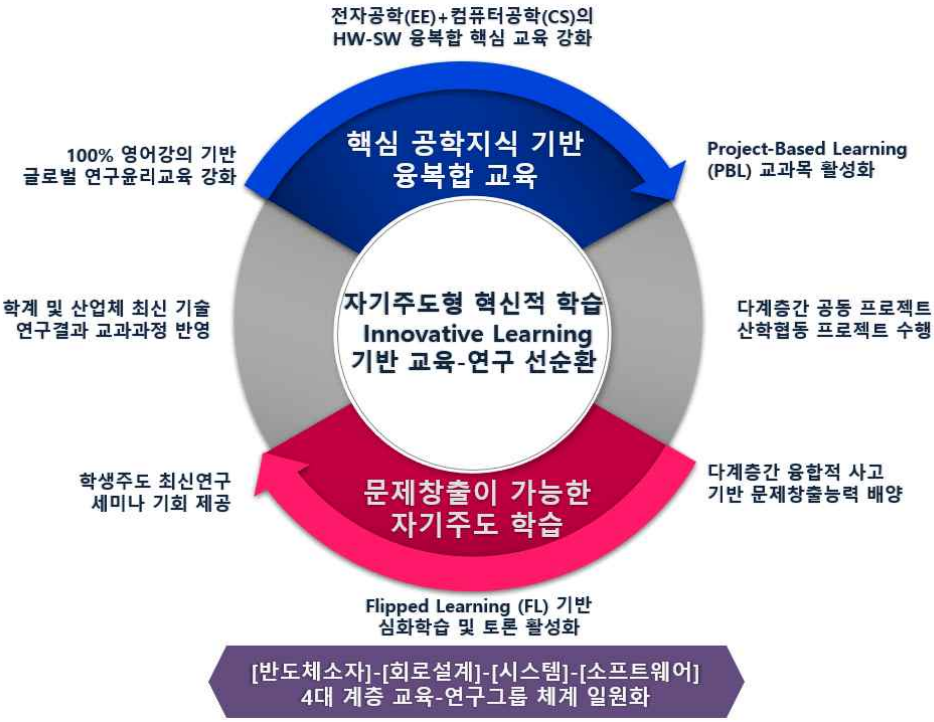
(1) 목표별 실천 방안

본 교육연구단의 상기 3대 목표를 달성하기 위하여 각 목표별 실천방안을 아래와 같이 요약하였다.

1-가) 자기주도형 혁신적 융복합 학습 기반 교육-연구의 선순환 체계 구축

반도체 각 계층별 고립된 주입식 교육이 아닌 자기주도적이고 창의적으로 새로운 문제를 창출하는 융복합 교육만이 '교육과 연구의 선순환' 체계를 구현할 수 있다. 교육과 연구의 선순환이란 대학원 연구의 최신 결과와 산업체와의 연구결과를 교과목 교육에 활용하여, 수업을 듣는 학생들을 그 분야의 기술에 적극적으로 노출시켜 동기를 부여하고, 이를 본인의 연구에 활용하게 하는 선순환 구조를 의미한다. 본 교육연구단에서는 이전에 없던 새로운 지능형 시스템 반도체 구현을 위해, 전체적인 4대 계층(반도체소자-회로설계-시스템-소프트웨어)의 핵심 공학지식 교육의 반석 위에 계층 간 융복합 교과목 및 학위과정별 교육과정 로드맵을 제공한다. 특히, 중점 기술 분야별 **'교육-연구 그룹체계를 일원화'** 하고, **'프로젝트 기반 학습(Project-Based Learning)이 가능한 융복합 교과목'** 과 각 **'계층별 Flipped Learning 교과목을 제공'** 하여, 교육과 연구에서 학생이 주체가 되어 새로운 문제를 창출할 수 있는 **'자기주도형 혁신적 학습(Innovative Learning)'** 을 통해, 연구의 내용이 교육과 자연스럽게 선순환하는 체계를 구축하고자 한다(그림 1.2-2).

- **교육-연구 그룹체계 일원화**: 본 교육연구단은 전체 4대 계층(반도체소자-회로설계-시스템-소프트웨어)의 각 계층별 구성을 완전한 하나의 교육-연구그룹 체계로 일원화함으로써, 교육과 연구를 자연스럽게 연계할 수 있는 선순환 고리를 구축함.



<그림 1.2-2> 본 유니브레인(UniBrain) 교육연구단의 교육-연구 선순환 체계 구축 방안

- **HW-SW 융복합 교육과정 강화**: 현재 개설되어 있는 지능형 반도체 HW-SW 통합 설계관련 융복합 교육을 더욱 강화하기 위해, '고급임베디드시스템', '하드웨어 AI 설계' 등 총 10개의 융합 교과목을 신설하고, 개선함.
- **PBL(Project-Based Learning) 과목 운영**: 반도체소자-회로-시스템-소프트웨어 중 3개 이상의 계층을 융합하는 기존 핵심 교과목 기반 학계 및 산업체의 최신 연구결과 및 기술을 반영한 산학공동 창의자율연구 개설 포함 총 5개 이상의 PBL 융복합 교과목 구축함.
- **FL(Flipped Learning) 과목 운영**: 각 계층의 기초핵심 과목에서 하나 이상의 교과목을 FL 교과목으로 전환하여, 심화학습 및 토론을 활성화하고 융합적 사고 기반 새로운 문제창출 능력을 배양할 수 있는 자기주도형 FL 과목을 운영함 (총 4개 이상).
- **자기주도형 혁신적 학습(Innovative Learning)**: 본 교육연구단의 강점인 전자공학(EE)와 컴퓨터공학(CS)을 융합한 'HW-SW 융복합' 교육을 더욱 강화함과 동시에, 새로운 문제 창출이 가능한 자기주도형 혁신적 학습을 강화하여, '교육-연구의 선순환' 체계를 구축함.

1-나) 전계층 holistic scheme 융복합 연구 기반 창의-혁신적 융합기술 구현

기존의 연구는 지능형 반도체 등 HW 성능을 향상하는 연구와 딥러닝 알고리즘 기반 AI 응용을 위한 SW 기술을 개발하는 연구가 독립적으로 수행되어 뉴로컴퓨팅으로의 개념 확장 및 새로운 컴퓨팅 구조를 개발하는데 한계가 있었다. 이에 본 교육연구단은 HW와 SW의 융합을 통하여 기존 지능형 뉴로모픽 반도체 기술에 국한하지 않고, 새로운 가치와 큰 파급효과를 창출할 수 있는 뉴로컴퓨팅 시스템으로 개념을 확장하여, 궁극적으로 **반도체소자-회로 설계-시스템-소프트웨어의 holistic scheme 역량 향상** 기반, **새로운 뉴로컴퓨팅 HW-SW 융복합 연구영역을 개척**하고자 한다(그림 1.2-3).

<그림 1.2-3> 반도체 holistic scheme 기반 새로운 뉴로컴퓨팅 HW-SW 융복합 영역 개척

- **HW와 SW의 융합연구를 통한 새로운 연구 분야 선도**: 세계적으로 유례가 없는 4대 계층 간 유기적 협력을 토대로 이전에 없던 새로운 뉴로컴퓨팅 HW-SW 융복합 시스템을 구현하기위해, 신개념 “3진법 반도체” 소자 기반 회로시스템 아키텍처 및 응용 소프트웨어 연구로 확장하는 Bottom-up 방향의 융복합 연구와 함께, 초절전 뇌모방 지능형 시스템 반도체의 신개념 설계 아키텍처 및 구동 소프트웨어 융복합 연구를 기반으로 새로운 도체 소자-회로설계 연구분야를 개척할 수 있는 Top-down 방향의 융복합 연구를 병행함.
  ① 신개념 “3진법 반도체” 뉴로모픽 응용회로 및 초고집적 신소재/신소자 기술 연구
  ② 초절전 뉴로모픽 프로세싱-인-메모리 및 아날로그-디지털 융복합 회로설계 연구
  ③ 초고성능 뉴로컴퓨팅 분산/병렬 시스템 및 신경망 최적화 알고리즘 융합 연구
  ④ 에너지 효율적 신경회로망 모델링 및 딥러닝 AI 알고리즘/응용 소프트웨어 연구
- **글로벌 최고 수준의 HW-SW 융합 교육연구단 구성**: 본 교육연구단의 환산논문 1편당 환산보정IF(ES)=0.61(1.15) 수준은 2018 JCR EE 카테고리 기준 상위 20% Q1 (6% L1)로서 이미 글로벌 최고 수준으로, HW-SW 전체 연구 분야의 참여 교원 및 참여 대학원생 간 지속적인 브레인스토밍을 통하여 기존에 없던 새로운 문제를 찾아내고, 이를 해결하기 위한 도전적인 연구 태도를 훈련하여 지속적으로 창의적인 연구주제를 개척함.
- **’창의-혁신적 융합기술’ 기반 연구의 질적우수성 향상**: 전계층 holistic scheme 기반 Top-down/Bottom-up 양방향 융복합 연구를 통해 새로운 ‘창의-혁신적 융합원천기술’을 제시하여 Science, Nature 본지 등 세계 최고 수준의 질적 우수성을 달성하며, 이 과정에서 파생되는 계층별 원천기술 또한, top tier 저널 및 학회에 출판하여 세계 최고(Best)와 함께, 새로운 영역을 최초(First) 선도할 수 있는 연구를 수행함.

1-다) 세계 수준의 교육과 국제 교류를 통한 글로벌 리더 양성 및 영향력 확대

100% 영어강의 및 100% 영어 학위논문, 그리고 행정/생활 지원을 포함한 100% 영어 공용화 캠퍼스를 갖춘 UNIST의 국제적인 교육/연구환경을 더욱 공고히 하고, 본 교육연구단의 학생들이 외국 대학, 연구소, 기업, 국제기구에 진출하여 지능형 반도체 분야의 세계적인 리더로 성장하는 프로그램을 강화한다.

- **100% 영어 공용화 캠퍼스 기반 교육의 국제화**: 본 교육연구단은 100% 영어강의 기반 MOOC 강의 프로그램을 진행하는 과목을 증설(기초핵심 4과목)하고 이를 국제공동교육과정으로 개발 및 적극적으로 홍보하여 교육의 국제화를 더욱 추진할 예정임.
- **세계적 교육/연구 기관과 교류 계획**: 기체결 된 Harvard, UCSD, MIT, UCLA, UCB, UIUC와의 기관 단위 MOU를 기반으로, UC Berkeley SCET, UCSD IGE, Harvard SEAS 인공지능 분야, 스위스 바젤대학교 IEO 등 해외 학교/연구 기관과의 구체적인 교류 활성화를 위한 MOU 체결을 계획하고, 해외 학교뿐 아니라 Google, NVidia 와 같은 해외산업체과의 실제 효력이 있는 MOU 체결을 추진함.
- **해외석학 초빙 및 활용 계획**: 국제적으로 저명한 해외석학을 초빙하여 세미나를 진행할 예정이며, 안식년을 활용한 장기 초빙을 통해 강의를 개설하거나 학생들의 공동지도에 적극적으로 해외석학을 활용함으로써 교과과정의 다변화 및 연구 분야 확장에 많은 노력을 기할 예정임.
- **UNIST 국제협력센터(CIA) 기반 우수 외국인 학생 유치**: UNIST CIA의 행정 및 생활 지원 또한 100% 영어로 진행되고 있어, 이를 활용한 외국의 우수한 유학생 유치를 계획하며, Summer Program of Internship and Korean Experience (SPIKE) 등의 국제 교류프로그램을

통하여 우수 외국인 학생들을 유치함과 동시에 국제 교류를 더 활발히 추진함.

- **국제공동연구 확대 및 지원 계획**: 현재 Berkeley Method of Entrepreneurship (BMoE) Bootcamp 파견 프로그램을 운영하고 있는 노하우를 기반, 대학원생들의 공동연구/공동 논문 작성을 위한 해외 장단기파견 및 국제세미나 참가 등 네트워킹 활동을 전폭적으로 지원하여 세계 최고 수준의 대학/기관들과 공동연구 수행을 확대할 계획임(매년 10건 이상). 특히, 본 사업을 수행하게 된다면, 사업비 지원을 통해 Summer School을 격년으로 개최하여 해외 우수 협력 기관의 대학원생들을 초청하고 분야별 주제에 대한 강의를 제공하여 본 교육연구단의 우수성 홍보와 함께 해외 우수대학원생 및 신진연구인력 유치를 추진함.
- **연구 윤리 및 글쓰기 교육 강화**: 글로벌 스탠다드의 연구윤리를 확보하고 소통능력을 강화하기 위해 '연구윤리 및 논문 작성법'을 졸업 필수 교과목으로 지정하고, 효과적인 글쓰기와 연구 윤리를 교육한다. 현재 시행 중인 UNIST의 학위논문 100% 영어 작성을 철저히 관리감독하여, 현재의 충분한 글로벌 경쟁력의 수준을 더욱 강화할 계획임.

(2) 교육연구단 비전을 달성하기 위한 제도 구축 및 운영

2-가) 교육연구단의 학사단위로서의 안정화 및 지속가능성 제고 방안

- **학연장려금(Stipend) 제도 운영**: 학생연구원의 최저 생활비 지급을 통해 안정적 연구 환경 보장 (석사 80만원/월, 박사 110만원/월). 학연장려금 최저기준을 준수하기 어려운 교원에 한하여 기존 학생경비 외에 인재양성장학금 (계열기초과목 수업조교 수당: 석사 24만원, 박사 39.5만원) 추가 지원하며, 과기원으로서 대학원생의 인건비를 학연장려금 제도화하여 안정적으로 운영 중임.
- **학생인건비 통합관리제 기관단위 전환**: 학생인건비 등록시 학부단위의 균등지급과 연구책임자단위의 차등지급으로 나누어, 안정화를 위해 학부단위 균등지급을 위한 최소 참여율 20% 이상 (박사 500,000원/석사 400,000원) 권장하는 제도이며, 6개월 단위 지급계획으로 학생인건비 6개월 사전 등록을 필수로 규정한 연구환경 안정화 제도임.
- **UNIST 개교이래 동일한 학사단위 지속**: 본 교육연구단의 참여교수는 동일한 학사단위인 전기전자컴퓨터공학부 및 전기및전자공학과 대학원 소속이며, 전체 참여 비율 80%인 매우 안정적인 학사단위를 기반으로 지속적인 교원충원 및 우수학생유치를 추진함.

2-나) 본부 대학원 혁신방향과의 정합성

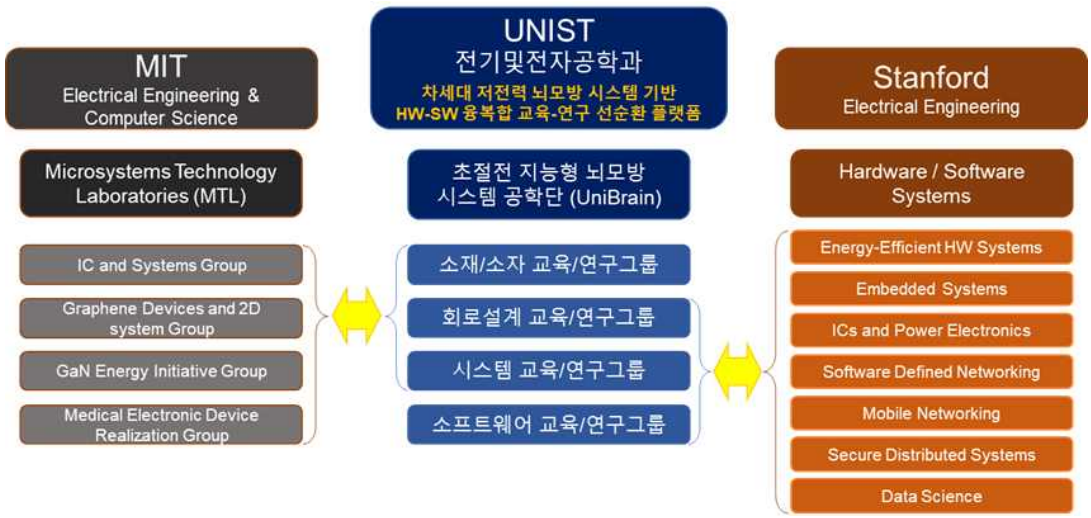
UNIST 본부 대학원 혁신방향은 다음과 같이 3가지로서, 본 교육연구단의 방향과 일치한다.

- **대학원 교육의 혁신 (Innovative Learning)**: 미래를 개척하는 창의적 과학기술 글로벌 리더 양성을 비전으로 "가르침(Teaching)이 아닌 학습하는 법(Learning) 교육"을 위한 Project-Based Learning, 장기인턴제도 실시(Co-op) 등의 다양한 참여 교육 기회 제공함과 동시에, 최신 연구 기술을 포함하는 수직형 교과목 개발을 추구함.
- **수월성 연구 추진(Extraordinary Research)**: 새로운 패러다임을 제시하는 융합과학기술 구현을 비전으로 "자율성 및 창의성을 기반으로 하는 연구 환경 조성"을 위한 다양한 지원제도를 마련하여, 기존의 학문의 틀에서 벗어나 다양한 학문 간 융합적인 접근을 통해 창의적이고 혁신적인 연구주제를 발굴하고 세계적인 성과를 창출함.
- **인공지능 융합연구 확대(Artificial Intelligence)**: "4차 산업혁명 시대를 대비한 인공지능 교육/연구 강화"라는 본부의 핵심방향에 따라, 본 교육연구단은 미래 지능형(인공지능) 뉴로컴퓨팅 HW-SW 융복합 시스템 교육-연구 선순환 플랫폼을 구축함.

(3) 세계 저명대학 벤치마킹 기반 교육연구단 그룹 구성의 차별성 및 우수성

본 교육연구단은 새로운 초절전 뇌모방 시스템 HW-SW 융복합 혁신인재 양성 및 연구영역 개척/선점을 위해 소재/소자, 회로설계, 시스템, 소프트웨어를 4개의 중점 교육-연구 그룹으로 구성하였다. 본 유니브레인(UniBrain) 교육연구단의 차별성과 우수성을 비교하기 위해, **MIT** Electrical Engineering and Computer Science 학과의 **Microsystems Technology Laboratories (MTL)** 및 **Stanford** Electrical Engineering 학과의 **Hardware/Software Systems (HSS)** 과의 교육연구그룹 벤치마킹 결과를 기술하였다. (그림 1.2-5)

- **MIT MTL**은 신물질/신공정 및 에너지/바이오 응용 교육연구가 집적회로 (Integrated Circuit, IC) 분야와 융합된 형태이며, 일종의 Bottom-Up 방식으로 하위레벨의 신소재/신소자 기반 다양한 응용연구가 가능한 장점이 있지만, 새로운 지능형(인공지능) 시스템 개발을 위해 반드시 필요한 소프트웨어 기술과의 융합에 한계가 있음. 또한, 본 교육연구단의 소프트웨어 그룹은 일반적인 시스템 소프트웨어가 아닌, 기계학습(Machine Learning, ML)과 인공지능(Artificial Intelligence, AI)에 기반한 소프트웨어 그룹으로서 MIT MTL의 일부 소프트웨어 관련 교수진과는 차별화됨.
- **Stanford HSS**는 일종의 Top-Down 방식으로 networking 및 big data를 기반으로 한 소프트웨어 분야와 에너지 효율적인 시스템 분야를 기반으로 일부 반도체 IC 와 전력전자가 융합된 형태이며, 다양한 하드웨어 및 소프트웨어 융합이 가능하지만, 새로운 소재 및 소자를 적용한 신개념 시스템 아키텍처를 창출할 수 있는 지능형(인공지능) IC 시스템 개발에는 한계가 있음.
- 본 교육연구단의 교육-연구그룹은 **MIT MTL 의 소프트웨어 융합의 취약점** 및 **Stanford HSS의 소재/소자연구 융합의 취약점을 보완 개선**해, 세계적인 수준에서도 유례를 찾아볼 수 없는 Bottom-Up 방식과 Top-Down 방식의 교육-연구가 모두 가능한, **차별화된 HW-SW 융복합 형태의 교육연구단을 구성**하였으며, 기존에 제시된 바 없는 독창적인 신개념 초절전 지능형 뇌모방 시스템 구현을 목표로, 집중적이며 체계적인 교육 및 연구가 가능한 형태로 그룹체계를 제시하였음.



<그림 1.2-5> 본 교육연구단과 MIT MTL 및 Stanford HSS와의 교육연구그룹 구성 비교>

(4) 결론 및 요약

본 교육연구단은 향후 7년간의 4단계 BK21 사업을 통하여 **지능형 반도체 기술의 '리딩 이노베이터' 로 도약**하고자, 다음과 같은 교육, 연구, 국제화지표의 실천방안 및 정량적인 목표치를 세우고자 한다 ('비전/목표 구현을 위한 실천 방안 및 정량적 목표치 요약' 참조). 특히, 본 교육연구단의 비전인 **'반도체 기술혁신 속도를 뛰어넘는 교육과 연구개발을 글로벌 선도수준으로 수행'** 을 위해 **'교육-연구 선순환 구현', '창의-혁신적 융합기술', '글로벌 리더 양성'** 을 제대로 달성할 수 있다면, 사업이 종료되는 2027년에는 지능형 반도체 분야의 혁신적 미래가치를 창조하여, 글로벌 신시장을 창출 및 선점하는 데 주도적으로 공헌할 수 있는 소중한 HW-SW 융복합 혁신인재를 배출할 수 있을 것이다.

* 교육연구단의 비전/목표 구현을 위한 실천방안 및 정량적 목표치 요약

구분	내용	현황(실적)	목표(사업 7년차 기준)	비고
교육과정	융합교육과정	IoT 센서설계 저전력 시스템(2)	총 10개 HW-SW 융합 교과목 구축 및 운영: 신설(4)/개선(4)	일부 AI 대학원 코드 쉐어 고려
	Project-Based Learning (PBL)	Microelectronics Lab/ Analog System Design (2)	PBL 교과목 전환 (5) 산학 창의자율연구 개설(1)	
	Flipped Learning (FL)	인공지능/컴퓨터구조/확률/전력전자(학부 4과목)	대학원 기초핵심 FL 교과목 전환 (4과목 이상)	
대학원생 충원	석사/박사(/통합과정) 충원 (명)	(최근 3년간) 총 33/32(/12)	누적 총 105/64 명 (교수 1인당 석사1.5 /박사1)	
대학원생 배출	석사/박사 배출 (명)	(최근 3년간) 총 28/9	누적 총 94/46 명 (석사 2년/박사 5년 연한)	
연구 수월성	논문 환산 편수	11.7편/년 (1인당 0.89편)	글로벌 평균보다 74% 더 인용되는 우수한 현황 기반 새로운 연구 영역 개척 목표로 Top-tier 저널/학회 출판	세계 최초 원천 연구 및 질적 우수 지향
	환산보정 피인용수(FWCI)	81.2/46.6=1.74 (환산논문 1편당)		
	환산논문 1편당 환산보정IF (ES)	30.3/49.0*=0.61 상위 20% Q1우수 (56.6/49.0*=1.15, 상위 6% L1우수) (*포스터논문제외 총 환산편수)	최종 7년차 기준 IF = 0.70** **2018 JCR EE 카테고리 기준 상위 15%, 연평균 2% 향상 (지능형반도체 분야특성 고려하면 매우 도전적인 목표임)	
국제화	교육프로그램 국제화	AI Programming 기초/심화 (2)	STAR-MOOC 플랫폼 기반 국제공동교육과정 구축 (4)	
	국제공동연구 /국제교류수행	(최근 3년간) 12건	매년 10건 이상 (논문출판 장단기파견, 석학초빙, 세미나 교류/개최 포함)	
	외국어 강의 /영어글쓰기	100% 영어강의/ 100% 영어학위논문작성 지속 유지 및 강화		

Ⅰ. 교육연구단 구성, 비전 및 목표

1.3 교육연구단 구성

①. 교육연구단장의 교육연구행정 역량

성 명	한글		영문	
소속기관	울산과학기술원			전기전자컴퓨터공학부

<표 1-1> 교육연구단장 최근 5년간 연구실적

연번	저자/수상자/발명자/창업자	논문제목/저서제목/book chapter 제목	저널명/ 출판사명	권(호), 페이지/ISSN/ISBN (pp. ** - **)	게재/출판	DOI 번호 (해당 시)
1		Tunnelling-based ternary metal-oxide-semiconductor technology	Nature Electronics/Springer Nature	2(7), pp. 307-312/2520-1131	게재	10.1038/s41928-019-0272-8
2		Record-High Performance Trantenna based on Asymmetric Nano-Ring FET for Polarization-Independent Large-Scale/Real-Time THz Imaging	2019 Symposium on VLSI Technology/IEEE	33, pp. T160-T161/2158-9682	게재/출판	10.23919/VLSIT.2019.8776567
3		Trantenna: Monolithic transistor-antenna device for real-time THz imaging system	2017 Symposium on VLSI Technology/IEEE	31, pp. T146-T147/2158-9682	게재/출판	10.23919/VLSIT.2017.7998157
4		High-Performance Plasmonic THz Detector Based on Asymmetric FET With Vertically Integrated Antenna in CMOS Technology	TRANSACTIONS ON ELECTRON DEVICES/IEEE	63(4), pp. 1742-1748/0018-9383	게재/출판	10.1109/TED.2016.2526677
5		Compact Design of Low Power Standard Ternary Inverter Based on OFF-State Current Mechanism Using Nano-CMOS Technology	TRANSACTIONS ON ELECTRON DEVICES/IEEE	62(8), pp. 2396-2403/0018-9383	게재/출판	10.1109/TED.2015.2445823

1.3 교육연구단의 구성

① 교육연구단장의 교육·연구·행정 역량

교육연구단장 [redacted] 교수는 지능형반도체 분야 “초절전 지능형 뇌모방 시스템 공학단” 의 비전을 누구보다 잘 달성할 수 있는 다음과 같은 탁월한 연구・교육・행정 역량을 가졌다.

(1) 연구역량

- [redacted] 교수의 지난 5년간 국제전문 학술지 연구실적은 총 24편으로, 이중 IEEE 논문 12편, Springer Nature 출판그룹 논문 3편으로 질적 우수성이 탁월함. (Q1 비율 62.5 %)
- 특히, Springer Nature 저널 3편 (Nature Electronics, Nature Communications, Scientific Reports) 중 2019년 7월 출판된 Nautre Electronics 논문 (대표연구실적 1)은 국내 전기 및 전자공학과 (EE) 최초 출판으로서, 모든 저자가 UNIST 학생과 교수로 구성되어 UNIST EE만의 융복합 교육과 연구를 통해 “3진법 반도체” 라는 새로운 반도체 패러다임을 제시한 탁월한 업적임. 이는 교육-연구 선순환 구현의 실제 사례로서, 업적의 선도성과 탁월성을 인정받아 UNIST “젊은특훈교수” 에 선정/임용되었음. (2019년 9월)
- 또한, 반도체 분야의 세계 최고 학술대회로 인정받는 VLSI 논문 2편을 출판하였으며, 주로 글로벌 반도체 기업들의 첨단기술 경연장에서 2017년 VLSI 논문은 순수 대학교/대학원 자체 기술로는 국내 유일한 발표논문으로 선정되었고, 2019년 논문은 반도체 소자-회로 융복합 연구 결과의 가치를 인정받아 VLSI Technology와 Circuit program에 모두 포함되어 Joint-Focus Session에서 발표한 탁월한 융복합 연구업적임.
- IEEE 논문 또한 주전공 분야인 ‘전자소자’ (Electron Device Society) 논문 (Electron Device Letters 2편, Transactions on Electron Devices 4편)을 기반으로, 다양한 융복합 연구를 추구하여 ‘컴퓨터’ (Computer Society, ISMVL 2편), ‘마이크로파’ (MTTS, Transactions on Terahertz Science and Technology 2편), ‘안테나’ (Transactions on Antennas and Propagation 1편) 분야 등 3개 이상의 분야에서 질적으로 우수한 IEEE 논문 출판을 통해 차별화된 융복합 연구역량을 보유하였음을 확인할 수 있음.

(2) 교육역량

- [redacted] 교수는 UNIST EE 재직기간 9년 중 총 6명의 박사, 5명의 석사 학생을 배출하였으며, 이중 박사학위자 1명은 탁월한 연구업적을 인정받아 UNIST Best Research Award를 수상하였으며, 5명 석사학위자 모두 취업 (삼성전자 2명, LG전자 1명, SK 하이닉스 1명) 및 진학 (박사과정 1명) 하였음.
- 박사과정 진학 학생 1명은 Global Ph.D Fellowship (GPF)에 선정되었으며, 2017년 박사학위 취득 후 SK 하이닉스(미래반도체연구소)에 취업하였고, 지도 학생 중 총 3명이 삼성전자 휴먼테크 논문 대상 (은상 2, 장려상 1)을 수상하여, 글로벌 최고 수준의 반도체 기업에서 필요로 하는 인재양성 역량을 보였음.

(3) 행정역량

- [redacted] 교수는 UNIST 개교 초기인 2010년부터 재직하여, 대학교/대학원 교육과정/연구 프로그램 제도 확립에 대한 행정경험이 풍부하며, 특히, 학교 대학원위원회 위원으로 자대생이 학부 1, 2학년이었던 초기에 타대생의 UNIST 대학원 유치를 위한 U-SURF/U-WURF 등 인턴십 프로그램을 성공적으로 수행하여, UNIST 대학원 운영의 기틀을 마련하였음.
- 본 교육연구단의 모체인 UNIST 나노전자 뇌모방 시스템 연구센터 (Center for Nano-electronic Brain-inspired Systems, CNeBS)의 센터장(Director)으로 재직하면서, 센터 구성 및 운영을 위한 행정경험이 풍부하며, 전자공학 내 다양한 학문 분야의 융합을 바탕으로 창의적인 연구 성과를 추구하는 본 교육연구단을 성공적으로 리딩할 것으로 확신함.

② 대학원 신청학과 소속 전체 교수 및 참여연구진

<표 1-2> 교육연구단 신청학과 소속 참여교수 현황

기준일	신청학과	전체 교수 수			참여교수 수						
					기존교수 수			신임교수 수			총계
		전임	겸임	계	전임	겸임	계	전임	겸임	계	
2020. 05.14	전기및전자공학과	24	5	29	9	0	9	2	2	4	13

③ 교육연구단 구성의 적절성

<표 1 3> 참여교수진의 해당 신산업분야 교육 실적 및 연구 분야

연번	성명 (한글/영문)	직급	연구자등록번호	소속 대학 및 신청 학과	세부전공분야	신산업 관련 대학원 개설 실적
	신산업 관련 연구분야와의 연계성					
1				울산과학기술원 전기및전자공학과	반도체소자/회로	Advanced Semiconductor Devices(2015년 1학기)
	지능형 반도체 구현을 위한 CMOS 소자 및 회로의 기본 동작 원리와 최신 신소자 기술 분석					
2				울산과학기술원 전기및전자공학과	반도체소자/회로	Microelectronics Lab(2015년 2학기)
	지능형 반도체 구현을 위한 CMOS 집적공정 실험실습 및 시뮬레이션을 통한 소자 최적설계 project 수행					
3				울산과학기술원 전기및전자공학과	반도체소자/회로	Nanoscale Electronic Devices(2019년 2학기)
	지능형 반도체 응용을 위해 사용될 수 있는 다양한 차세대 소자의 동작 원리 및 최신 소자연구 동향 분석					
4				울산과학기술원 전기및전자공학과	반도체소자/회로	Electronic Carrier Transport Physics(2018년 2학기)
	지능형 반도체 소자 동작 및 설계 최적화를 위한 차세대 소자 내의 전하 수송 이론 및 계산알고리즘 기법					
5				울산과학기술원 전기및전자공학과	광전자	Compound Semiconductor Devices(2019년 2학기)
	지능형 반도체 신소재/신소자 응용을 위한 화합물 반도체 소자의 동작 원리 및 최신 응용 기술 분석					
6				울산과학기술원 전기및전자공학과	광전자	Nanophotonics(2018년 1학기)
	초고속 지능형 반도체 구현을 위해 사용될 수 있는 차세대 광소자 원리 및 최신 광전자응용 기술 분석					

<table>
<tr><td rowspan="2">연번</td><td>성명
(한글/영문)</td><td>직급</td><td>연구자등록번호</td><td>소속 대학 및 신청 학과</td><td>세부전공분야</td><td>신산업 관련 대학원 개설 실적</td></tr>
<tr><td colspan="6">신산업 관련 연구분야와의 연계성</td></tr>
<tr><td rowspan="2">7</td><td></td><td></td><td></td><td>울산과학기술원 전기및전자공학과</td><td>회로및시스템</td><td>Advanced Analog IC Design(2019년 1학기)</td></tr>
<tr><td colspan="6">지능형 반도체의 기본 구성 요소인 아날로그 회로 설계 기초 및 최신 뉴로모픽 응용 회로 설계 기법</td></tr>
<tr><td rowspan="2">8</td><td></td><td></td><td></td><td>울산과학기술원 전기및전자공학과</td><td>회로및시스템</td><td>Analog System Design(2017년 2학기)</td></tr>
<tr><td colspan="6">지능형 시스템 내에서 아날로그 신호를 디지털 값으로 변환하는 ADC 설계법 및 최신 뉴로모픽 응용 설계법</td></tr>
<tr><td rowspan="2">9</td><td></td><td></td><td></td><td>울산과학기술원 전기및전자공학과</td><td>VLSI설계</td><td>Digital Intergrated Circuits(2019년 2학기)</td></tr>
<tr><td colspan="6">디지털 VLSI 시스템 성능-소모전력 최적화 설계법 및 인공지능 알고리즘 가속 프로세서 설계법</td></tr>
<tr><td rowspan="2">10</td><td></td><td></td><td></td><td>울산과학기술원 전기및전자공학과</td><td>신경회로망구현</td><td>Computer-Aided Design for FPGA(2019년 2학기)</td></tr>
<tr><td colspan="6">저전력 지능형(인공지능) 반도체 구현을 위해 사용될 수 있는 FPGA 기반 가속 프로세서 설계 기법</td></tr>
<tr><td rowspan="2">11</td><td></td><td></td><td></td><td>울산과학기술원 전기및전자공학과</td><td>신경회로망구현</td><td>Hardware-Software Codesign(2016년 2학기)</td></tr>
<tr><td colspan="6">고성능 인공지능 시스템의 에너지 효율적 가속을 위한 하드웨어-소프트웨어 통합 설계 기법</td></tr>
<tr><td rowspan="2">12</td><td></td><td></td><td></td><td>울산과학기술원 전기및전자공학과</td><td>시각정보처리</td><td>Computer Vision(2019년 2학기)</td></tr>
<tr><td colspan="6">인공지능 반도체의 주요 응용분야인 시각지능 알고리즘 기초이론 및 최신 연구 동향 분석</td></tr>
</table>

연번	성명 (한글/영문)	직급	연구자등록번호	소속 대학 및 신청 학과	세부전공분야	신산업 관련 대학원 개설 실적
	신산업 관련 연구분야와의 연계성					
13				울산과학기술원 전기및전자공학과	영상신호처리	Communication, Control, and Signal Processing Ⅰ Compressive Sensing(2016년 2학기)
	인공지능 시스템 응용을 위해 사용될 수 있는 희소신호 표현 및 압축센싱 등 최신 신호처리 기법					
14				울산과학기술원 전기및전자공학과	영상신호처리	Image Processing(2016년 1학기)
	지능형(인공지능) 반도체 응용을 위해 사용될 수 있는 영상신호처리 및 최신 시정보처리 연구 동향 분석					
15				울산과학기술원 전기및전자공학과	전력전자	Intelligent Power Interface(2018년 1학기)
	지능형 반도체 구현을 위한 지능형 고성능 전력 인터페이스 및 전력변환 시스템의 핵심 기술 및 설계법					
16				울산과학기술원 전기및전자공학과	정보통신	Modern Digital Communication Theory(2015년 2학기, 2016년 2학기, 2018년 2학기)
	지능형 반도체 및 인공지능 시스템을 위해 사용될 수 있는 통신기술 원리 및 최신 통신기술 분석					
17				울산과학기술원 전기및전자공학과	분산/병렬처리	Parallel Computing(2019년 1학기)
	고성능 지능형(인공지능) 시스템의 에너지효율적 구동을 위한 병렬 알고리즘 및 병렬 시스템의 최적화					
18				울산과학기술원 전기및전자공학과	신경회로망모델링 및학습	Advanced Machine Learning(2019년 2학기)
	지능형(인공지능) 시스템의 에너지효율적 구동을 위한 고급기계학습 기법 및 최신 인공지능 알고리즘 분석					

1.3 교육연구단의 구성

③ 교육연구단 구성의 적절성

(1) 교육연구단 구성의 배경 및 타당성

본 교육연구단의 교육 및 연구 비전과 최종 목표를 달성하기 위하여 무엇보다 핵심 공학 교육 및 연구의 융복합성에 주안점을 두고, 다음과 같이 4개의 세부 교육-연구 그룹으로 구성하였다.

① 반도체 소재/소자 그룹
② 회로설계 그룹
③ 시스템 그룹
④ 소프트웨어 그룹

- UNIST는 개교 초기부터 현재까지 전기전자컴퓨터공학부 (ECE) 체재를 유지하고 있는 몇 안되는 융복합 학부체제로서, 그동안의 교수채용 또한 이러한 융복합성을 유지, 발전시키는 방향으로 이루어져 왔음.
- 이러한 학부체제를 기반으로 전자공학(EE)과 컴퓨터공학(CSE) 대학원은 교육과 연구에 있어서 교과목 코드쉐어와 다학제 융합과제 등 융복합 교육-연구 문화가 정착되어 있기 때문에, 이번 교육연구단의 융복합성은 다른 어느 대학보다 강점을 가진다고 할 수 있음.
- 또한, 각 세부 교육-연구그룹은 상호 유기적인 협업체계를 유지하도록 주전공 외에 복수 전공 분야를 갖는 교수진으로 구성하였으며, 이를 기반으로 HW-SW 융복합 혁신인재 양성 및 이전에 없던 새로운 지능형 시스템 반도체를 구현하기 위한 본 교육연구단만의 그룹 융복합성을 세부 교육-연구 내용과 함께 다음 항목에 상세히 제시하였음.

<그림 1.3-1> 교육연구단 구성: 융복합 유니브레인(UniBrain) 플랫폼

(2) 융복합 교육연구단 그룹 구성의 적절성

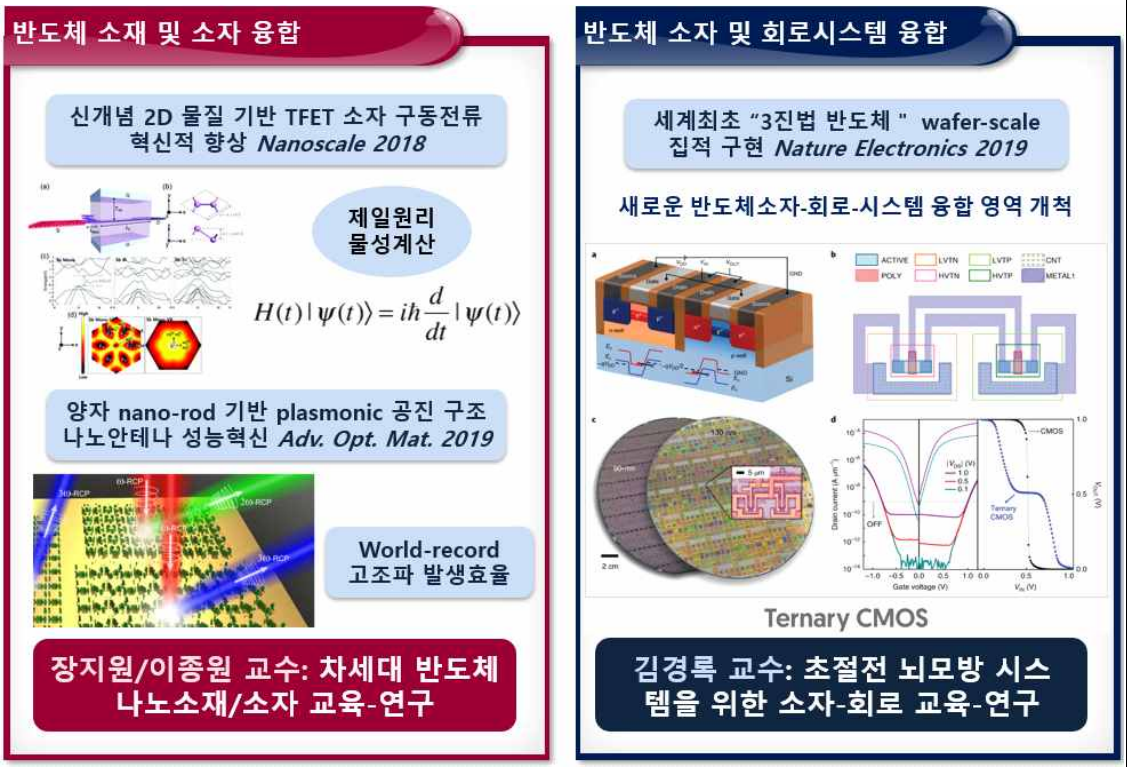
2-가) 반도체 소재/소자 및 회로설계 그룹의 융합성

(a) 핵심 교육 역량

- CMOS 소자-회로 연계 설계 및 공정 교육: 고급반도체소자공학 (Advanced Semiconductor Device Engineering), 전자소자실험 (Microelectronics Lab)
- 차세대 나노소자 및 기초 물리교육: 나노전자소자 (Nanoscale Electronic Devices), 전하수송물리 (Electronic Carrier Transport Physics)
- 차세대 소재 및 광전자 소자 교육: 화합물반도체 소자 (Compound Semiconductor Devices), 나노포토닉스 (Nanophotonics)

(b) 융합 연구 역량

- [redacted] 교수: 반도체 공정, 소자 및 회로 분야 융복합 교육 및 연구를 통해 세계 최초 “3진법 반도체”를 wafer-scale로 집적하여 신개념 3진법 반도체 회로 및 시스템/소프트웨어까지의 새로운 패러다임을 제시하였다. (Nature Electronics 2019) 이 논문은 본 교육연구단의 참여교수인 [redacted] 교수(소재/소자), [redacted] 교수(회로설계), [redacted] 교수(시스템) 교원들이 공동저자로 참여한 대표적인 융복합 연구 결과물임.
- [redacted] 교수: 신개념 2차원 물질인 Antimonene의 ’두께 변화에 의해서 반도체에서 도체로의 상전이’라는 독특한 특성을 활용, TFET의 구동 전류를 혁신적으로 향상시킬 수 있는 융복합 신소자를 창안하였음. (Nanoscale 2018)
- [redacted] 교수: 다중양자우물구조와 한 개의 긴 나노로드 및 두 개의 짧은 나노로드를 교차하여 설계한 플라즈모닉 융합 구조체를 나노안테나로 융복합 창의 연구를 통해 세계최고 성능의 고조파 발생 효율을 확보하였음. (Adv. Opt. Mat. 2019)



<그림 1.3-2> 반도체 소재/소자 및 회로설계 그룹의 융합성

2-나) 회로설계 및 시스템 그룹의 융합성

(a) 핵심 교육 역량

- 아날로그 회로 설계 교육: 고급 아날로그 집적회로 (Advanced Analog IC Design), 아날로그 혼성회로 설계 (Analog Integrated System Design)
- 지능형 전력 인터페이스 설계 교육: 지능형 전력 인터페이스 (Intelligent Power Interface), 고급 전력 전자공학 (Advanced Power Electronics)
- 디지털 VLSI 회로 및 시스템 아키텍처 융합 교육: 디지털 집적 회로 (Digital Integrated Circuits), 컴퓨터 아키텍처 (Computer Architecture), IP & SoC 설계 (IP & SoC Design)

(b) 융합 연구 역량

- [redacted] 교수: 전형적인 아날로그 혼성 소자-회로-시스템 융복합 제품인 CMOS image sensor (CIS) 연구를 통해, 거리 영상을 획득하는 3D 센서의 성능을 혁신적으로 향상시킬 수 있는 기술을 제시하였음. (IEEE Access 2019)
- [redacted] 교수: 전력 인터페이스 또한 지능형 반도체의 중요한 융복합 분야로서, 디지털 제어기의 주파수 분해능의 한계를 극복하고자, 기존의 2가지 스위칭 방식(PFM, PWM)을 혼합하여 컨버터의 제어 성능을 혁신적으로 향상시켰음. (IEEE Trans. Ind. Elect. 2019)
- [redacted] 교수: 디지털 VLSI 시스템과 신개념 알고리즘의 융복합 연구를 통해, 메모리 접근을 근본적으로 없앨 수 있는 새로운 알고리즘을 창안, 물체 인식 가속 프로세서의 정확도와 에너지 효율 모두 혁신적으로 향상시켰음. (IEEE J. Solid State Circuits 2015)

<그림 1.3-3> 회로설계 및 시스템 아키텍처 그룹의 융합성

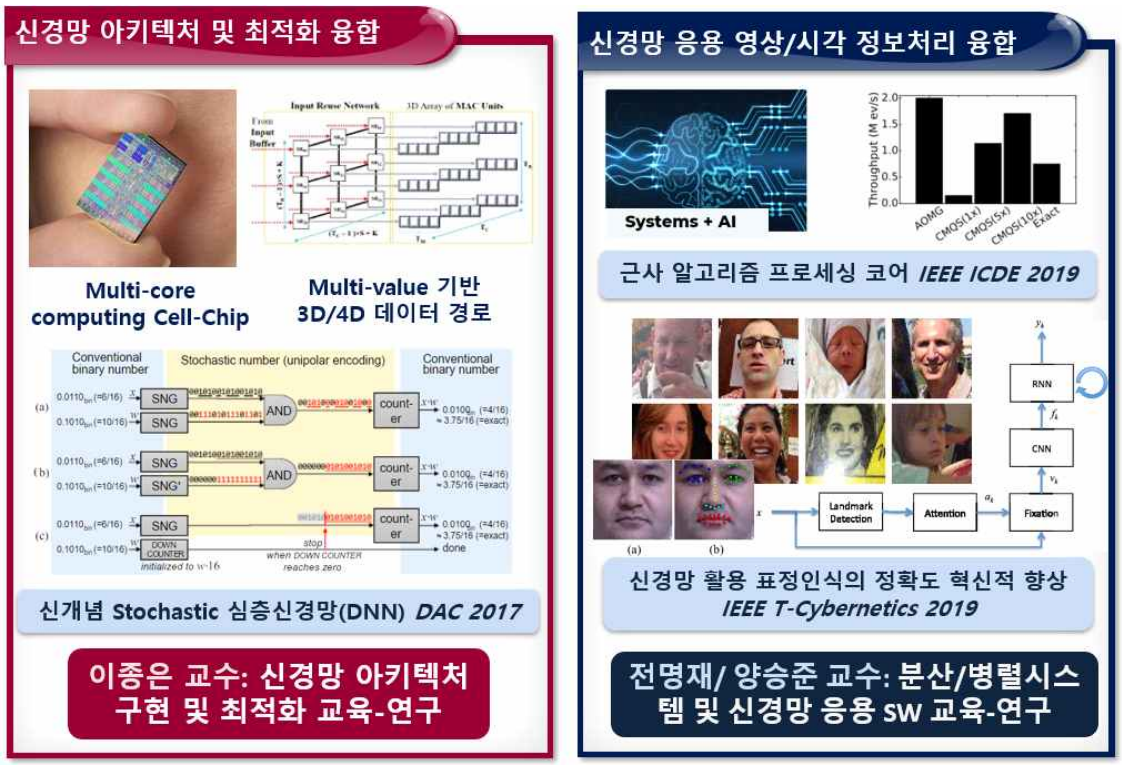
2-다) 시스템 그룹의 HW-SW 융합성

(a) 핵심 교육 역량

- 시스템 아키텍처-소프트웨어 융합설계 교육: CAD 알고리즘 (Computer-Aided Design for FPGA), 하드웨어-소프트웨어 융합설계 (Hardware-Software Codesign), 인공지능 하드웨어 설계 (AI Hardware Design, 신설)
- 분산/병렬처리 하드웨어-소프트웨어 융합 교육: 병렬 컴퓨팅 (Parallel Computing), 고급 임베디드 시스템 (Advanced Embedded System, 신설)
- 인공지능 시스템/신호처리-소프트웨어 융합 교육: 고급 AI (Advanced Artificial Intelligence), AI 시스템 (AI System)

(b) 융합 연구 역량

- [redacted] 교수: 확률적 신호처리와 컴퓨팅 아키텍처를 융합하여, 기존 확률적 계산 기법의 한계인 정확도와 재현성이 떨어지는 치명적인 문제를 획기적으로 개선함으로써, 확률적 컴퓨팅의 응용 범위를 심층신경망(DNN)까지 크게 확장하였음. (ACM/IEEE DAC 2017)
- [redacted] 교수: 근사 알고리즘의 효율성으로 프로세싱 코어 하나가 초당 200만개 이벤트를 매우 작은 메모리로 처리할 수 있음을 최초로 제시하였음. (IEEE ICDE 2019)
- [redacted] 교수: 신경망 시스템과 영상정보처리 알고리즘을 융합하여, 사람의 표정을 인식하는 과정에서 짧은 시간 동안 얼굴의 일부를 순차적으로 관찰하는 것을 신경망 동작에 이용, 표정인식의 정확도를 혁신적으로 향상시켰음. (IEEE Trans. Cybernetics 2019)



<그림 1.3-4> 시스템 그룹의 HW-SW 융합성

2-라) 소프트웨어 그룹의 융합성

(a) 핵심 교육 역량

- 디지털 시스템 신호처리 핵심 교육: 디지털 신호처리 (Digital Signal Processing), 고급 선형 대수 (Advanced Linear Algebra)
- 신호처리/시스템-소프트웨어 융합설계 교육: 추론 및 의사결정 이론 (Compressive Sensing), 디지털통신이론 (Modern Digital Communication Theory)
- 인공지능 응용 영상/시각정보처리 융합 교육: 영상신호처리 (Image Processing), 컴퓨터 비전 (Computer Vision)

(b) 융합 연구 역량

- [redacted] 교수: 심층신경망(DNN)과 영상잡음제거 알고리즘을 융합하여, 세계 최초 DNN의 비지도 학습 기법을 제시하였음. (NeurIPS 2018)
- [redacted] 교수: 지능형 시스템 반도체에 필수적인 장치간 무선 통신 기술과 최적화 알고리즘을 융합하여, 데이터 전송률을 혁신적으로 향상하였음. (IEEE Trans. Veh. Tech. 2019)
- [redacted] 교수: 영상신호처리와 수학적 알고리즘을 융합하여, 기존에 없던 새로운 3차원 유리왜곡 문제를 최초로 시도하여 개념을 정립하였으며, 고해상도 증강현실 및 가상현실 구현을 위한 3차원 공간 정보 취득의 원천 기술을 확보하였음. (IEEE Trans. Pattern Analysis and Machine Intelligence 2019)
- [redacted] 교수: 기계학습에서의 다문제 학습과 추정 함수 입출력 기반 문제들 간의 관계 모델링을 융합하여, 다문제 학습 및 전달학습의 응용 범위를 획기적으로 확장하였음. (IEEE CVPR 2019)

<그림 1.3-5> 소프트웨어 그룹의 융합성

1.3 교육연구단의 구성

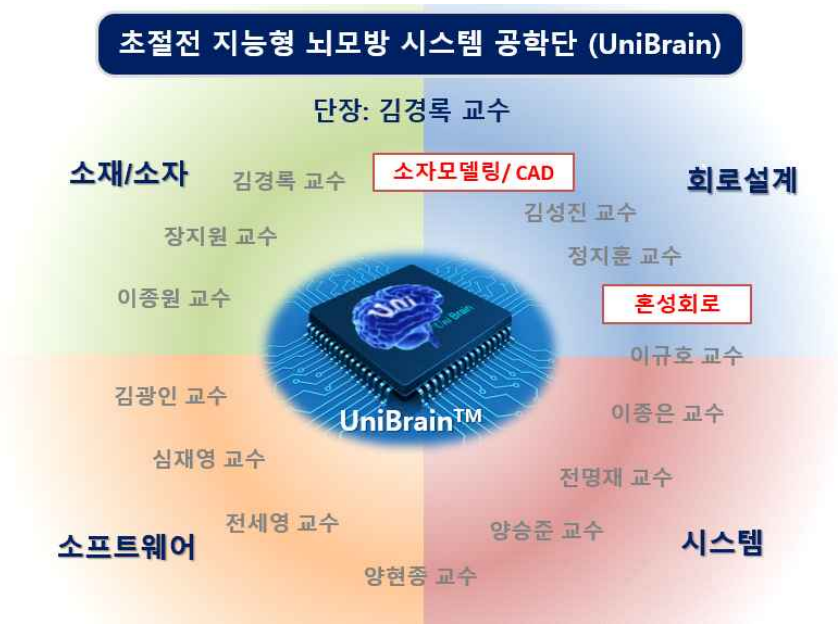
④ 전임교수(신임교수) 충원계획의 적절성

(1) 신임교원 충원현황

- 본 교육연구단의 미래성장동력은 궁극적으로 신임 교원일 수밖에 없음을 인식하고 있으며, 2009년 개교한 상대적으로 신생 대학교로서 2015년 과학기술원으로 전환한 이후 꾸준히 우수한 신임교원을 유치하여 관련 분야 참여 교수의 교육-연구 역량을 강화하였음.
- 본 교육연구단 총 참여교수 13인 중 임용 3년 이하의 신임교원은 현재 총 4명으로서, 약 30%의 적절한 신임교원 비율로 구성하여, 충분한 미래성장동력을 확보하였음.
- 현재 신임교원의 전공분야 또한 교육과 연구 스펙트럼을 확장할 수 있는 방향으로 충원하였으며, 구체적으로는 차세대 반도체 소자 분야(장지원 교수, 2017년 2월 임용), 디지털 VLSI 시스템 아키텍처 분야([redacted] 교수, 2018년 9월 임용), 분산/병렬처리 시스템 SW 분야([redacted] 교수, 2018년 9월 임용)에 세계 최고 수준의 신임 교원을 충원하였음.
- 한편, 신경회로망 모델링 및 학습 분야의 중요성을 인식하고, 뉴로컴퓨터 분야의 우수한 중견 전임교원 충원을 위해 영국 베스 대학(University of Bath)에 재직 중이던 [redacted] 교수를 부교수로 충원하였음. (2019년 3월 임용)
- 이를 통해, 반도체 소재/소자 분야부터 최상위 신경회로망 모델링 및 학습 등 인공지능 분야까지 아우르는 유니브레인(UniBrain) 교육연구단의 융복합 교육-연구 선순환 프레임을 구축하였음.

(2) 전임(신임)교원 충원 및 유치 계획

- 본 교육연구단의 총 7년 수행 기간 동안 지속적 성장 동력 확보를 위한 신임교원 충원과 함께, 일정 수준에 도달했을 때 교육연구단의 연구를 한 단계 더 도약시킬 수 있는 최고 수준의 중견 전임 교원의 초빙 또한 계획하고 있음.
- 더욱 짜임새있는 교육-연구 분야 스펙트럼 구성을 위해, 아날로그-디지털 혼성회로 분야와 함께, 소자-회로 모델링 CAD (Computer-Aided Design) 분야에 충원 우선순위를 두고 우수한 신임교원 초빙을 단계적으로 계획 중임. (그림 1.3-6)



<그림 1.3-6> 유니브레인(UniBrain) 교육연구단 교원 충원 계획

- 현재 참여교원의 글로벌 네트워크를 활용한 해외 주요대학 순회방문을 통한 현지 우수 신진연구인력 면담과 초청 그리고 현지 교수들의 면담과 추천을 통한 국내외 우수한 전임 및 신임교원을 충원할 계획이며,
- 특히, 해외의 우수 신진연구인력 유치를 위한 국제 설명회도 개최할 예정임.

○ 전임(신임)교원 지원 계획
- 본 교육연구단의 연구 주제는 현재 학교의 대표 연구브랜드 과제로서 지원을 받고 있기 때문에, 신임교원에 대한 학교 차원의 파격적 정착연구비 지원과 함께, 유니브레인(UniBrain) 연구브랜드 과제에서 별도의 신임교원 추가 지원이 가능하여, 이를 적극 활용 우수 신임교원이 잘 정착할 수 있도록 지원할 계획임.
- 전임 또는 신임교원이 임용되는 초기에 정착하기 위한 가장 중요한 요소는 효율적인 융합연구 환경에 대한 만족도 및 훌륭한 그룹에 대한 속해있다는 소속감으로서, 본 교육연구단의 모체인 CNeBS 연구센터를 구심점으로 각 그룹 내 또는 그룹 간 효율적인 융합연구 수행을 위한 연구지원부서를 별도로 운영할 계획임.

○ 우수 신임교원 유치를 위한 정주 여건 조성
- 본 교육연구단이 소속된 UNIST에는 현재 연구원 200명을 수용할 수 있는 기숙사 1개동과 함께, 미혼자 606명 기혼자 200세대를 수용할 수 있는 연구원 기숙사가 완공/입주해 있음. 또한, 3인 가족 100세대 이상을 수용할 수 있는 연구원 아파트가 추가로 완공되어 정주여건이 안정적으로 조성되어 있음.
- 자녀가 있는 신임교원을 위해 현재 학내에 보육시설을 운영 중이며 가족 기숙사와 아파트에도 어린이집과 어린이 북카페를 운영하고 있어, 입주자들의 만족도가 매우 높은 상황임.

⑤ 대학원생 현황

<표 1-4> 교육연구단 참여교수 지도학생 현황 (단위: 명, %)

기준일	신청학과	참여인력구성	대학원생 수											
			석사			박사			석·박사 통합			계		
			전체	참여	참여비율(%)	전체	참여	참여비율(%)	전체	참여	참여비율(%)	전체	참여	참여비율(%)
접수마감일	전기및전자공학과	전체	24	19	79.17	8	6	75.00	37	28	75.68	69	53	76.81
		자교학사	12	10	83.33	4	3	75.00	30	24	80.00	46	37	80.43
		외국인	1	0	0.00	0	0	-	0	0	-	1	0	0.00
참여교수 대 참여학생 비율			407.69											

⑤ 대학원생 현황

<표 1-4> 교육연구단 참여교수 지도학생 현황

(단위 : 명, %)

기준일	신청 학과	참여 인력 구성	대학원생 수											
			석사			박사			석·박사 통합			계		
			전체	참여	참여 비율 (%)	전체	참여	참여 비율 (%)	전체	참여	참여 비율 (%)	전체	참여	참여 비율 (%)
접수 마감일	전기및전자공학과	전체	24	19	79.17	8	6	75.00	37	28	75.68	69	53	76.81
		자교 학사	12	10	83.33	4	3	75.00	30	24	80.00	46	37	80.43
		외국인	1	0	0.00	0	0	-	0	0	-	1	0	0.00
참여교수 대 참여학생 비율			407.69											

<표 1 5> 교육연구단 참여교수 지도 외국인 학생 현황

연번	성명	국적	학사출신대학	공인어학성적		비고
				국어	영어	
1		카자흐스탄	울산과학기술원	없음	없음	

1. 교육연구단 구성, 비전 및 목표

1.4 기대효과

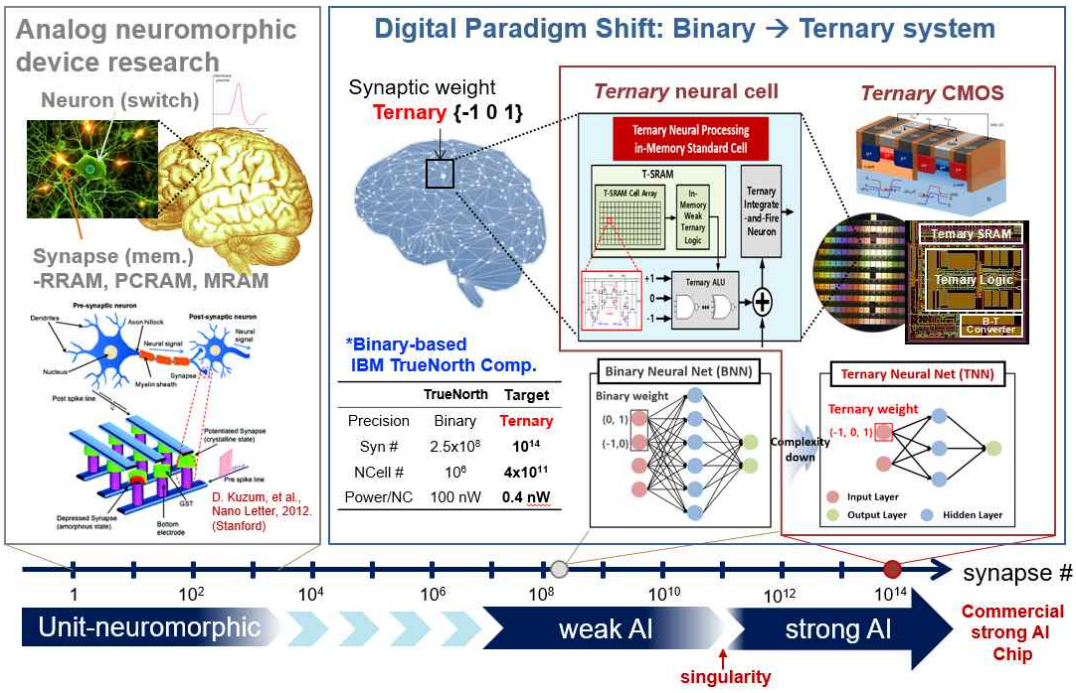
1.4 기대효과

- 초절전 지능형 뇌모방 시스템 HW-SW 통합 설계 및 응용 능력 배양에 최적인 UNIST EE만의 융복합 교육-연구 선순환 프로그램을 통하여 세계적 수준의 우수 고급인재 양성 및 학계의 선도적 연구그룹 형성 기대.
- 반도체 소재/소자-회로-시스템-알고리즘 전체를 아우르는 접근으로만 가능한 기존에 없던 새로운 뉴로컴퓨팅 HW-SW 융복합 플랫폼 기술 구현을 통하여, 미래 지능형반도체 핵심 기술인 인공지능 뉴로모픽 반도체 원천기술 선점 및 다양한 응용기술 기대.
- 본 교육연구단의 유니브레인(UniBrain) 플랫폼은 기존 전자공학 시스템의 패러다임을 전환할 수 있는 기술로서, 차세대 지능형 시스템 반도체의 공정/소자/설계/알고리즘 전 분야에서 기술적 우위를 통하여 글로벌 표준을 주도할 것으로 기대.
- 사업 종료 시점인 2027년까지 최고 수준의 융복합 연구교육 대학원 허브로서의 위상을 갖추고, World Top 10 EE 지능형 반도체 프로그램 진입.

이러한 본 교육연구단의 거시적인 파급효과를 기반으로, 구체적으로 다음과 같이 학문적, 기술적 및 사회적, 경제적 효과를 기대할 수 있다.

(1) 학문적 기술적 효과

- 본 교육연구단의 목표는 기존에 없던 초절전 지능형 뇌모방 시스템 기술, 특히 컴퓨팅 기술의 패러다임을 전환할 수 있는 원천기술을 개발하는 것으로서, 2진(Binary) 시스템에서 3진(Ternary) 시스템으로 **미래 지능형반도체의 패러다임 변화를 선도**하여, 기존 전자공학 교과서를 재구성하는 수준의 학문적 파급효과를 기대할 수 있음.
- **전계층 일관 설계 능력을 갖춘 전문 인력양성**: 우리나라에는 반도체산업이 주력산업임에도 불구하고, 소자에서 시스템 설계까지 통합연구경험이 있는 인력양성 프로그램이 전무한 상황임. 본 과제를 통해 육성되는 박사급 고급인력은 단위소자는 물론 회로, 시스템 설계에까지 고른 경험을 갖춘 연구자가 될 수 있을 것임.

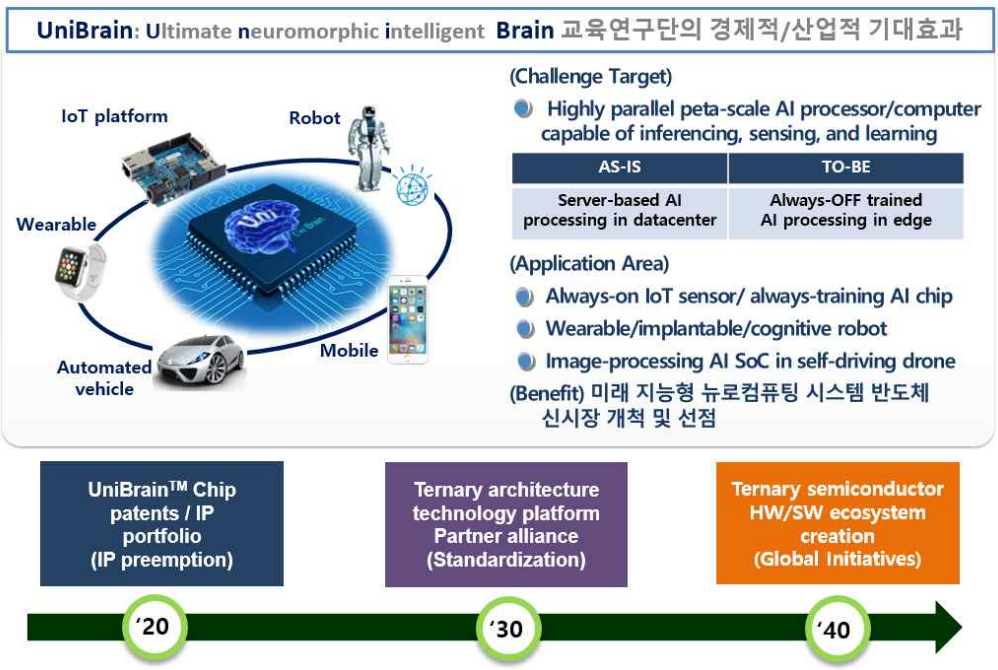


<그림 1.4-1> 본 유니브레인(UniBrain) 교육연구단의 학문적/기술적 기대효과

- 반도체 소재/소자-회로-시스템-알고리즘의 holistic scheme으로 개발될 수 있는 초절전/고성능 3진-2진 융복합 시스템 반도체 기술을 통해, 궁극적으로 집적도는 기존 Giga-레벨에서 Peta-레벨로 십만배 향상시키면서도 에너지 효율은 1000배 향상시킬 수 있는 진정한 초절전/초소형 하드웨어 인공지능의 원천 플랫폼을 기대할 수 있음.
- 이는 반도체 기술이 당면한 필연적인 고전력 소모, 단위 반도체칩 면적당 정보처리 용량 증가, 폰노이만 연산체계의 한계 등의 문제를 근본적으로 해결할 수 있을 것이며, 향후 기술 특이점(singularity)을 넘어 진정한 '강인공지능' 반도체 기술을 대한민국의 표준 기술로 확보하는 데 결정적인 기여를 할 수 있음. (그림 1.4-1)

(2) 경제적 산업적 효과

- 새로운 반도체 하드웨어와 컴퓨팅 소프트웨어의 융복합 기술을 통해 자동차, 디스플레이, 무인 항공기, IoT 지능형 시스템 반도체, 센서 등 정보처리기술이 적용되는 모든 차세대 산업 분야에서 기술적인 혁신을 이끌 것이며, 특히 유니브레인(UniBrain) 플랫폼 기술은 기존 인공지능 기술의 가장 큰 걸림돌인 에너지 문제를 해결하면서, 4차 산업혁명의 핵심인 IoT, 자율자동차, 바이오칩 및 로봇 분야들의 기술 발전을 가속화 시킬 수 있음.
- 본 교육연구단의 중간평가 시점인 2024년에 100조 규모로 성장이 예상되는 인공지능 HW-SW 전체시장 중 지능형 AI 반도체 시장규모는 54조 (출처: Gartner社)로서, 초절전 지능형 뇌모방 시스템 HW-SW 융복합 기술을 선점한다면, 대부분의 인공지능 시장을 점유할 수 있으며, 이는 전체(메모리) 반도체 시장규모 640조(200조) (출처: 옴디아) 규모를 고려해도, 우리나라 반도체 산업 구조를 재편할 수 있는 매우 큰 시장규모임.
- 본 유니브레인(UniBrain) 교육연구단의 성공적인 사업수행을 통해, 미래 지능형 뉴로컴퓨팅 시스템 반도체 신시장을 개척할 것이며, 장기적으로 국제 기술 표준화 주도 및 새로운 반도체 생태계 구축으로 엄청난 경제/산업적 파급효과를 가져올 것으로 예측됨. (그림 1.4-2)



<그림 1.4-2> 본 유니브레인(UniBrain) 교육연구단의 경제적/산업적 기대효과

Ⅱ. 교육역량 영역

1. 교육과정 구성 및 운영 계획

Ⅱ. 교육역량 영역

1. 교육과정 구성 및 운영 계획

우리 사업단은 교육과정 구성 및 운영을 위하여 다음과 같은 비전과 목표를 제시하고 이를 달성하기 위한 전략을 수립하고자 한다.

- 비전: 초절전 뇌모방 시스템 HW-SW 융복합 혁신인재 양성
- 목표: 지능형반도체 기술 **'리딩 이노베이터(Leading Innovator)'**로의 도약
- 전략: 1. 핵심 전자공학지식 기반 자기주도형 교육-연구의 선순환 구현
  2. 체계적인 반도체소자-회로-시스템-소프트웨어 융복합 교육
  3. 세계 수준의 교육과 국제 교류를 통한 글로벌 리더 양성

[요약문]

본 교육연구단은 '초절전 뇌모방 시스템 HW-SW 융복합 혁신인재 양성' 이라는 교육과정의 비전 아래, 교육-연구 선순환을 이룰 수 있는 자기주도형 학습, HW-SW를 아우르는 융복합 교육과 세계적인 리더 양성을 위한 교육을 통해 궁극적으로 지능형 반도체 기술의 글로벌 '리딩 이노베이터(Leading Innovator)' 양성을 추구한다. 핵심 전자공학지식의 탄탄한 기반 구축을 위해, 교과목들을 기초핵심-전공핵심-심화선택으로 나누고 소자-회로-시스템-알고리즘으로 세부 분류하여 HW에서 SW를 아우르는 체계적인 교과과정을 구성하여 수준 높은 교육을 제공한다. 또한, 기존 학문의 틀에서 벗어난 HW-SW 융복합 핵심 과목들을 지정 및 신설하여 새로운 패러다임의 창의적인 '융합기술' 을 구현할 수 있는 혁신 인재를 양성한다. 각 과목 주제별로 최신 기술과 관련된 자기주도형 세미나와 프로젝트 중심의 교과목 운영과 flipped learning 운영을 통해 자기주도형 교육-연구 선순환을 실현한다. 더불어 세계적 수준의 경쟁력을 갖춘 인재 양성을 위해 100% 영어강의 및 100% 영어학위 논문 작성 등 잘 구축된 UNIST 국제화된 교육환경 및 제도를 더욱 공고히 활용한다.

(1) 교육과정 운영계획

우리 교육연구단의 **'초절전 뇌모방 시스템 HW-SW 융복합 혁신인재 양성'** 교육비전에 따라 지능형반도체 기술을 선도해 나갈 인재 약성을 위하여 반도체소자부터 시스템 소프트웨어에 이르는 전자공학의 핵심 분야를 체계적으로 융합하여 자기주도형 교육-연구 선순환을 구현하고 적극적인 국제 교류를 통한 글로벌 리더를 양성할 수 있는 교과과정을 구성하여 운영하고자 한다.

1-가) 핵심 전자공학지식 기반 자기주도형 교육-연구의 선순환 구현

학생들이 각 교과목 주제와 관련된 최신 연구 주제를 주도적으로 탐구할 수 있도록 하고, 우수한 탐구 결과를 교과목에 다시 반영하는 교육-연구 선순환을 구현한다.

- 각 교과목의 주제와 관련된 최신 기술 논문을 학생 스스로 찾아 내용을 이해한 후 발표하는 자기주도형 세미나를 교과목 내에 접목.
- 최신 기술과 관련된 프로젝트 중심의 다양한 자기주도형 교육-연구 선순환 교과목인 PBL(Project-Based Learning) 과목 운영.

- 학생들이 교수가 준비한 동영상 또는 자료를 이용해 미리 수업 내용을 학습하고, 수업 시간에 습득한 내용을 토론과 협업을 통해 심화 학습하는 자기주도형 FL(flipped learning) 과목 운영.

1-나) 체계적인 반도체소자-회로-시스템-소프트웨어 융복합 교육

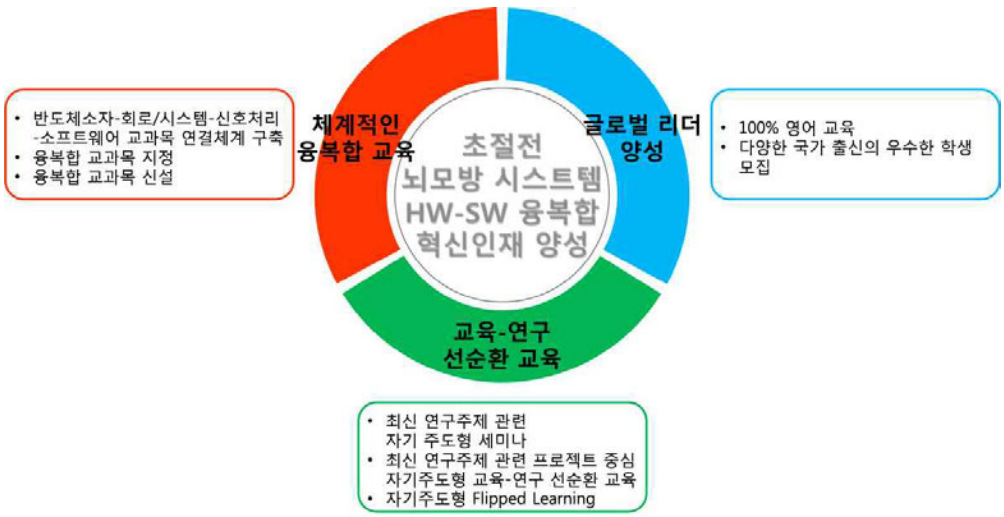
기존의 학문의 틀에서 벗어나 다양한 학문간 융복합 교육 과정을 제공한다.

- 교과목을 반도체소자-회로-시스템-소프트웨어로 분류하고 교과목 간의 연결 체계를 구축.
- 융복합 교육 핵심 교과목 지정: 하드웨어-소프트웨어 융합설계, AI 시스템, 저전력 시스템 설계 등
- 융복합 교육 교과목 신설: 심화 임베디드 시스템 (HW-SW mapping), 인공지능 HW 디자인 (HW와 인공지능 알고리즘의 물리적 mapping) 과목 등

1-다) 세계 수준의 교육과 국제 교류를 통한 글로벌 리더 양성

학생들이 국외 세계적인 대학, 기업과 연구소에 진출하여 국제적인 리더로 성장할 수 있도록 국제화된 교육 환경을 제공한다.

- 본100% 영어 강의, 100% 영어 학위 논문 작성, 영어 세미나 과목 운영.
- 다양한 국가 출신의 우수한 학생들을 모집하여 교내에서 자연스럽게 영어를 사용할 수 있는 기회와 각국 문화를 체험하고 교류할 수 있는 환경 제공.



<그림 2.1-1> 사업단 교육 비전에 따른 교육 전략 및 운영 계획

(2) HW-SW 융복합 혁신인재 양성을 위한 학사관리 운영계획

지능형 반도체 HW-SW 융복합 혁신인재들의 내실있는 학사관리를 위하여 과정별 졸업요건을 수립하고 운영해 나갈 계획이다. 본 사업단의 HW-SW 융복합 교육과정을 효과적으로 이수할 수 있도록 교과목과 연구 학점을 배분하였고, 연구세미나를 통해 최신 기술을 습득할 수 있는 기회를 주고 있다. 박사 졸업 요건은 국제저널 뿐 아니라 지능형 반도체 분야의 유수 국제학회까지 포함시켜 연구의 다양성을 존중하고 있다.

2-가) 교육과정 졸업요건

우리 사업단은 석사과정, 석•박사통합과정, 박사과정을 운영하고 있으며, 학위취득 소요기간 단축을 위해 석•박사통합과정을 지향하고 있다. 본 사업단의 대학원생은 입학 후 하나의 주 전공 그룹에 소속되며 타 전공 그룹 교과목 및 융복합 교과목을 자유로이 수강할 수 있다. 각 교육과정의 졸업 요건은 다음과 같다.

- 핵심 전자공학 교과목 수강 요건: 석사과정은 기초핵심, 전공핵심 교과목 최소 3개를 포함한 12학점 이상, 박사과정은 6학점 이상, 석•박사통합과정은 18학점 이상 수강.
- 융복합 교과목 수강 요건: HW-SW 융복합 기술인재 양성을 위해 석사과정은 융복합 교과목 최소 1개를 포함한 6학점 이상, 박사과정은 6학점 이상, 석•박사통합과정은 12학점 이상 수강.
- 최신 기술에 대한 발표 세미나 과목 수강 요건: 매학기 개설되는 세미나 과목 수강을 통해 최신 기술 습득을 장려하고 있으며 석사과정은 1회 이상, 박사과정은 2회 이상, 석•박사통합과정은 3회 이상 수강 필수.
- 모든 수강 요강에서 박사과정은 석사과정에서 이수한 과목은 인정
- 학위취득을 위한 최소평점은 전 과목 성적 평점 평균 3.0/4.3
- 지능형반도체 기술인력 양성을 위한 연구학점 요건: 산학 협동 인턴십을 포함하여 석사과정은 최소 6학점 이상, 박사과정은 12학점 이상, 석•박사통합과정은 15학점 이상 수강.
- 연구 논문 작성 장려를 위해 박사과정 및 석•박사통합과정은 SCI/SCI-E 저널이나 지능형반도체의 최고 국제학회(ISSCC, IEDM, VLSI-C, VLSI-T, DAC, DATE)에 반드시 1편 이상의 논문을 게재하거나 발표해야 하며, 2개 이상의 논문 출간 시 연구 학점 6학점으로 인정함.

<표 2.1-1> 교육연구단의 석사 및 박사 교과목 이수 규정

학위과정	학점	연구세미나	논문 출간	비고
석사과정	28학점 이상 교과목: 21학점 연구: 7학점	연구 1학점 인정 1회 이상 수강	없음	연구학점: 세미나 + 연구 + 인턴십
박사과정	32학점 이상 교과목: 18학점 연구: 14학점	연구 1학점 인정 2회 이상 수강	1개의 지능형반도체 분야 주저자 논문 (SCI/SCI-E 저널 혹은 ISSCC, IEDM, VLSI-C, VLSI-T, DAC, DATE 학회)	Accepted for publication까지 인정 연구학점: 세미나 + 연구 + 인턴십
석•박사 통합과정	54학점 이상 교과목: 36학점 연구: 18학점	연구 1학점 인정 3회 이상 수강		

○ 국제학회 Full-name
- ISSCC: International Solid-State Circuits Conference
- IEDM: International Electron Device Meeting
- VLSI-C: IEEE Symposia on VLSI Circuits
- VLSI-T: IEEE Symposia on VLSI Technology
- DAC: Design Automation Conference
- DATE: Design, Automation, and Test in Europe

2-나) 박사 논문작성법 교육 계획
- 우리 사업단이 소속된 울산과학기술원의 언어교육원에서 Academic English writing, English presentation 프로그램을 운영하고 있음.
- 언어교육원에서 영어 논문 작성을 도와주는 Writing tutorial 서비스를 운영하고 있음.
- ISSCC와 DATE에서 Technical Program Committee(TPC) Member로 활동 중인 김성진, 이규호 교수가 회로설계 분야의 최고 학회에 논문을 제출하는 노하우를 전수하기 위한 세미나를 계획 중임.

(3) 교육과정의 지속성 및 충실성

우리 사업단의 교육 비전에 따라 수립된 교육과정을 지속적이고 충실하게 운영하기 위하여 매학기 교과목 별로 강의평가를 실행하여 피드백을 받고 이를 다음에 개설될 과목에 적용하여 개선하는 선순환 고리를 형성한다. 또한 지능형반도체 기술을 연구해 나감에 있어 교육과정의 지속가능성을 방해하는 도덕적 해이를 미연에 방지하고자 연구 윤리 교육을 병행하여 실시한다.

3-가) 강의평가 및 반영 계획
- 우리 사업단이 소속된 울산과학기술원에서는 매학기 종료 후 강의평가를 시행하고 있음.
- 강의 평가 결과는 교수 업적 평가와 연봉에 반영하고 있음.
- 교수학습 지원센터에서는 강의 평가 점수가 낮은 교수들을 위하여 교수법 특강을 시행하고 있으며, 주기적으로 교수 학습법 개선과 성공적인 수업 사례 공유를 위한 간담회를 시행하고 있음.

우리 사업단 참여교수들의 강의평가 우수사례를 공유하고 노하우를 전수함으로써 지능형반도체 교육과정의 품질을 높이고 학생들의 만족도를 향상시키고자 한다. 현재까지 참여교수들의 우수 강의 사례는 다음과 같다.

- [redacted] 교수는 10여년간 울산과학기술원에서 지능형반도체 소프트웨어 분야에 필수적인 확률 및 랜덤프로세스, 신호 및 시스템 등의 기초 수학 및 전공 과목 강의를 담당 (학생들의 평균 만족도 4.41/5.00). 전공 강의 역량의 우수성을 인정받아 2017년 울산과학기술원 교수학습지원센터 주관으로 교원을 대상으로 우수 강의 사례를 세미나 발표함. AI 교육에 필요한 창의 및 융합 교육을 효과적으로 달성하기 위한 울산과학기술원 교육 모델 개발 TF에 참여하여 2018년 울산과학기술원 교육 모델 연구상을 수상함.

- [redacted] 교수는 2015년 임용 후 현재까지 5년간 지능형반도체 회로 분야의 필수 교과목인 회로설계, 전자회로부터 대학원생을 위한 고급 아날로그 집적회로 설계, 아날로그 시스템 디자인 등의 과목을 담당하였음 (평균만족도 4.2/5.0).
- [redacted] 교수는 2013 년에 강의한 미분방정식 과목으로 학생들의 강의 평가를 기반으로 수여하는 Outstanding Teaching Award를 수상하였으며, Flipped Learning을 프로그래밍 과목에 적용하는 프로젝트를 진행하여 2014년 울산과학기술원 우수교육사례로 소개되었음. 또한 최근에는 인공지능 프로그래밍 과목 설계 기여 등의 공로를 인정받아 2020년 울산과학기술원 우수교원상(교육부문)을 수상하였음.
- [redacted] 교수는 2015년 랭커스터 대학의 컴퓨터 비전 전공의 프로그램 디자인과 강의의 우수성을 인정받아 영국 대학교육협회 (Higher Education Academy)로부터 Fellow를 수여했으며 2016년 바스 대학의 Data Science 석사과정의 커리큘럼 설계를 주도함.

3-나) 연구 윤리 교육 계획

울산과학기술원에서는 기본적으로 소속 교원과 연구자들의 공정한 연구수행 능력 향상을 목표로 연구윤리 규정, 생명윤리위원회 규정, 동물실험윤리위원회 규정을 제정 및 개정하여 시행하고 있으며 본 사업단의 연구 윤리 교육도 이에 준하여 실시한다.

(a) 연구 윤리 확립을 위한 교육 과정
- 연구 수행과정에서의 연구 윤리: 전 구성원 대상 연구 수행과정에서의 연구 윤리 교육을 연 1회 시행
- 연구윤리 특강: 연구 윤리의 역사 및 학술 규범에 대한 교육을 연 1회 시행
- CITI(The collaborative IRBT Training Initiative) Program: 책임 있는 연구수행, 반출 규제, information privacy and security 등 내용을 포함한 교육 상시 실시

(b) 논문 및 리포트 표절 방지 프로그램 운영
- 학위 논문을 포함한 논문을 제출하기 전에 소프트웨어로 표절을 검증할 수 있는 프로그램을 운영하고 있음.
- Turn it in: 학위 논문, 연구 논문 등의 전문 논문 표절 검색 소프트웨어
- Safe Assign: 학부생 대학원생 대상 리포트 표절 검색 소프트웨어
- Identicate: 교원 및 연구원 전용 학술 논문 유사도 검색 소프트웨어

(c) 연구윤리 정규 교과목 개설
- 연구윤리 개념, 연구 진실성 및 연구 부정행위, 논문작성과 연구윤리 등을 교육하는 교과목을 개설하고 졸업 필수 과목으로 지정 추진.
- 울산과학기술원 교육시스템을 활용해 온라인 교육 병행 및 의무화, 절차화 추진.
- CITI(The collaborative IRBT Training Initiative) Program: 책임 있는 연구수행, 반출 규제, information privacy and security 등 내용을 포함한 교육 상시 실시

(4) 교육프로그램 체계 구축

본 교육연구단의 거시적인 교육목표인 "지능형반도체 기술 **'리딩 이노베이터(Leading Innovator)'**로의 도약"을 위한 전략 및 방안을 성공적으로 수행하기 위해, 4개의 중점 기술 분야 별로 교육-연구 선순환을 지향함과 동시에 각 기술 분야를 융합하여 새로운 기술 패러다임을 제시할 수 있는 혁신인재양성 교육목표 달성방안을 수립하였다.

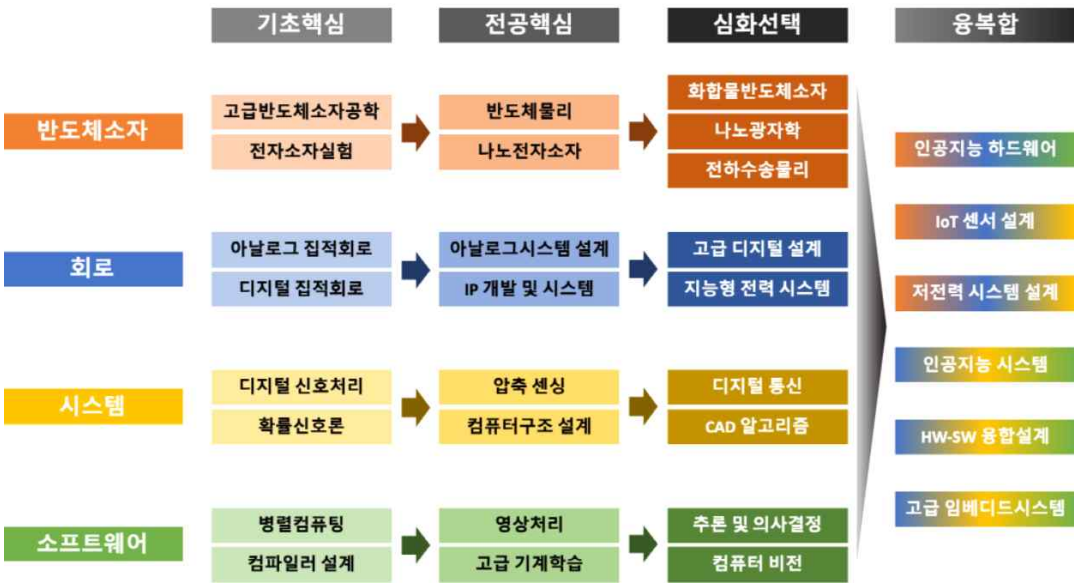
4-가) 핵심 전자공학지식 기반 체계적 융복합 교과목 구성

(a) 주전공 교육 강화를 위한 핵심 교과목 및 심화 교과목

- 기초핵심 교과목: 전공심화 교과목을 수강의 기본이 되는 각 연구 분야의 기초과목으로서, 분야 별로 2개의 교과목을 구성함.
- 전공핵심 교과목: 연구 분야의 전문성을 잘 반영할 수 있는 교과목으로 연구 분야 별로 2개의 교과목을 구성함.
- 심화선택 교과목: 전공핵심 교과목에서 다루는 연구 분야를 확장하고 지능형반도체의 적용 범위를 넓힐 수 있는 교과목을 구성함.
- 전체 교과목 구성은 4개의 중점 기술 분야로 분류되며, 각 분야별 과목들은 난이도에 따라 단계별로 구분되어 순차적으로 제공함. (그림 2.1-2)

(b) HW-SW 융합 교육 강화를 위한 타 연구 분야 대학원생 추천 교과목

- 융합 교과목: 지능형반도체 기술 선도를 위해 2개 이상의 연구 분야를 융복합하여 배울 수 있는 교과목으로 타 연구 분야 대학원생들이 이해할 수 있는 수준에서 핵심 내용을 전달하면서 본 연구 분야와 결합하여 시너지 효과를 볼 수 있도록 구성된 6개의 교과목을 제시함. (표 2.1-2).
- 4개 중점 기술 분야들 중에서 3개 이상에 걸치는 융복합 과목들을 운영하여 융복합적 핵심 지식을 학생들에게 전달.



<그림 2.1-2> 유니브레인(UniBrain) 교육연구단 교육목표달성을 위한 교육프로그램 구성

<표 2.1-2> HW-SW 융합 교육 강화를 위한 융복합 교과목 내용

융복합 교과목 명	교과목 내용
인공지능 하드웨어	- 디지털 회로 및 컴퓨터 구조 기반 최신 인공지능 하드웨어 구조 파악 - 일반 컴퓨터와 인공지능 하드웨어의 비교점 분석, 특성 파악 - FPGA, Digital Circuit 디자인 기술 습득
IoT 센서 설계	- Pressure 센서, Inertia 센서, Imager 등 반도체 기반 스마트센서의 동작 원리 파악 - 센서로부터 나오는 전기신호를 읽어내는 인터페이스 회로 및 통신 시스템 스터디
저전력 시스템 설계	- 전력 소모 모델링 및 소자와 회로, 시스템 단에서의 전력 최적화 기법 파악 - 메모리, 통신, 센서 회로 등에서 사용되는 실제 저전력 회로 시스템 세미나를 통한 최신 기술 습득
인공지능 시스템	- 인공지능 알고리즘 및 프로세서 탑재한 시스템 구성 - 시스템 구성 요소 및 요구 조건 습득 - 인공지능 시스템 설계법 습득
HW-SW 융합 설계	- 실제 물리적 HW에서 SW가 구동되는 원리 파악 - SW 동작과 HW 연산기 간의 매핑 습득 - HW에 특화된 HW-oriented SW 개발 지식 습득 및 HW-SW co-optimization 기법 습득
고급 임베디드 시스템	- 목표 어플리케이션에 부합한 임베디드 시스템 요구 조건 파악 - 목적에 부합하는 마이크로 프로세서, 코프로세서 선택 지식 습득 - 임베디드 시스템에 필요한 통신 및 기타 Peripheral 회로 제작 기술 습득

<그림 2.1-3> 학위과정별 교육과정 구성 연계도

(c) 교육프로그램 전체 구성 및 과정별 로드맵 제시

- 지능형반도체 기술 리더를 양성하기 위해 각 학위과정 및 학기별로 본 교육연구단의 단계적 - 기초핵심, 전공핵심, 심화선택, 융복합 교육과정을 추천하는 학위과정별 로드맵을 제시함. (그림 2.1-3)
- 석사과정에서는 주전공 위주의 기초핵심 및 전공핵심과목을 이수함으로써 기초를 단단히 다지면서 전문성을 키우는 데 주력하는 한편, 박사과정에서는 심화선택과목과 융복합 과목을 이수하면서 타 분야에 대한 이해도를 높이고 각자의 연구에 자기주도적으로 적용할 수 있도록 가이드함.
- 지능형 반도체 HW-SW 융복합 혁신인재양성을 위한 6개 융복합 교과목 및 4개의 중점 기술 분야간 융합성을 명시한 전체 교과목 일람 구성은 다음과 같음. (표 2.1-3)

<표 2.1-3> 지능형반도체 인재 육성을 위한 전체 교과목 일람

중점 기술 분야	분류	교과목 명	융복합 교과목 명
반도체 소자	기초핵심	고급 반도체소자공학 전자소자실험	1. 반도체소자 - 회로 - 소프트웨어 융복합 • 인공지능 하드웨어 2. 반도체소자 - 회로 - 시스템 융복합 • IoT 센서 설계 • 저전력 시스템 설계 3. 회로 - 시스템 - 소프트웨어 융복합 • 인공지능 시스템 • HW-SW 융합설계 • 고급 임베디드시스템
	전공핵심	반도체물리 나노전자소자	
	심화선택	화합물반도체소자 나노광자학 전하수송물리	
회로	기초핵심	아날로그 집적회로 디지털 집적회로	
	전공핵심	아날로그 시스템 설계 IP 개발 및 시스템 집적	
	심화선택	고급 디지털 집적회로 지능형 전력 인터페이스	
시스템	기초핵심	디지털신호처리 병렬컴퓨팅	
	전공핵심	희소신호 표현 및 압축 센싱 컴퓨터 구조 설계 및 응용	
	심화선택	디지털통신이론 CAD 알고리즘	
소프트웨어	기초핵심	확률신호론 컴파일러 설계	
	전공핵심	영상처리 고급 기계학습	
	심화선택	컴퓨터비전 추론 및 의사결정이론	

4-나) 교육-연구 선순환 구조 구축 방안

(a) 중점 기술 분야에 따른 교육-연구그룹 체계 일원화

- 본 교육연구단은 융합 교육 프로그램을 마련하기 위한 4개의 중점 기술 분야를 반도체소자-회로-시스템-소프트웨어로 연구 그룹 체계와 동일하게 구성, 완전한 하나의 교육-연구그룹으로 일원화함으로써, 교육과 연구를 자연스럽게 연계할 수 있는 선순환 고리를 구축함.
- 각 중점 기술 분야에서 얻어진 우수 연구 성과를 교과목에 반영하여 학생들의 학습 동기 부여 및 자기주도적 학습 능력을 배양하고, 학생들의 프로젝트 기반 학습(Project-Based Learning)을 활성화하여 더욱 질 좋은 성과를 창출함.

(b) 자기주도적 학습 능력 배양

- 지능형반도체 기술은 발전 속도가 타 연구 분야에 비해 월등히 빨라 기존의 지식만을 답습해서는 리딩 이노베이터를 양성하기 요원함. 이를 극복하고자 수강생들이 전공핵심 및 심화선택, 융합 교과목에서는 최신 논문을 찾아보고 내용을 이해한 후 발표하는 세미나를 교과목 내에 접목시켜 자기주도적 학습을 강화함.
- 연구 분야가 다른 학생들이 모여서 최신 기술에 대해 토론하면서 다른 관점에서 문제를 바라보고 해결책을 찾아 나감과 동시에, 이전에 없던 새로운 문제 자체를 창출해 낼 수 있는 융합적 사고방식 배양의 기회를 제공함.
- 중점 기술 분야의 기초핵심 과목에서 하나 이상의 교과목을 FL 교과목으로 지정하고 교내에서 활성화되어 있는 FL 플랫폼을 활용하여 수강생들이 담당 교수가 준비한 동영상 또는 자료를 이용해 미리 수업 내용을 학습하고, 수업시간에는 습득한 내용을 응용, 토론, 심화학습, 혹은 협업하는 활동을 수행함.
- FL 교과목: 고급반도체소자공학(소자), 아날로그집적회로(회로), 디지털신호처리(시스템), 컴파일러설계(소프트웨어)

(c) Project 기반의 문제 해결을 통한 연구 논문 발표 기회 제공

- 새로운 미래 지능형반도체 기술은 다계층간 융복합적 접근을 통해서만 개발이 가능하므로, 학생들에게 두 개 이상의 계층간 융합 프로젝트를 경험하게 하는 프로젝트 기반의 학습인 PBL 교과목을 지정하여 활성화함.
- PBL 교과목: 전자소자실험(반도체공정-소자-회로 융합), 아날로그 시스템 설계 (디지털-아날로그 혼성 반도체소자-회로-시스템 융합) 인공지능 하드웨어(소자-회로-소프트웨어 융합), 저전력시스템설계(소자-회로-시스템 융합), AI 시스템(회로-시스템-소프트웨어 융합)
- 교과목 내에 Term project를 개설하여 수강생들이 최신의 연구 주제를 창의적으로 해결하도록 요구하고 결과를 발표할 수 있는 기회를 마련하면서 우수한 결과물은 논문으로 발표하거나 출간할 수 있는 기회를 제공하고 해당 교과목의 교육 내용에 반영하여 교육과 연구의 선순환을 도모함.
- 시험 또한 Take-home 형태로 최신의 연구 결과들에 대한 조사, 비판적 리뷰 등을 요구하여 최신 연구 결과들을 빠르게 학습하고 비판적으로 수용하고 개선점을 모색하는 능력을 배양함.

4-다) 글로벌 리더 양성 프로그램 구성

(a) 100% 영어 교육을 통한 국제화 교육

- 우리 사업단이 소속된 울산과학기술원에서는 2010년부터 영어 공용화 캠퍼스(G-Project)를 위한 여러 작업을 진행 중으로 100% 영어 강의, 100% 영어 학위 논문 작성, 영어 세미나를 지속하여 일상생활 속에서 영어를 사용할 수 있는 환경을 제공함으로써 학생들의 어학 능력 향상을 도모함.
- 다양한 국가에서 온 학생들과 수학하게 함으로써 세계화 의식을 고취하고 다양한 문화를 교내에서 직접 체험할 수 있는 기회를 제공함.
- 국제화에 대한 학생 지원 프로그램 확충 방안으로 재학생에게 영어 교육 프로그램과 영어 번역서비스도 제공함.

(b) 대학원생의 국제교류 장려

- 울산과학기술원에서는 외국인 교원 및 연구원, 학생들을 위한 지원 프로그램과 내국인 학생들의 국제 교류를 지원하는 국제협력센터를 운영하고 있음.
- Summer Program of Internship and Korean Experience (SPIKE) 프로그램을 통해 해외 우수 대학의 외국학생들이 여름방학 동안 울산과학기술원을 방문하여 계절학기 수강은 물론 연구 인턴십을 수행할 기회를 마련하고 있음.
- 대학원생들은 국내에서 SPIKE 프로그램을 이용하여 들어온 외국인 학생들과 함께 생활하면서 간접적인 해외연수 경험을 할 기회가 많이 주어지며 이를 적극적으로 이용하도록 장려.

4-라) 산학 협동 교과목

(a) 산업체 인턴십

- 울산과학기술원에서는 학생별로 두 가지 트랙의 경험과 산업체 인턴십을 통해 인공지능과 시스템 반도체의 복합적 수요와 문제점을 파악하여 다양하고 창의적인 연구 주제를 설정하고 개발하기 위한 프로그램을 운영.
- 네이버 등 산업체 엔지니어와 본 사업단 참여 교수들로 이루어진 진로 위원회를 구성하였고, 인턴십을 통해 산업체의 수요를 만족시키는 프로젝트 중심 교육 프로그램을 설계중이며, 효과적인 교육을 위해 산업 전문가를 초빙하여 현장 실습과 프로젝트 멘토링을 시행하여 창의적인 연구를 위한 현장 경험을 적극 장려 및 의무화할 예정임.

(b) 창업지원 프로그램

- 울산과학기술원에서는 기술창업교육센터와 창업보육센터에 연간 10억여 원을 지원하고 있으며 본 사업단의 학생들은 현재 네이버로부터 창업 관련 협약을 통해 창업 보육 지원 공간, 협업, 교육, 서버, 투자 지원을 받고 있고 참여기업을 울산시 소재 중소기업까지 확장할 예정임.

(5) 전임교수 대학원 강의 계획

본 교육연구단에 포함된 13인의 전임교수들은 기존에 개설해오던 27개의 강의를 지속적으로 매년/격년 개설하면서 지능형반도체 기술에 특화된 융복합 과목인 '인공지능 하드웨어'와 '고급 임베디드 시스템' 등을 신설 및 개선하여 총 10개 과목의 HW-SW 융복합 교과목을 구축 운영할 계획이다. 더불어 기존의 강의 중에서 4개 과목은 융복합 프로젝트 기반 학습이 가능한 PBL 교과목 등으로 크게 개선, 총 6개의 PBL 교과목을 운영할 계획이며, 기초핵심 중 4 과목이상은 FL 교과목으로 전환 자기주도형 심화토론학습을 활성화한다. 또한, 소프트웨어 분야의 융합과목들은 UNIST AI 대학원과 공동 운영되면서 인공지능 시스템의 최신 연구 동향에 맞게 개선하여 대학원 강의계획을 현실화하면서도 국제공동교육과정으로 확대할 계획이다. 본 교육연구단의 참여 전임교수들이 수행할 전체적인 교육과정의 핵심 강의 내용 및 계획을 다음과 같이 제시하였다. (표 2.1-4)

<표 2.1-4> 본 유니브레인(UniBrain) 교육연구단 대학원 강의계획

구분	연구분야	과목명	강의내용 및 계획
기초 핵심	소자	고급 반도체소자 공학 (FL 과목)	Basic knowledge of quantum mechanics and classical physics as well as analytical device modeling of quantum structured devices based on fundamental device physics - Quantum Mechanics for Nanoelectronic Devices - Electron Transport and Device Physics - MOS structure and CMOS devices - Quantum well (2D)/Quntum wire (1D)/Quantum dot (0D) device
		전자소자실험 (PBL 과목)	Basic technologies for the semiconductor device fabrication processes by taking both Lab experimemtals in nanoFab and simulation in UNIX lab - Oxidation, chemical etching, lithography, diffusion, ion-implantation, metalization - Making pn diodes, MOS capacitors, diffused resistors, and NMOS transistors on a silicon wafer in UCRF cleanroom - Methodologies of characterization and simulation of the fabricated devices - Term Project: Best performance contest by process-device-circuit co-design
	회로	아날로그 집적회로 (FL 과목)	Intuitive analysis and design of analog integrated circuits with both BJT and CMOS technologies - Models for Integrated Circuit Active Devices - Single and multi-stage, differential amplifiers - Frequency Response of Integrated Circuits - Feedback
		디지털 집적회로	Basic knowledge of digital circuits and methodology to VLSI system design - Digital Logic and CMOS Digital Circuit - Timing Estimation and Critical Path Analysis - Power Consumption, Delay Optimization - Design Methodology, CMOS Sizing
	시스템	디지털신호처리 (FL 과목)	Basic knowledge of digital signal processing- Analog and digital signals and systems - Digital filter design - Applications in digital audio processing - Applications in digital image processing

		병렬컴퓨팅	Following rapid changes in computing hardware platforms and devices, and understand the concepts of parallel computing architecture, parallel programming models, parallel computing applications, and performance analysis - Learn the foundations of parallel computing - Gain a hands-on knowledge of tparallel programming - Learn algorithms and runtime built for modern data processing - Enhance ability to propose and complete a well-defined project
	소프트웨어	확률신호론	In many engineering problems, the concept of probability and random process is useful. - Axiomatic probability- Discrete and continuous random variables - Law of large numbers, central limit theorem - Random vectors, and random processes
		컴파일러 설계 (FL 과목)	Front-end design and back-end optimizations for compilers - review of lexical analysis, syntax and grammar, parsing algorithms - data flow analysis - machine-independent optimizations - optimizing for parallelism and locality
전공 핵심	소자	반도체 물리	Fundamental knowledge of quantum mechanics, solid state physics and statistical physics required to understand semiconductor devices - Schrodinger Equation and Propagation Matrix Method - Harmonic Oscillator and Phonon - Bloch's Theorem and Energy Bands - Tight-Binding, kp, Density Functional Theory - Fermion and Boson
		나노전자소자	Physical operation principles and technologies of various nanoscale devices - Strained Si, High-k/Metal Gate, Multi-Gate Transistor - SOI and Double Gate MOSFET - Tunneling FET - Ferroelectric Devices - Graphene and 2-D Material Devices
	회로	아날로그 시스템 설계 (PBL 과목)	Study on various architectures of analog-to-digital converters and digital-to-analog converters with build blocks - Foundations of switched-capacitor circuits - Digital-to-Analog converters - Nyquist-rate Analog-to-Digital converters - Oversampling data converters - Term Project: Design project presentation for analog systems
		IP 개발 및 시스템 집적	Knowledge of ASIC implementation including specific IP design and SoC system design - Delay and power overview - IP design methodology - Floorplan and placement - Routing and signoff
	시스템	희소신호 표현 및 압축 센싱	This course covers sparse signal representation and compressive sensing - Pursuit algorithms, iterative-shrinkage algorithms, Dantzig-selector algorithm - Dictionary learning, various image enhancement techniques - Compressive sensing, structured and collaborative signal analysis - Greedy algorithms, graphical models concepts, data separation

		컴퓨터 구조 설계 및 응용	Advanced computer architecture - Instruction level parallelism and superscalar processors - VLIW architecture and compilation issues - Loop level parallelism and vector processors - Thread level parallelism and multi-threaded architectures
	소프트웨어	영상처리	This course covers digital image processing - Digital Image: Image acquisition, color coordinate systems, enhancement, scaling - Transform Analysis: DCT, JPEG, DWT, KLT - Classification: PCA, SVM, Neural networks - Restoration: Debluring - Digital Video: Motion estimation, MPEG
		고급 기계학습	This course will provide advanced machine learning approaches: probabilistic models, regularization techniques, and neural networks. - systematic knowledge of state-of-the-art machine learning - critically advanced machine learning models - appropriate algorithms to solve real-world problems
심화 선택	소자	화합물반도체소자	Fundamental material properties of III-V compound semiconductor and device technologies - Expitaxial material growth - Doping, etching, bandgap engineering - HEMT and photodetector - Quantum Well Infrared Photodetector - Quantum Cascade Laser
		나노광자학	Advanced knowledge of nanostructured photonic devices - Surface-plasmon polaritons - Plasmonic waveguide - Photonic crystals - Metamaterials and metasurfaces
		전하수송물리	Fundamental physics of carrier transport in semiconductor including Boltzmann transport and quantum transport - Quantum Transport and Non-Equilibrium Greens Function (NEGF) Formalism - Scattering and Fermi's Golden Rule - Ionized Impurity and Phonon Scatterings - Boltzmann Transport
	회로	고급 디지털 집적회로	Components of VLSI system design - Microprocessor Architecture - Memory Architecture - Digital Accelerator Design
		지능형 전력 인터페이스	Advanced design methodology of power conversion systems with intelligent functionality - High frequency, high power density power converters - Intelligent power control methods - Application-based design approaches
	시스템	디지털통신이론	Theory and programming projects on modern wireless communications - Fundamentals of digital communications - Modern wireless communications: OFDM, MIMO, multi-cell - Deep learning-inspired wireless communications
		CAD 알고리즘	Algorithms for computer-aided design of digital circuits - routing algorithms - placement and partitioning algorithms - timing analysis and technology mapping - high-level synthesis

	소프트웨어	컴퓨터비전	Study how to extract and analyze visual information from images and videos using computers: - basic theories of image formation and image processing - feature extraction, edge detection, correspondence matching - segmentation - image restoration and enhancement - stereo and 3D reconstruction
		추론 및 의사결정이론	Covering various statistical inference algoritms from classical to modern approaches: - Frequentist, Bayesian, Fisherian inference - Empirical Bayes, James-Stein estimation, EM algorithm - Jackknife, Bootstrap, Cross validation, MCMC - Large-scale hypothesis testing, neural network, SVM
융복합	소자-회로-소프트웨어	인공지능 하드웨어 (PBL 과목)	Trends of AI Accelerator and Dedicated Computer Architecture - AI Algorithm Details - SW-HW Mapping - Various Computer Architecture - Trends of recent AI HWs
	소자-회로-시스템	IoT 센서 설계	To study various smart sensor systems based on semiconductors and develop the capability to design sensors with appropriate electronic interface as a complete system - Pressure/Force Sensing - Capacitive Sensing and Applications - Inertial Sensing - CMOS Imagers
		저전력 시스템 설계 (PBL 과목)	Low-power circuits using different circuit technologies and design levels- Power estimation at different design levels (mainly circuit, transistor, and gate) - Power optimization on various circuits - Software design for low power - Power analysis and design at system level
	회로-시스템-소프트웨어	AI 시스템 (PBL 과목)	Key concepts in systems supports for deep learning or machine learning workloads - Distributed training and parallelism - Communication optimization - Large memory support - DNN cluster manager - DNN model testing - Serving system
		하드웨어-소프트웨어 융합설계	Design and optimization of hardware-software systems - System modeling and languages - Simulation and fast prototyping of HW-SW systems - Synthesis of hardware and software from specification - Interconnect and memory system design
		고급 임베디드 시스템	Embedded System Design - Peripheral Circuit & Devices - Communication Methods - Microprocessors - Embedded System Lab.

2. 인력양성 계획 및 지원 방안

2.1 교육연구단의 우수 대학원생 확보 및 지원 계획

2. 인력양성 계획 및 지원 방안

2.1 교육연구단의 우수 대학원생 확보 및 지원 계획

(1) 대학원생 충원 및 배출 계획 (단위: 명)

기준연도	2021년	2022년	2023년	2024년	2025년	2026년	2027년	합계
석사 충원	15	15	15	15	15	15	15	105
박사 충원	4	5	11	11	11	11	11	64

기준연도	2021년	2022년	2023년	2024년	2025년	2026년	2027년	합계
석사 배출	9	10	15	15	15	15	15	94
박사 배출	4	5	5	5	7	9	11	46

○ 대학원생 충원 및 배출 계획의 근거

- 충원 계획은 참여 교수 1인당 연간 석사 1.5명, 박사 1명씩으로 하였음. 첫 2년간의 박사 충원은 현재 재학 중인 석사 대학원생의 50% 정도가 박사 진학하는 것으로 계획하였음.
- 대학원생 배출은 석사는 입학 2년 후, 박사는 입학 5년 후 졸업하는 것으로 계획하였음.

*참여교수의 최근 3년간 대학원생 충원 및 배출 실적 (단위: 명)

기준연도	석사 충원	박사 충원	석박통합 충원	석사 배출	박사 배출
2017년	6	19	8	5	1
2018년	19	4	1	6	2
2019년	8	9	3	17*	6*
최근 3년간	33	32	12	28	9

*2020년 2월 졸업 학생수 포함

(2) 우수 대학원생 확보를 위한 프로그램 및 전략

- UNIST는 개교 이래 다양한 대학원 홍보 프로그램을 통하여 적극적이고 지속적으로 우수 대학원생 유치・확보에 힘써 왔음.
- 우수 대학원생 확보를 위한 활동은 본교 학부생의 동대학원 진학을 위한 활동과 타교 학부생 유치를 위한 활동으로 나눌 수 있음.

2-가) 본교생 유치를 위한 전략 및 프로그램

- **연구 인턴십**: 본교 3, 4학년 학생을 대상으로 연구 인턴십 교과목을 필수로 하고 있음. 학부 과정 중에 미리 연구실 연구 활동을 경험하게 하여 대학원 과정 진학에 대한 자신감을 키우고, 대학원생과의 유대감을 향상시켜 본 대학원 진학의 가능성을 높일 수 있음.
- **포스터 발표회**: 학부생을 대상으로 연 2회에 걸쳐 포스터 발표회를 개최하고 우수한 연구를 한 학생에게는 시상함으로써 연구에 대한 흥미를 고취하고 있음.
- **대학원 Lab Tour**: 학부생들의 연 2회에 걸친 대학원 Lab 투어를 통하여 학부생들과 교수 및 대학원생들의 만남을 주선하고, 평소에 관심 있는 학문 분야에 대한 궁금증을 해소하고 흥미를 고취하여 대학원 진학에 대한 꿈을 갖도록 하고 있음.

2-나) 타교생 유치를 위한 전략 및 프로그램

- **Open Lab 프로그램**: 대학원 진학을 희망하는 다른 대학 3, 4학년 학생들에게 대학 시설 투어, 관심 분야 교수의 연구실 탐방 및 1:1 면담 기회 등을 제공하는 프로그램을 분기당 1회 운영하고 있으며, 프로그램에 참여하는 학생 전원에게 교통비와 식사를 제공.
- **U-SURF/ U-WURF 프로그램**: 각각 UNIST Sumer Undergraduate Research Felowship과 UNIST Winter Undergraduate Research Felowship을 의미하며, 대학원 진학을 희망하는 다른 대학 3, 4학년 학생들에게 여름방학과 겨울방학 기간 중 4주간 Ful-time 연구체험 기회를 제공하며, 학비, 체재비 등을 제공.
- **U-SPIKE: UNIST Summer Program of Intership and Korean Experience**를 의미하며, 본교 대학원 진학을 희망하는 외국의 학부생들을 초청하여 여름방학 기간 중 4주간의 연구체험 기회를 제공하며, 학비, 체재비 등을 제공함. 이와 함께 한국의 문화를 소개하여 한국에서의 수학에 대한 심리적 장벽을 낮출 수 있는 다양한 노력을 시도하고 있음.

(3) 교육연구단의 대학원생 지원을 위한 프로그램 및 노력

본 교육연구단은 선발된 대학원생들이 편안한 환경에서 연구에 전념할 수 있도록 다양한 대학원생 지원 프로그램을 시행하고자 한다.

- **HW-SW 융복합 혁신인재 양성을 위한 맞춤형 커리큘럼 운영**: Hardware와 Software에 대한 이해와 지식을 두루 갖춘 미래형 인재를 양성하기 위하여 HW와 SW을 통합한 시스템에 대한 교육을 진행하는 실용적인 융복합 교과목들을 개설하였으며, 본인의 연구 분야가 아닌 부분도 전체적 관점에서 이해할 수 있도록 기본적 HW와 SW의 소양을 습득할 수 있는 커리큘럼을 운영하고 있음.

- **다양한 자체 Fellowship 제도 운영**: Nine Bridge Fellowship, Elite Fellowship, Nobel Fellowship 등 다양한 펠로우십 제도를 운영하고 있음. 매년 대학원에 입학하는 신입생들을 대상으로, 서류, 발표평가를 통하여 공정하게 우수한 대학원생을 선발하고, 정부에서 지원하는 GPF 장학금에 준하는 수준의 장학금을 지원 .

- **GPF Fellowship 준비 지원**: 정부에서 운영하는 국내 최고 권위의 펠로우십에 선발되어 본인이 수행하는 연구에 자부심을 느끼고 국가 인재로 자랄 수 있도록 동기를 부여하기 위하여 Global Ph.D. Felowship 프로그램 지원을 장려하고 준비 과정을 최대로 돕는 제도를 마련하였음.

- **창업 지원 프로그램**: 본교에서 운영 중인 창업보육센터와 기술사업화센터를 통하여 대학원생이 주체적으로 본인의 연구를 창업으로 연계할 수 있는 지원제도를 마련하고 있음. 기술, 경영, 행정, 자금 등 다방면의 지원을 통하여 개발 단계의 기술이 사업화 단계로 진입할 수 있도록 하는 것을 목적으로 함.

- **글로벌 인재양성 지원**: 전 과목 100% 영어수업을 통하여 세계 무대에서 각국의 연구자들과 스스럼없이 당당하게 연구를 수행할 수 있는 환경 제공. 영어논문 작성, 학술대회 발표 등에 도움이 되는 영문 교정, 발표 모니터링 서비스 등을 제공.

2. 인력양성 계획 및 지원 방안

2.2 대학원생 학술활동 지원 계획

2.2 대학원생 학술활동 지원 계획

(1) 국제 연구 교류 및 인적 교류 기회 제공

본 교육연구단은 대학원생의 글로벌 최고수준 국제 학술활동을 지원하기 위해 국제공동연구 및 해외 장/단기 연수 파견 등의 국제연구 교류지원과 함께, UNIST SPIKE 프로그램 활용 국제 Summer school 개최 및 해외연구자 국내 방문 등의 국제 인적교류를 포함한 광범위한 국제공동연구 및 인적교류 를 다음과 같이 적극 지원하고자 한다,

2-가) 해외 장/단기 연수 기회 제공

- 국제적 유명 학술지 논문을 게재하는 등 연구 성과가 우수한 대학원생에게 국제 학술회의 및 공동연구 참여에 우선권을 부여하여 대학원생들의 연구 의욕을 향상시킴.
- 대학원 학점 3.0 이상이며 일정 기준 이상의 TOEFL 성적을 보유한 (또는 그에 상응하는 TEPS 및 TOEIC 성적 보유) 대학원생에게 해외연수 비용을 지원할 계획임.
- 기체결 된 Harvard, UCSD, MIT, UCLA, UCB, UIUC 와의 기관 단위 MOU를 기반으로, UC Berkeley SCET, UCSD IGE, Harvard SEAS 인공지능 분야, 스위스 바젤대학교 IEO 등 해외 학교/연구 기관과의 구체적인 교류 협력을 통해 우수 대학원생들에게 해외 연수 및 공동 연구의 기회를 제공할 계획이며, Stanford, MIT 등의 해외 학교뿐 아니라 Google, NVidia 와 같은 해외산업체과의 실제 효력이 있는 교류협력 추진을 통해 국제 교류의 실질적인 효과를 제고하고자 함.
- 국제공동연구 확대 및 지원 계획: 세계 최고 수준의 대학/기관들과 공동연구를 확대하고, 참여 대학원생들의 공동연구/공동 논문 작성을 위한 국제학술대회 및 여름학교 참가를 통한 연구 및 네트워킹 활동을 전폭적으로 지원할 것임.

2-나) 국제 인적교류 기회 제공

- UNIST Summer Program of Internship and Korean Experience (SPIKE) 등의 국제 교류프로그램을 통하여 해외 우수 대학의 외국학생들과의 국제화 교류를 더 활발히 추진함.
- English Commons에서는 학생들의 영어 작문과 말하기를 도와주고 있으며 연간 다양한 행사를 진행해 학생들이 다양한 인적교류의 기회를 영어로 경험할 수 있게 하고 있음.
- 대학원생들의 자연스러운 국제교류를 위하여 교육-연구 그룹별로 해외의 우수 연구그룹과 공동캠프를 조직, 해외 협력 기관의 대학원생들을 초청하고 분야별 주제에 대한 강의를 제공하는 국제 Summer School을 여름방학 또는 겨울방학에 격년으로 개최하고자 함.
- 전기, 전자, 컴퓨터 공학 분야에서 국내외로 저명한 해외 석학을 초빙하여 대학원생 대상 강연 및 간담회 개최(연간 2회 이상 목표)하고, 국제학술대회 개최를 확대, 강화하여 학생들의 국제 인적교류 기회를 늘림.

(2) 주요 학술활동 경비 지원

- **학술대회 참석경비 지원**: 참여 대학원생들의 연구 내용 발표, 최신 연구 동향 파악, 인적 네트워크 구축을 장려하기 위해 분야별 주요 국제학술대회에 참석할 때 경비 지원.

- **기술 세미나 참석 경비 지원**: 참여 대학원생들이 연구를 수행하는 데 필요한 실무 기술을 배울 수 있는 세미나에 참석하도록 적극 장려하고 해당 경비를 지원.

- **특허 출원 장려 및 등록비 지원**: 기술을 개발했을 경우, 지적 재산권 보호를 위해 특허 출원을 적극적으로 장려하고, 국제 특허 등록에 필요한 비용 지원함.

- **연구회 활동 지원**: 참여 대학원생들의 공동 연구를 활성화할 수 있도록 내부 세미나, 연구회, 워크숍 등의 활동을 장려하고 지원함.

(3) 국제화 역량 향상 지원

- **영어 능력 향상 지원**: 본교의 모든 수업은 100% 영어로 진행되므로 참여 대학원생들이 강의 청취, 질의응답, 발표 등을 통해 기술적인 내용을 영어로 효과적으로 의사소통하는 능력을 습득할 수 있도록 지원함. 또한, 본교의 언어교육원에 있는 다양한 영어강의를 수강할 수 있도록 제도적으로 지원함으로써 대학원생들의 영어 능력을 향상하고자 함.

- **영어 논문 작성 능력 향상 지원**: 본교의 학위논문은 100% 영어로 작성하므로, 학위논문의 수준을 글로벌 스탠다드로 향상하고, 특히 세계 최고 수준의 질적으로 우수한 논문 성과 창출을 위하여, 참여 대학원생들이 본교 언어교육원에서 technical writing 관련 수업을 수강할 수 있도록 제도적으로 지원함.

- **국제 저명 학술지 논문 투고 적극 장려 및 논문 게재 시 인센티브 제공**: 참여 대학원생들이 전기, 전자, 컴퓨터 공학 분야에서 국제적으로 저명한 SCI 학술지에 논문을 투고하도록 적극적으로 장려하며, 참여 대학원생이 제1저자로 국제저명학술지에 논문을 게재하면 학술지 등급에 따라 인센티브 제공함. (JCR 기준 상위 10%, 상위 25% 등으로 구분)

- **우수 국제학술대회 논문 투고 적극 장려 및 논문 게재 시 인센티브 제공**: 국제학술대회는 지능형 반도체분야의 최신 연구 성과가 발표되는 주요 창구이므로 참여 대학원생들이 글로벌 최고 수준의 지능형 반도체 분야 우수 국제학술대회에 논문을 투고하도록 적극 장려하며, 참여 대학원생이 제1저자로 우수 국제학술대회에 논문을 게재하면 학술대회 등급에 따라 인센티브 제공함.

(7) 기타 학술활동 지원

- **정보 검색 능력 향상 지원**: 본교 도서관에서 제공하는 전기, 전자, 컴퓨터 공학 분야 학술자료 가이드 프로그램을 적극적으로 활용하여 대학원생들이 관련 분야 참고서적, 학위논문, 주요학술지 등을 효율적으로 검색할 수 있도록 지원함.

- **한국연구재단 국내 우수 등재학술지 논문 투고 및 게재 적극 장려**: 대학원생들이 자신들의 연구 성과를 국내 연구진들에게 소개하고 논의할 수 있도록 국내 우수 등재학술지 논문 투고 및 게재를 적극적으로 장려함.

2. 인력양성 계획 및 지원 방안

2.3 우수 신진연구인력 확보 및 지원 계획

2.3 우수 신진연구인력 확보 및 지원 계획

(1) 신진 연구 인력의 확보 및 지원 계획

- **BK 리서치 펠로우**: 우수 신진 인력 유치를 위한 방편으로 BK 리서치 펠로우를 모집함. 우수 신진 연구인력 지원자를 리서치 펠로우로 선발해 KIST나 ETRI의 Star Post-doc에 상응하는 높은 수준의 연봉과 연구 수행을 위한 활동비를 제공함.

- **우수 신진연구인력 확보 제도 구축**: 박사 후 연구원 중에서 신진 연구 인력을 채용할 때는 참여 교수별로 추천을 받은 후 연구 실적이 우수한 자를 선발함. 추천된 대상자는 운영위원회의 심사과정을 거쳐 채용함. 연구교수는 울산과학기술원 학칙과 인사규정, BK21 사업 과학기술분야 관리・운영지침에 따라 선발하며, 사업단 운영위원회의 심의, 학과 인사위원회의 승인을 거쳐 울산과학기술원 교무위원회의 승인을 받은 후 총장이 임명하면 채용이 확정됨.

- **최고 수준의 급여 대우**: 신진 연구 인력의 급여는 경력에 따라 차등 지원하며 박사 후 연구원에게는 250~350만 원/월, 계약교수에게는 350만~450만 원/월을 지급함. BK 리서치 펠로우 대상자에게는 위 금액보다 많은 급여를 제공하여 우수인력의 유치를 고취함.

(2) 신진 연구 인력의 연구 활동 활성화를 위한 제도적 장치

- **안정적 정착환경 및 연구비 지원**: BK 리서치 펠로우 및 계약교수에게는 학과 내에 설치된 연구교수실에 PC와 사무가구 일체를 지원하는 등 연구에 전념할 수 있는 환경을 제공하며,신진 연구 인력이 외부 전문가를 초청하여 자문과 활발한 공동 연구를 수행할 수 있도록 학교 및 학과에서 정착연구비를 지원함. 또한, BK 리서치 펠로우 및 계약교수에게는 교수 아파트 제공하고, 박사 후 연구원에게는 연구원 기숙사를 제공함.

- **연구실적에 따른 인센티브 제도 구축**: 신진연구인력의 연구 활동 활성화를 위한 교육연구단 차원의 제도적 장치로서 BK 리서치 펠로우, 계약교수의 연구 실적을 공동 연구를 진행하고 있는 연구단 소속 전임 교원의 실적에 반영하여 인센티브 등 제공함.

- **우수 연구성과 창출을 위한 네트워크 공유**: 연구 성과를 권위 있는 학술학회에서 의무적으로 발표하도록 하며, 국제적 수준의 연구 소양과 인적 네트워크를 키우고 최신의 연구 정보를 접할 수 있도록 교내외의 국제연구 연구소와 협동 연구를 독려함.

- **전임교수로의 기회 제공**: 참여 교수와 연계하여 랩미팅과 연구 세미나를 통하여 참여 대학원생과의 연구 협력을 도모하고, 연구 성과 창출에 대한 동기부여와 중단 없는 연구가 이루어질 수 있도록 연구교수에게 실적과 역량에 따라 학과의 전임교수로 채용되는 길을 제공함.

(3) 대학원 차원의 혁신 지표와의 연계성

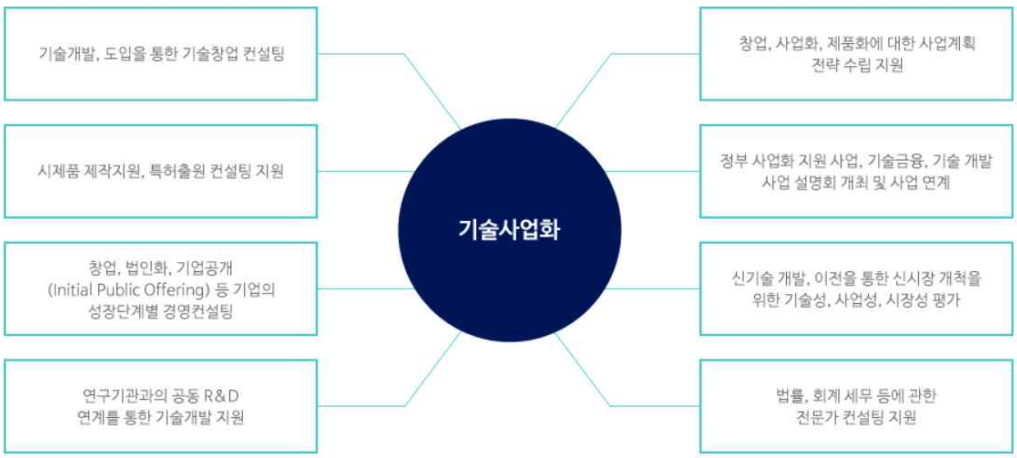
UNIST는 대학원 중심의 과학기술원으로서, 2030년까지 세계 10위권 진입을 목표로 그 연구의 파급효과를 제고하고자 노력하고 있으며, 구체적으로 '노벨상 수상'이 가능한 연구와 '구글'과 같은 세계적 창업기업 배출을 혁신지표의 방향으로 하고 있다. 이는 본 교육연구단의 신진연구인력 확보 및 지원 방안과 다음과 같이 효과적으로 연계될 수 있다.

- **원천기술 연구 장려**: UNIST 전기 및 전자공학과 대학원에서는 미래 생활 방식과 신산업에 파급효과가 높은 '수월성 연구 추진'을 지향하고 있음. 연구의 수월성을 고려하는 L1 (UNIST 기준 JCR 7%) 논문의 비율 및 개수를 신진연구 인력의 연구를 평가하는 혁신지표로 이용하여 원천기술 개발을 위한 연구를 유도함.

- **기술사업화 장려**: 원천 기술을 확보하여 기업 창업을 통한 대학 및 대학원의 가치 창출하고 있음. 기술 사업화 센터를 중심으로 신진연구 인력의 one-stop 기업 설립을 지원하고, 1:1 정기 멘토링 프로그램, 교원 창업기업 맞춤형 사업화 지원 프로그램 등을 통하여 초기 창업을 보육함. (그림 2.2-1)

- **기술기획단 운영**: 대학 기술 창업 활성화 사업을 통하여 특허법인 사업화 전문 변리사로 구성된 기술 기획단을 운영함. 민간 투자 전문가로 구성된 사업화 기술 심의단도 운영하여, 신진 연구 인력 창업 기술 검토 후 비지니스 모델 수립, 특허 전략 및 사업화 자금 지원하고, 신진 연구인력 창업 기업 성장을 위하여 VC/AC 네트워킹 및 투자 연계를 적극적으로 지원함.

- **글로벌 창업지원 강화**: 세계 시장을 타깃으로 글로벌 창업 지원 생태계를 구축하고 있음. UC-San Diego, Univ. of Basel, UC Irvine (Calit2와 MOU 체결), UC-Berkeley (Global Innovation Campus 프로그램 참여), UIUC, Chicago DPI(Discovery Partners Institute), The George Washington Univ. (I-Corps 프로그램 협력) 등으로 구성된 글로벌 네트워크를 통하여 세계 시장 진출 지원함.



<그림 2.2-1> 본부 신진연구인력 기술사업화 지원 현황

3. 참여교수의 교육역량 대표실적

<표 2-1> 해당 신산업분야 문제해결을 위한 참여교수의 교육역량 대표실적

<table>
<tr><th rowspan="2">연번</th><th>참여교수명</th><th>연구자등록번호</th><th>세부전공분야</th><th>대학원 교육관련 대표실적물</th><th>DOI번호/SBN/인터넷 주소 등</th></tr>
<tr><th colspan="5">참여교수의 교육관련 대표실적의 우수성</th></tr>
<tr><td rowspan="2">1</td><td></td><td></td><td>반도체소자/회로</td><td>새로운 대학원 교과목 개발 및 개설(전자소자실험)</td><td>없음</td></tr>
<tr><td colspan="5">지능형 반도체에서 핵심적인 CMOS 소자 및 회로 집적기술을 실제 UNIST UCRF 나노팹 클린룸에서 실험/실습할 수 있는 실험교과목을 개발하고 이를 전기 및 전자공학과 대학원 과정에 개설하였음. 해당 교과목에서는 산화, 확산, 사진, 이온주입, 증착/식각 공정 등 기본 단위공정부터 시작하여 저항, 다이오드, 트랜지스터 등 집적할 수 있는 CMOS 전 공정을 학생들이 실제로 실험/실습해 보고, 공정 전 시뮬레이션 실습을 수행하여 공정 후 측정과의 비교를 통해 이론과 실제를 모두 체득하게 할 수 있으며, 이를 기반으로 최적의 CMOS 집적공정 설계를 위한 일종의 Best Performance Design Competition 성격의 기말 Term Project를 수행, 학생들에게 실제를 고려한 CMOS 집적공정에 대한 이해 및 소자-회로 동작원리에 대한 융복합적 이해도를 높이는 대표적인 Project-Based Learning (PBL) 교과목임.</td></tr>
<tr><td rowspan="2">2</td><td></td><td></td><td>회로및시스템</td><td>새로운 대학원 교과목 개발 및 개설(아날로그 시스템 디자인)</td><td>없음</td></tr>
<tr><td colspan="5">2015년에 학교에 부임한 이후 지능형 시스템에서 핵심적인 역할을 담당하는 아날로그-디지털 컨버터에 대한 교과목을 개발하고 개설하였음. 해당 교과목에서는 아날로그-디지털 컨버터의 기본 개념부터 시작하여 다양한 구조를 살펴보고 학생들에게 실제로 설계할 수 있는 기회를 줌으로써 이해도를 높임. 또한, 지능형 뉴로모픽 반도체 응용회로 설계법 등 최신 연구 기술 및 결과를 반영하여 연구동향을 분석함.</td></tr>
</table>

<table>
<tr><th rowspan="2">연번</th><th>참여교수명</th><th>연구자등록번호</th><th>세부전공분야</th><th>대학원 교육관련 대표실적물</th><th>DOI번호/SBN/인터넷 주소 등</th></tr>
<tr><th colspan="5">참여교수의 교육관련 대표실적의 우수성</th></tr>
<tr><td rowspan="2">3</td><td></td><td></td><td>반도체소자/회로</td><td>새로운 대학원 교과목 개발 및 개설(나노전자소자)</td><td>없음</td></tr>
<tr><td colspan="5">나노전자소자는 학계와 산업계에서 최근 활발하게 연구되고 있는 여러 가지 차세대 메모리 및 로직 소자들을 포괄적으로 소개하기 위한 교과목임. 최근에 상용화된 로직 소자에 도입된 Strained-Si, High-k/Metal Gate와 FinFET Technology를 리뷰하며, Tunneling FET, Ferroelectric 소자, 2차원 물질 소자 등 활발히 연구되고 있는 차세대 소자들을 소개함. 소자의 동작 원리를 이해하기 위해 필요한 근본적인 물리적 지식부터 시작하여, 다양한 소자들의 동작 원리를 논의하고 이를 바탕으로 각 소자의 장단점을 비교 분석하여 학생들의 최신 반도체 소자 기술들에 대한 이해도를 높임.</td></tr>
<tr><td rowspan="2">4</td><td></td><td></td><td>VLSI설계</td><td>새로운 대학원 교과목 개발 및 개설(디지털 집적회로)</td><td>없음</td></tr>
<tr><td colspan="5">2018년 부임 후 지능형(인공지능) 반도체 하드웨어 시스템의 기본이 되는 디지털 회로에 대한 기초부터 심화까지 다루는 디지털집적회로를 개설 및 강의하였음. 인공지능 알고리즘은 물리적인 디지털 집적회로에서 연산되므로 디지털 회로는 인공지능 반도체 설계의 필수 교과목으로, 디지털 VLSI 시스템 성능-소모전력 최적화 설계법 및 인공지능 알고리즘 가속 프로세서 설계법까지 포괄함. CMOS 공정을 사용한 디지털 로직의 설계부터 프로세서의 구조 및 설계법을 포괄적으로 배우는 대표적인 하드웨어(프로세서)-소프트웨어(알고리즘) 융합 과목임.</td></tr>
</table>

<table>
<tr><th rowspan="2">연번</th><th>참여교수명</th><th>연구자등록번호</th><th>세부전공분야</th><th>대학원 교육관련 대표실적물</th><th>DOI번호/SBN/인터넷 주소 등</th></tr>
<tr><th colspan="5">참여교수의 교육관련 대표실적의 우수성</th></tr>
<tr><td rowspan="2">5</td><td></td><td></td><td>광전자</td><td>새로운 대학원 교과목 개발 및 개설(나노광자학)</td><td>없음</td></tr>
<tr><td colspan="5">나노광자학은 초고속 지능형 반도체 구현을 위해 사용될 수 있는 차세대 광소자 원리를 학습하고, 최신 광전자응용 기술 분석 등 최신 연구결과들을 반영하여 개설 및 강의하였음. 특히, 최근 연구가 활발히 진행되고 있는 유전체, 금속, 반도체 물질기반의 서브파장 구조체 설계 및 배열을 이용하여, 자연상에 존재하지 않는 광학적 특성을 구현할 수 있는 내용을 포괄적으로 논의할 수 있는 교과목임. 구체적으로, 나노구조체의 광소자 특성에 대해서 다루며, Surface-plasmon polaritons, Plasmonic waveguide, Photonic crystals, Metamaterials 및 Metasurfaces 특성을 학습하는 광전자소재/소자-회로 융합과목임.</td></tr>
<tr><td rowspan="2">6</td><td></td><td></td><td>정보통신</td><td>새로운 대학원 교과목 개발 및 개설 (디지털통신이론)</td><td>없음</td></tr>
<tr><td colspan="5">지능형 반도체 및 인공지능 시스템을 위해 사용될 수 있는 통신기술의 원리를 학습하고, 최신 통신기술의 인공지능 응용 관련 연구동향을 분석하여 수업에 반영하는 방식으로 개설하였음. 현대 무선 디지털 통신 이론 및 원리에 대해 포괄적으로 논의할 수 있는 과목으로서, 구체적으로, 디지털 통신 근본원리에 대해 학습하고, 이를 기반으로 현대 무선통신의 다양한 동작 방식인 OFDM, MIMO, multi-cell 등에 대해 학습을 한 후, 최신 딥러닝(Deep learning)-inspired 무선 통신 응용 등을 학습하는 회로-시스템-소프트웨어 융합과목임.</td></tr>
</table>

4. 교육의 국제화 전략

4.1 교육 프로그램의 국제화 계획

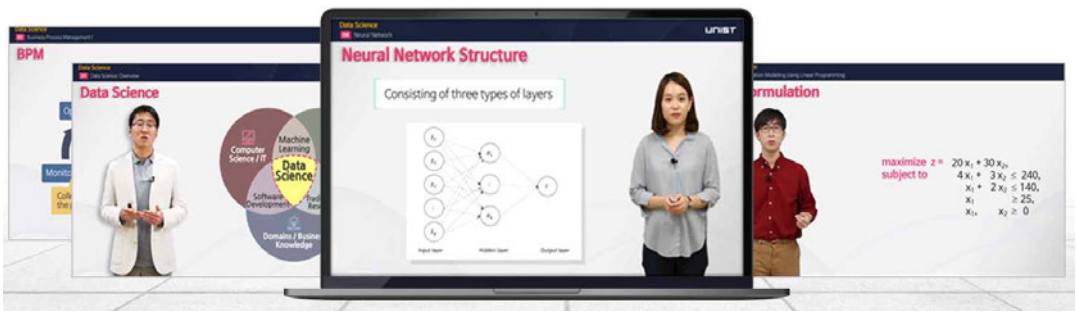
4. 교육의 국제화 전략

4.1 교육 프로그램의 국제화 계획

(1) 100% 영어 공용화 캠퍼스 기반 교육프로그램의 국제화

UNIST는 2009년 개교 이래 세계적인 과학기술대학으로 발전시키기 위해, UNIST의 국제화가 매우 중요하다고 보고 우수 외국인 학생들을 유치하기 위한 여러 가지 국제화 방침을 구상하였다. 특히, 교육프로그램의 국제화를 위해, 전 세계 유명대학 강의를 온라인을 통해서 수강할 수 있는 교육과정인 MOOC(Massive Open Online Course)를 개교 초기부터 선도적으로 도입하기 위해 노력해왔다.

- **100% 영어강의**: 학부는 물론 대학원의 모든 수업은 어떠한 상황에서도 예외 없이 100% 영어로 진행됨. 수업에 필요한 모든 교재, 수업에서 진행하는 과제와 프로젝트 등은 모두 영어로 진행되며, 학생들이 교수 또는 TA외 주고받는 메일, 대화 또한 영어로 이루어짐.
- **100% 영어 공용화 캠퍼스**: 모든 교직원은 외국인 학생들과 원활한 의사소통을 위한 영어 실력이 필수이며, 특정 부서에서는 기준 이상의 영어시험 성적을 요구함. 특히, 국제사무실의 교직원들은 면접에서 외국인 교수의 평가도 함께 받음. UNIST에서는 학교와 관련된 모든 웹사이트 역시 한국어 버전은 물론 영어 버전도 제공되며, 교수들의 홈페이지 제작을 위한 웹사이트 개발자를 채용해 교수들이 편리하게 웹사이트를 두 언어로 만들 수 있도록 지원하고 있음. 공무 양식 또한 모두 영어 버전이 제공됨. 기존의 한글로 작성된 양식과 공문을 영어로 자연스럽게 번역하기 위하여 교직원들도 채용하고 있음.
- **국내최초 Flipped Learing 도입**: 첨단 모바일 장비와 교육 설비를 갖춘 것은 물론 국내 최초로 플립드 러닝(Flipped Learning) 교과목을 도입하는 등 새롭고 신선한 교육에 대한 도전에 앞장서 왔음. 이에 따라 여러 UNIST에서는 여러 교수진들에 의해 MOOC를 통한 온라인 강의가 시행되어 왔음. (현황실적: AI Programming 기초/심화 2과목) (그림 2.4-1)
- **국제공동교과목 증설계획**: UNIST는 100% 영어 강의이므로 UNIST의 교육 컨텐츠는 UNIST 교육의 국제화에 기여하고 있으며, 본 교육연구단 또한, 100% 영어강의 기반 MOOC 강의 프로그램을 진행하는 과목을 증설(기초핵심 4과목)하고 이를 적극적으로 홍보하여 교육의 국제화를 더욱 추진할 예정임.



<그림 2.4-1> MOOC 강의 예시 (http://unist.edwith.org/)

(2) 외국대학 및 연구소와의 인적교류 계획

2020년 3월 현재 UNIST는 Harvard, UCSD, MIT, UCLA, UCB, UIUC 등 해외저명대학과의 학교단위의 MOU를 적극적으로 체결하여 국제교류를 확대해 왔으며 (그림 2.4-2), 이를 기반으로 본 교육연구단은 다음과 같이, 해외 학교/연구 기관과의 구체적인 교류 활성화를 위한 MOU 체결을 추진하고 있다.

2-가) University of California Berkeley (UCB), SCET

미국 명문 주립대학교 UC Berkeley 내에서 기술 중심의 기업가정신 및 혁신을 연구하며 실리콘밸리를 포함한 기술기반 창업생태계를 구축하는 UC Berkeley SCET(Sutardja Center for Entrepreneurship & Technology) 센터와의 협력을 추진한다.

- UCB와의 파트너 협업을 통한 상호 대학 간 교수 및 대학원생 인적 교류, 기업가정신 및 기술 분야 연구/프로젝트 협력, 실리콘밸리 및 대학 인프라/네트워크 활용 가능.
- 특히, ICT 및 인공지능 교육을 위한 데이터 사이언스 전공을 개설·운영하고 관련 기술을 활용하여 창업으로 UCB와 업무협력을 통해 실무 위주의 글로벌 교육환경을 제공함으로써 UNIST의 핵심인재를 양성하고 연구·교육·창업 역량 강화를 도모할 것으로 기대됨.

2-나) University of California San Diego (UCSD), IGE

과학·기술 분야에서 최고 수준의 연구력 및 사업화 역량을 갖춘 UCSD 내 공과대학과 경영대학이 공동 창설한 IGE(Institute for the Global Entrepreneur) 기관과의 협력을 추진한다.

- UCSD와의 상호업무협약을 통한 교수 및 대학원생, 연구원 인적 교류, 학술자료 및 정보교류, 공동연구/프로젝트를 위한 단기파견, 샌디에고 현지 인프라 및 네트워크 활용 가능.
- 특히, AI와 바이오 기술 결합을 통한 스마트 헬스케어 및 스마트 메디컬 디바이스 분야의 신기술과 시장 선점의 속도전이 중요한 만큼 관련 기술 연구·개발 경험이 풍부하고 집중 액셀러레이터 교육 지원이 가능한 UCSD와의 업무협력을 통해 기술력 확보 및 AI 기반 연구·창업 확산 등이 가능할 것으로 기대됨.

2-다) Harvard University 하계 교환프로그램 (Summer Exchange Program)

- 하버드 대학과의 교류를 위하여 ‘Energy’, ‘Bio’, ‘Water’로 세부 주제를 구분하여 각 연구 분야에 맞는 프로그램 설계 및 운영.
- 하버드 대학에서 진행되는 연구 실험 및 실습 기간을 포함하여 약 4주간의 프로그램 운영 중이며, 하버드 대학과 인공지능 분야에 관한 추가 논의를 통한 협력 강화 예정.

2-라) 스위스 바젤 대학교, IEO

- 정보통신기술 및 바이오헬스·제약 분야의 선도국가 스위스에서 가장 오래된 연구중심 대학 바젤대학교 내 Innovation & Entrepreneurship Office 기관과의 협력 추진.
- 대학 간 업무협약을 통한 스타트업 육성 및 컨설팅 관련 공동연구/프로젝트 협력, Roche, Novartis 등 스위스 바젤 내 제약, 생명공학 클러스터 인프라/네트워크 활용 가능.
- 특히, 바이오강국 스위스는 빅데이터를 산업 전반에 활용하고 있으며 협력기관의 경우는 머신러닝 기술기반 질환 예측·진단 서비스, 바이오마커 데이터 수집·분석 등을 위한 시설 및 인프라가 갖춰져 있으므로 업무협력을 통해 창업기업의 가치창출 지원, 원내 지능정보기술 기반의 스마트 헬스케어 연구·개발 및 창업생태계 조성 등이 가능할 것으로 기대.

UC Berkeley와의 창업 페스티벌 포스터

UNIST-하버드공대, 미래 바이오·에너지 탐구 인턴십 성료!

6월 19일(수)부터 7월 19일(금)까지 최장 4주간 하계 교환 프로그램 진행
양 교 오가며 태양전지, DNA 분석, 수질분석 등 공동 연구와 문화체험도

2019.07.22 | 김 석민 | 대외협력팀

UNIST와 하버드공대(Harvard John A. Paulson School of Engineering and Applied Sciences)가 함께 운영하는 하계 교환 프로그램이 성황리에 마무리됐다. 연구 실험 및 실습으로 이뤄진 프로그램은 양 국 학생들의 시야를 넓히는 기회가 됐다.

19일(금) 'UNIST-하버드공대 하계 프로그램 수료식'이 진행됐다. 여기엔 UNIST와 하버드를 오가며 프로그램에 참가한 9명의 학생과 지도교수를 포함한 지원인력들이 자리했다. 같은 날 하버드공대에서도 5명의 학생들이 프로그램을 마쳤다. 올해 프로그램에는 UNIST 학생 10명과 하버드공대 학생 4명 등 총 14명이 참가했다.

하버드공대에서 실험 중인 프로그램 참가 학생들의 모습 | 사진: 서관용 교수 제공

하버드공대와의 인턴십 관련 기사 캡처본

UNIST, 창업 및 기술사업화 위한 글로벌 네트워크 구축에 나서

UCSD와 공동연구 및 창업, 기술사업화 위한 MOU 체결
LIU와도 보유 기술 해외시장 진출위한 MOU 체결

2016.08.22 | 이 종현 | 홍보팀

UNIST가 창업과 기술사업화를 위한 글로벌 네트워크 구축에 나섰다.

UNIST는 UCSD(UC San Diego)와 인류의 삶에 기여하기 위한 공동연구는 물론 창업과 기술사업화 협력을 약속하는 MOU를 체결했다.

UNIST는 UCSD와 생명, 신소재, 에너지, 기술경영 분야에서 공동연구를 추진할 뿐만 아니라 연구 중심 벤처와 우수한 기술이 해외 시장에 진출할 수 있도록 지원하는 시스템을 함께 마련할 계획이다.

UCSD와의 국제화 교류 관련 기사 캡처본

UNIST 글로벌 창업 인프라, 실험실 담 넘는 기술 키운다!

[UNIST 개원 10년, 세계를 향해 뛴다] (2) 창업 인프라

2019.07.19 | 김 석민 | 대외협력팀

UNIST 창업, 시작부터 세계무대를 목표로!

UNIST 연구실에서 생산되는 연구논문은 대부분 국제 학술지 게재를 위해 작성된다. 연구의 무대가 국내에 한정되지 않고, 세계를 무대로 하고 있기 때문이다. 따라서 이러한 세계적 수준의 연구를 바탕으로 창업하는 기업 또한 세계무대를 목표로 해야 한다. UNIST가 초기부터 글로벌 창업 지원 체계를 구축하기 위해 노력한 이유가 여기에 있다.

UNIST는 해외 유수의 대학들과 네트워크를 구축하고, 창업 지원을 위한 파견프로그램을 운영하고 있다. 현재 협정을 맺고 프로그램을 운영하고 있는 대학은 세 곳으로, 미국의 UC 버클리와 UC 샌디에이고, 그리고 스위스의 바젤대학교가 UNIST 글로벌 창업의 교두보 역할을 하고 있다.

UNIST의 외국대학 교류 관련 기사 캡처본

Memorandum of Understanding
Between
MIT Beaver Works Summer Institute
Cambridge, Massachusetts, USA
And
Ulsan National Institute of Science and Technology
Ulsan, Republic of Korea

-MIT-

UNIVERSITY OF CALIFORNIA, LOS ANGELES

GENERAL AGREEMENT

ULSAN NATIONAL INSTITUTE OF SCIENCE AND TECHNOLOGY
AND
UNIVERSITY OF CALIFORNIA, LOS ANGELES
(UCLA SUMMER SESSIONS)
AND
ATLAS INTERNATIONAL

-UCLA-

- UCB -

ILLINOIS

A RECIPROCAL STUDENT EXCHANGE AGREEMENT
BETWEEN
THE BOARD OF TRUSTEES OF THE UNIVERSITY OF ILLINOIS, USA
AND
ULSAN NATIONAL INSTITUTE OF SCIENCE AND TECHNOLOGY
IN
ULSAN, KOREA

- UIUC -

MIT, UCLA, UCB, UIUC와의 국제화 교류 MOU 증빙

〈그림 2.4-2〉 외국 대학과의 교류 현황 및 국제화 성과

2-마) 기타 국제화 협력 계획

Havard, UCSD, MIT, UCLA, UCB, UIUC와의 기관 단위의 MOU 체결의 예와 같이, 해외 학교와의 교류체결 뿐 아니라 Google, NVidia 와 같은 해외기관과의 실제 효력이 있는 MOU 체결을 위해 노력한다. UNIST 내의 개별 교수의 공동연구 차원을 넘어 BK21 사업비의 재원을 이용하여 해외 우수기관과의 학생 교류, 공동 학술대회, 공동연구 등에 지원을 최대한으로 한다. 글로벌 대외협력 위원회를 통해 연 2회 해외기관을 직접 방문하여 기술을 홍보하고 중장기적인 협력 체제 시스템을 구축할 예정이다.

(3) 해외석학 초빙 및 활용 계획

- **초빙세미나 및 공동지도 활용**: 국제적으로 저명한 해외석학을 초빙하여 강의를 개설하거나 세미나를 진행할 예정임(매년 2회 이상). 또한, 학생들의 공동지도에 적극적으로 해외석학을 활용함으로써 교과과정의 다변화 및 연구 분야 확장에 많은 노력을 기할 예정임.
- **안식년/연구년 및 학위논문 공동심사위원 초빙**: 저명한 해외 교수가 안식년/연구년을 우리 교육연구단에서 보내도록 초청 및 지원함. 또한, 해외 학자를 박사학위 논문심사위원으로 초빙(초빙해외석학 활용)하여, 우리 교육연구단에 직접 방문하여 논문심사를 하거나, Virtual Class Room을 활용하여 온라인으로 심사함.

(4) UNIST 국제협력센터(CIA) 활용 계획

UNIST의 국제화 활동을 위한 Center for International Affairs (CIA)를 운영하며, 외국인들을 위한 여러 지원 프로그램과 내국인 학생들의 국제 교류를 위한 프로그램을 운영하고 있다.

- **비자지원 프로그램**: 외국인들에게 입국 비자를 지원함으로써 외국인 학생들을 유치하는데에 힘을 쓰고 있음. 외국의 교수진들에게는 91일 이상의 복수 입국 비자인 E-1비자를 지원하고 있음.
- **SPIKE 프로그램**: Summer Program of Internship and Korean Experience (SPIKE)라는 프로그램을 통하여 해외 우수 대학의 외국학생들이 여름방학기간 동안 UNIST를 방문하여 기숙사에서 UNIST 한국 학생들과 생활하며 여름학기 수업, 다양한 한국문화 체험 및 연구 인턴십을 수행함. UNIST 한국 재학생들은 외국에 나가지 않고도 여름방학 기간 동안 외국인 학생들과 여름 계절학기 수업을 듣고 생활을 하며 다양한 문화체험을 통해 해외연수 경험을 간접적으로 체험할 수 있음.
- **다양한 국제교류 프로그램**: 이외 여러 국제 교환 프로그램을 운영 중에 있으며 (그림 2.4-3), 이러한 학교 프로그램을 기반으로 본 교육연구단 또한 해외의 우수한 인재들을 유치함과 동시에 국제화 교류를 더 활발히 할 수 있을 것으로 예상됨.

Credited Programs		Non-credited Programs
Credit	Program	
Course credit for semester	Student Exchange Program	UNIST Global Program(UGP) -UCCC -UIUC List of universities can be added
Course credit for summer session	Summer Session	Global Volunteer Program -World Friends ICT -한수원·해오름 체코 봉사단
Internship credit	Harvard SEAS Summer Exchange	
Course credit for winter session & Internship Credit	McGill Univ. Winter Program	

<그림 2.4-3> UNIST CIA에서 지원 중인 국제교류 프로그램

(5) 우수 외국인 학생 유치 계획

학교 차원에서 전략적으로 자원이 풍부한 개발도상국 외국인 학생들을 학부생으로 유치하고 있으며, 2020년 5월 11일 현재 UNIST 외국인 유학생은 학부 165명, 대학원 147명으로서, 특히, ECE 학부의 외국인 학생 비율(12 %)이 학교 전체(6%) 대비 두 배 정도로 많이 확보하고 있기 때문에, 이러한 외국인 학부생 기반 우수 외국인 대학원생 유치전략을 지속적으로 강화할 계획이다. 또한, 유럽 미주 등 선진국 학생 유치를 위해 국제교류 MOU를 맺은 세계적 기관들을 중심으로 정기적인 방문교류를 통해 100% 영어강의 및 100% 영어 공용화 캠퍼스를 적극 홍보하고, UNIST CIA 교류 프로그램을 적극 활용하여 유치할 계획이다.

- **외국인 학생 행정지원**: 외국인 학생들을 다방면에서 지원하기 위하여 International Center를 설립하였으며 이를 통해 외국인 학생들에게 기본적인 행정 지원은 물론 매년 교류 행사를 개최해 공동체 형성을 돕고 있음. 외국인 학생들의 한국어 학습을 위해 한국어 수업을 제공하고 있으며, 이를 통해 일상생활에서 쓸 수 있는 쉽고 기본적인 한국어를 가르치고 있음.
- **외국인과의 학내 교류 지원**: English Commons에서는 학생들의 영어 작문과 말하기를 도와주고 있으며 연간 다양한 행사를 진행해 학생들이 친근하게 영어를 익히고 다양한 상황을 영어로 경험할 수 있게 하고 있음.
- **외국인 인턴십 연구원/학생 진학유도**: UNIST 방문 또는 UNIST에서의 연구 활동을 수행중인 외국인 연구자 및 학생들이 UNIST에서 양질의 연구를 진행하고 생활하는 데 불편함이 없도록 다양한 학내 행정지원 및 교류 프로그램을 통해 적극적으로 지원하고 있으며, 프로그램에 참여한 학생들은 종종 대학원생이나 연구원으로서 UNIST에 입학함.

(6) 외국대학과의 연구 수행을 위한 계획

- **장기연수 및 공동연구 수행계획**: 참여 대학원생들 중 2명* 이상을 장기연수 및 공동연구 수행(6개월 또는 1학기 이상)하는 데에 지원할 예정임. 공동으로 연구 수행을 진행함으로써 국제적인 교류를 활발히 하고, 국제 저명학술지에 논문을 게재하는 것을 목표로 함.
- **단기연수 및 방문연구 수행계획**: 참여 대학원생들 중 3명* 이상을 단기연수 및 방문연구 수행(15일 이상)하는 데에 지원할 예정임. 이를 통해 인적 네트워크를 구축하고 교류 협력을 추진하며 학생교환 및 공동연구 등을 성공적으로 이끌어 가는 것을 목표로 함.
  (*대학원생 장단기 해외파견의 경우 COVID-19 상황을 고려하여 유동적으로 운영함)

4. 교육의 국제화 전략

4.2 대학원생 국제공동연구 계획

4.2 대학원생 국제공동연구 계획

(1) 대학원생 국제공동 연구 현황 및 계획

본 교육연구단 참여 교수진은 현재 UT Dallas, National Taiwan University, UC Irvine, University of Machigan, UT Austin, Microsoft Research, Max Planck Institute for Informatics 등 관련 분야 글로벌 최고 수준의 연구과 공동연구를 최근 3년간 누적 12건 이상을 수행 중이며 과제 수행기간 동안 적극적으로 협력기관을 확대할 계획이다. 이미 공동연구 협의가 완료된 기관들을 포함하면 공동연구/공동지도/연구 장단기 파견방문 및 공동 논문 작성, 해외석학초빙, 국제세미나교류/개최 등 매년 10건 이상의 공동연구 및 국제 교류 수행을 통해 대학원생의 국제공동연구를 활성화할 계획이다. 주요 기관과의 협력 방법 및 내용은 다음 항목의 표에 정리하였다.

(2) 주요기관과의 협력 방법 및 내용

협력기관	협력 경험/내용 및 계획
University of Texas, Dallas	• 다치 로직 (multi-valued logic) 소자로 응용이 가능한 새로운 특성의 다치로직 신소재 ZnO composite nanolayer 기반 multi-valued logic 소자 연구를 5년간 수행해왔으며 향후 공동연구를 통해 고도화 예정. Nature communications에 결과 발표 • 정기적인 화상회의 / 우수 대학원생 파견
로렌스버클리랩	• 초절전 “3진법” 반도체 소자-회로연구 계획 • 우수 대학원생 파견
Netherland TNO	• 중적외선 가변파장 quantum cascade laser 를 기반으로한 비접촉식 화학작용제 탐지기 개발을 위한 화학작용제 (실작용제 (VX, GA, GB, HD)) 탐지성능 평가 연구 협력중
University of California, Irvine	• 저항성 메모리 어레이 기반의 신경회로망의 학습 성능을 대폭 높이는 기법 연구중. IEEE Transactions on Nanotechnology 2019에 발표 • 협력기관의 박사후연구원과 정기 화상회의 / 우수 대학원생 파견
National Ilan University	• 고주파 초고밀도 파워컨버터 Topology 및 제어 알고리즘 공동연구 중 • 정기적인 화상회의 / 우수 대학원생 파견
National Taiwan University	• 국제학회인 ICPE IEEE ECCE-Asia 2019 학회에서 Educational Tutorial 공동 강연 경험, PV Power Generation Modeling 및 PHIL Simulation 기법 연구 중 • 정기적인 화상회의 / 우수 대학원생 파견
University of Michigan, Ann Arbor	• Y90 SPECT 영상 품질 향상에 대한 연구 수행중. Medical Physics 2017 발표, Society of Nuclear Medicine and Molecular Imaging 2019학회 발표연례학회에서 발표하여 포스터상 2위 수상 • 협력기관 장비 활용 / 정기적인 화상회의 / 우수 대학원생 파견

협력기관	협력 경험/내용 및 방법 (예정)
Alibaba	• Dr. Wencong Xiao와 인공지능 작업의 GPU사용에 대해 높은 효율을 제공할 수 있는 작업간 GPU 공유 기법과 이를 GPU 클러스터 수준에서 제공할 수 있는 스케쥴링 기법 및 작업 배치 기법을 공동 연구로 진행 중 • UNIST 학생을 중심으로 매주 화상회의 / 대학원생 인턴쉽
Microsoft Research	• Dr. Jaeyoung Do와 인공지능 작업의 데이터 로딩 파이프라인을 위한 하드웨어 가속기 설계를 위해 공동연구를 진행 중에 있음 • UNIST 학생을 중심으로 매주 화상회의 / 대학원생 인턴쉽
University of Illinois Urbana-Champaign	• Prof. Gul Agha, Dr. Stavros Volos와 함께 대용량 데이터센터의 서버 및 네트워크 안정성/성능 문제에 대한 모니터링 및 troubleshooting을 빠르게 할 수 있는 실시간 빅데이터 처리 시스템 개발에 대해 공동연구를 진행 중 • UIUC학생과 UNIST 학생을 중심으로 매주 화상회의 / UIUC 방문
Brown University	• 인공 신경망을 활용한 자동 영상 전이 (image transfer)에서 사용자가 개입해 전이 된 영상의 내용을 에디팅 할 수 있는 새로운 컨텐츠 생성 및 컨트럴 방법 연구 중 • 격주별 비디오콜/메일 교환 / 우수 대학원생 파견
Technische Universitat Munich	• III-V 이종접합 반도체 구조에 기반한 거대 2차 및 3차 비선형 전기감수율 유도 및 Quantum confined Stark effect 를 적용한 능동 가변형 거대 2차 비선형 전기감수율 유도가 가능한 구조를 개발 • 우수학생 파견을 통한 MBE 공정 개발 및 신개념 III-V 이종접합 반도체 구조 공동연구

(3) 대학원생 국제공동연구 지원 계획

이미 계획된 협력 외에 국제공동연구 확대를 위해 해외 전문가 초빙 및 해외 우수대학 현장 교육활동이 이루어질 것이며, 학생들의 국제학술대회 및 여름학교 참가를 통한 연구 및 네트워킹 활동을 전폭적으로 지원할 것이다. 학문적 연구 활동에 더해 최고의 연구 결과를 실세계 impact로 만드는 경험 또한 중요한데, UNIST는 UC Berkeley SCET(Sutardja Center for Entrepreneurship & Technology) 센터와 협력하여, 학생주도형의 팀 프로젝트 및 분야별 현지 전문가로 구성된 Berkeley Method of Entrepreneurship (BMoE) Bootcamp 파견 프로그램을 운영하고 있으며 이를 통해 팀 빌딩/아이디어 발굴 및 개발/비즈니스 모델링/프레젠테이션 등 학습 기회를 제공해왔기 때문에, 본 교육연구단 수행 기간 동안 대학원생의 국제공동연구 및 교류를 원활히 지원할 수 있는 역량과 환경을 보유하고 있다.

Ⅲ. 연구역량 영역

1.2연구업적물

① 참여교수 대표연구업적물의 적합성과 우수성

<표 3-2> 최근 5년간 참여교수 대표연구업적물 실적

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자 등록번호</td><td>이공계열/ 인문사회 계열</td><td>전공 분야
세부 전공 분야</td><td>실적 구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">1</td><td rowspan="8"></td><td rowspan="8"></td><td rowspan="8">이공계열</td><td rowspan="2">전기공학</td><td rowspan="8">저널논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목: Tunnelling-based ternary metal-oxide-semiconductor technology</td></tr>
<tr><td rowspan="6">반도체소자/회로</td><td>③학술지명: Nature Electronics</td></tr>
<tr><td>④권(호), 페이지: vol. 2, no. 7, (pp. 307-312)</td></tr>
<tr><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도: 2019</td></tr>
<tr><td>⑦DOI 번호(해당시): 10.1038/s41928-019-0272-8</td></tr>
<tr><td colspan="6">"3진법 반도체" (Ternary-CMOS, T-CMOS) - 기존 2진법 반도체 및 컴퓨팅 체계를 확장하여, 새로운 반도체 소재-소자-회로-시스템-소프트웨어 연구의 패러다임을 전환시킬수 있는 원천기술임을 인정받아 세계적인 학술지 Nature Electronics에 국내 전기및전자공학과 (EE)최초로 2019년 7월 게재함. 기존 2진법 소자 대비 높은 정보밀도를 가지면서도 소모전력을 획기적으로 낮출 수 있는 신개념 T-CMOS 기술을 상용 반도체 파운드리를 활용, 웨이퍼 스케일의 대면적으로 구현함. T-CMOS는 현재 2진법 반도체 소모전력의 주요 원인인 누설전류를 오히려 새로운 3번째 상태를 구현하는데 활용하는 창의적인 발상의 전환을 통해, 신개념의 dark silicon에서 동작하는 초절전 반도체 기술로서, 낮은 인가전압에서 매우 작은 누설전류가 정전류 형태로 확보될 수 있음을 확인, 무엇보다 T-CMOS의 세 번째 출력 전압 상태의 산포가 동작원리상 정전류 산포의 log 스케일로 매우 감소함을 확인. 세계최초로 3진법 반도체 집적 논리회로 및 메모리 셀 회로를 웨이퍼 스케일로 집적하고 그 동작을 시연, 3진법 반도체 회로-시스템-소프트웨어 등 새로운 창의-혁신적 융합 연구영역을 개척함.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">2</td><td rowspan="8"></td><td rowspan="8"></td><td rowspan="8">이공계열</td><td rowspan="4">전기공학</td><td rowspan="8">저널논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목: Record-High Performance Trantenna based on Asymmetric Nano-Ring FET for Polarization-Independent Large-Scale/Real-Time THz Imaging</td></tr>
<tr><td>③학술지명: IEEE Symposium on VLSI Technology and circuits</td></tr>
<tr><td>④권(호), 페이지: T160-T161</td></tr>
<tr><td rowspan="4">반도체소자/회로</td><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도: 2019</td></tr>
<tr><td>⑦DOI 번호(해당시): 10.23919/VLSIT.2019.8776567</td></tr>
<tr><td colspan="6">“트랜테나(Trantenna= Transistor + antenna)” - 세계 최고 반도체 학술대회로 인정받는 VLSI를 통해, 트랜지스터와 안테나 융합소자인 트랜테나를 제안(2017 VLSI), 65-nm CMOS 파운드리 기술을 통해 구현하여, 세계 최고 성능의 플라즈모닉 테라헤르츠 검출소자 특성을 발표하였음. 소스직경이 스케일링 가능한 링 형태의 FET 에 소스와 드레인 사이의 궁극적인 구조적 경계조건 비대칭을 적용하여 on-chip 측정에서 180배 향상된 광반응도를 얻었음. 또한 테라헤르츠 자유방사 실험과 이미징 결과를 통해 제작된 트랜테나의 배열이 0.09~0.2 THz 범위에서 공명주파수를 가진 주파수 민감 특성과 등방성 원형 안테나를 통해 THz 파의 편광에 상관없이 높은 성능의 영상 결과를 얻었음.
8.8kV/W의 높은 응답성과 0.36pW/Hz0.5의 낮은 잡음등가전력을 갖는 고성능 THz 검출기 특성을 보고함. 이는 아날로그(RF)-전자기(EM) 융합에 더하여 반도체 소자-회로 융복합 연구 업적으로서, VLSI Technology와 Circuit program에 모두 포함되어 Joint-Focus Session에서 발표한 탁월한 연구업적임.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="2">3</td><td rowspan="2"></td><td rowspan="2"></td><td rowspan="2">이공계열</td><td rowspan="2">전기공학
반도체소자/회로</td><td rowspan="2">저널논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목:Compact Design of Low Power Standard Ternary Inverter Based on OFF-State Current Mechanism Using Nano-CMOS Technology
③학술지명: IEEE Transactions on Electron Devices
④권(호), 페이지: vol. 62, no. 8, (pp. 2396-2403)
⑤공동저자 중 대표업적물 제출 참여교수 수:
⑥게재연도: 2015
⑦DOI 번호(해당시): 10.1109/TED.2015.2445823</td></tr>
<tr><td colspan="7">“표준 3진 인버터” 최초 제시- 현재 반도체 산업의 높은 소모전력 문제를 해결하기 위한, 초절전 표준 3진 인버터를 기존 2진 CMOS 기술을 이용하여 구현하는 방법론을 최초로 제시함. 해당 인버터의 전류 특성을 출력 전압에 무관한 전류 성분과 입력 전압에 무관한 전류 성분의 해석적 모델링 기반 수식적으로 3진 동작을 위한 경계조건 제시 및 parameter 변화에 따른 경향성을 분석하고, 각 전류를 문턱전압이하 전류와 기판 하부와 드레인 영역 사이의 양자역학적 밴드간 터널링 현상을 통해 구현할 수 있음을 제안하여 Compact model 까지 구축함. 본 논문의 성과는 단순히 최초의 T-CMOS 동작 원리에 대한 제시에 그치지 않고, CMOS 기술에 있어서 고려되어야 하는 공정산포, 노이즈마진, 소모전력 스케일링의 가능성까지 계산 및 시뮬레이션 요소로 고려하였으며, 해석적 equation 기반 Compact model의 계산과 T-CAD simulation 을 통한 numerical 계산 간 정합성 검증을 바탕으로, 매우 높은 신뢰도로 그 실현 가능성을 제시하여, 후속 연구에서 상용 파운드리 기반 초절전 3진법 소자 기술을 개발하고 입증하는데 이론적 기반이 되었음. 이 논문 기반 미국 로렌스버클리랩의 공동연구 제안을 받음.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">4</td><td rowspan="7"></td><td rowspan="7"></td><td rowspan="7">이공계열</td><td rowspan="3">컴퓨터학</td><td rowspan="7">학술대회논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목: Joint manifold diffusion for combining predictions on decoupled observations</td></tr>
<tr><td>③학술지명: Proc. IEEE Conference on Computer Vision and Pattern Recognition (CVPR)</td></tr>
<tr><td rowspan="4">신경회로망모델링및학습</td><td>④권(호), 페이지: 7549-7557</td></tr>
<tr><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도: 2019</td></tr>
<tr><td>⑦DOI 번호(해당시) : 10.1109/CVPR.2019.00773</td></tr>
<tr><td colspan="6">여러가지 기계학습 문제가 있을 때 한 문제에 대한 정보가 다른 문제를 해결하는데 도움이 될 수 있는데, 이는 다문제학습 (multi-task learning), transfer learning등에서 성공적으로 활용되어 왔음. 그러나 기존의 다문제학습 및 transfer learnig 등에서는 모든 문제에 대해 그 결과로 얻은 추정함수(predictor function: 예를 들어 classification function 또는 regression function)에 대한 정확한 정보를 요구하는데 이는 특정 문제에 대한 추정함수가 인터넷에서 다운 받은 software library인 경우처럼 함수 내부에 대한 정보가 없을 경우에는 적용 불가능함. 본 연구에서는 추정 함수에 대한 내부 정보 없이 각 함수들의 입력과 출력에 근거해 문제들간의 관계를 모델링하고 이를 추정함수의 성능을 개선하는데 활용하는 방법을 제안하였고 이를 통해 다문제 학습 및 transfer learnig의 응용 범위를 넓힌 점에서 우수성이 있음.</td></tr>
</table>

연번	참여교수명	연구자 등록번호	이공계열/인문사회계열	전공분야 세부전공분야	실적구분	대표연구업적물 상세내용
	대표연구업적물의 적합성과 우수성					
5			이공계열	컴퓨터학 신경회로망모델링및학습	학술대회논문	①저자명: [redacted] ②논문제목: Unsupervised attention-guided image to image translation ③학술지명: Prco. Neural Information Processing Systems (NeurIPS) ④ 페이지: 3693-3703 ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥게재연도: 2018
	기존의 image-to-image translation 기법은 영상 내 translate하려는 객체가 복잡한 배경 앞에 놓여 있을 경우, 배경에 distract 되서 1) translate하려는 객체 뿐만 아니라 배경을 translate하고; 2) 객체의 translate 성능이 저하되는 문제가 있음. 본 연구에서는 attention map을 적용, 영상 내 중요한 객체를 attention map으로 자동으로 추출하고, 이를 통해 배경에 distract되지 않고 객체를 translate하는 기법과 이 기법을 구현하기 위한 네트워크를 end-to-end로 학습하는 방법을 제안함. 본 연구는 attention map이 적용된 최초의 image translation 기법으로 AI 분야 중요한 문제인 data translation의 핵심 기술이면서 creative contents generation, automatic data generation 등 다양한 응용에도 적용될 수 있는 기법을 제공하였다는 점에서 우수성이 있음.					

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="2">6</td><td rowspan="2"></td><td rowspan="2"></td><td rowspan="2">이공계열</td><td>컴퓨터학
신경회로망모델링및학습</td><td rowspan="2">학술대회논문</td><td>①저자명: [redacted]
②논문제목: Multi-task learning by maximizing statistical dependence
③학술지명: Proc. IEEE Conference on Computer Vision and Pattern Recognition (CVPR)
④권(호), 페이지: 3465-3473
⑤공동저자 중 대표업적물 제출 참여교수 수:
⑥게재연도: 2018</td></tr>
<tr><td colspan="6">다문제학습(multi-task learning)은 여러가지 기계학습 문제를 각 문제들간의 관계를 활용 한꺼번에 해결하는 기계학습의 중요한 분야임. 기존의 다문제학습 방법은 각 문제의 기반 학습 방법이 서로 같은 형태를 취해야 함: 예를 들어 모든 문제에 대해 Gaussian process predictor를 적용하거나 deep neural network를 적용해야 함. 그러나 각 문제마다 최선의 학습 방법은 서로 다를 수가 있는데, 이 경우 기존의 다문제 학습 방법은 적용 불가능함. 본 연구에서는 서로 다른 형태(heterogeneous)를 가지는 기반학습 알고리즘을 다문제 학습에 적용 가능하게 하는 최초의 방법을 제안해 다문제학습의 근본적 한계를 극복하였음.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">7</td><td rowspan="8"></td><td rowspan="8"></td><td rowspan="8">이공계열</td><td rowspan="4">전자/정보통신공학</td><td rowspan="8">저널논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목: Design of a Time-of-Flight Sensor with Standard Pinned-Photodiode Devices Towards 100 MHz Modulation Frequency</td></tr>
<tr><td>③학술지명: IEEE Access</td></tr>
<tr><td>④권(호), 페이지: 7</td></tr>
<tr><td rowspan="4">회로및시스템</td><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도: 2019</td></tr>
<tr><td>⑦DOI 번호(해당시): 10.1109/ACCESS.2019.2940259</td></tr>
<tr><td colspan="6">이 논문에서는 거리 영상을 획득하는 3D 센서의 성능을 향상시킬 수 있는 기술을 소개함. 3D 센서는 모바일 기기에서 얼굴인식이나 AR/VR 등의 응용에 필수적으로 지능형 반도체의 핵심 부품 중 하나임. 3D 센서의 원리는 빛의 이동시간을 측정하여 거리로 환산하는 것으로 빛을 반도체 소자인 포토다이오드로 감지한 후 아날로그 회로를 통해 읽어냄. 거리 측정의 정밀도를 높이기 위해 높은 주파수로 빛을 변조해야 하며 포토다이오드의 동작속도가 같은 주파수에서 동작할 수 있어야함. 이를 위해 새로운 구조의 포토다이오드를 설계하고 센서로 집적하였으며 측정 결과 3m 이내의 물체를 0.4%의 거리 오차로 실시간 촬영이 가능하였음.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="2">8</td><td rowspan="2"></td><td rowspan="2"></td><td rowspan="2">이공계열</td><td>전자/정보통신공학
회로및시스템</td><td rowspan="2">저널논문</td><td>①저자명 [redacted]</td></tr>
<tr><td>②논문제목: A Sub-μW/Ch Analog Front-End for Δ-Neural Recording With Spike-Driven Data Compression
③학술지명: IEEE Transactions on Biomedical Circuits and Systems
④권(호), 페이지: 13(1)
⑤공동저자 중 대표업적물 제출 참여교수 수:
⑥게재연도: 2019
⑦DOI 번호(해당시): 10.1109/TBCAS.2018.2880257</td></tr>
<tr><td colspan="6">이 논문에서는 뇌신호를 읽어내기 위한 아날로그 회로단을 소개함. 뇌는 뇌세포인 뉴런의 개수 및 그들 사이의 연결이 너무나 많고 복잡하여 아직까지 제대로 알려지지 않은 장기임. 뉴런에서 나오는 전기 신호를 잘 읽어낼 수 있다면 뇌연구에 큰 변화를 가져올 수 있는데 신호의 크기가 너무 작아 읽어내기가 쉽지 않음. 또한 뇌 안에서 동작해야 하기 때문에 극도로 작은 전력만을 소모해야 하는 제약이 있음. 매우 작은 신호를 최소한의 전력만을 소모하면서 읽어내기 위해 두 개의 연속적인 신호의 차이값을 읽어내는 아날로그 회로단을 제안하였으며 측정 결과 0.88μW의 전력하에서 60dB의 증폭을 할 수 있었음. 뇌신호를 읽어내는 회로는 지능형 반도체인 아날로그 혼성신호 설계의 대표적인 응용이라 할 수 있음.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">9</td><td rowspan="7"></td><td rowspan="7"></td><td rowspan="7">이공계열</td><td rowspan="3">전자/정보통신공학</td><td rowspan="7">저널논문</td><td>①저자명 [redacted]</td></tr>
<tr><td>②논문제목: High-density impedance-sensing array on complementary metal-oxide-semiconductor circuitry assisted by negative dielectrophoresis for single-cell-resolution measurement</td></tr>
<tr><td>③학술지명: Sensors and Actuators B-Chemical</td></tr>
<tr><td rowspan="4">회로및시스템</td><td>④권(호), 페이지: 266</td></tr>
<tr><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도: 2018</td></tr>
<tr><td>⑦DOI 번호(해당시): 10.1016/j.snb.2018.03.113</td></tr>
<tr><td colspan="6">이 논문에서는 임피던스 측정을 통해 암세포를 구별해내는 진단 시스템에 대해 소개함. 일반적으로 암세포는 정상 세포보다 크고 임피던스가 높은 특징을 갖는데 숫자가 적어 감지하기가 어려운 문제가 있음. 반도체 기술을 이용하여 미세 전극을 2D로 만들고 세포를 하나씩 전극 위에 올린 후 전극 사이의 임피던스를 측정하면 많은 수의 세포를 빠르게 검진할 수 있음. 전극 하부에 임피던스 측정을 위한 반도체 회로를 설계하여 집적함으로써 암세포를 구별할 수 있었으며 지능형 반도체 기술의 바이오 메디컬 응용이라 할 수 있음.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">10</td><td rowspan="8"></td><td rowspan="8"></td><td rowspan="8">이공계열</td><td rowspan="4">컴퓨터학</td><td rowspan="8">저널논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목: Virtual point removal for large-scale 3D point clouds with multiple glass planes</td></tr>
<tr><td>③학술지명: IEEE Transactions on Pattern Analysis and Machine Intelligence</td></tr>
<tr><td rowspan="5">④권(호), 페이지:</td></tr>
<tr><td rowspan="4">시각정보처리</td></tr>
<tr><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도: 2019</td></tr>
<tr><td>⑦DOI 번호(해당시): 10.1109/TPAMI.2019.2933818</td></tr>
<tr><td colspan="6">본 연구업적물은 LiDAR로 취득한 3차원 대용량 포인트 군 영상에서 유리 반사로 인한 왜곡을 자동으로 검출하고 제거하는 기술에 대한 성과임. 본 연구업적물이 게재된 IEEE Trans. Pattern Analysis and Machine Intelligence 는 컴퓨터비전 분야 최고 권위의 학술지로서 2018 JCR에 의하면 IF가 17.730 이고, 전기전자공학 분야 265 개의 저널 중 1위, 컴퓨터과학 및 인공지능 분야 133개의 저널 중 1위임. 또한, 해당 연구 내용은 과학기술정보통신부에서 우수 성과로 언론에 홍보되었으며, 총 21개의 언론사를 통해 보도되었음. 본 연구는 심재영 교수 연구팀이 최초로 문제를 정의하고 해결 방법을 제시함으로써 원천 기술을 확보한 분야로서, 매우 창의적인 연구임. 이는 BK 사업에서 추구하는 창의적이고 도전적인 연구 인력 양성과 관련하여 우수한 사례로 볼 수 있음.</td></tr>
</table>

연번	참여교수명	연구자등록번호	이공계열/인문사회계열	전공분야 세부전공분야	실적구분	대표연구업적물 상세내용
	대표연구업적물의 적합성과 우수성					
11			이공계열	컴퓨터학 시각정보처리	저널논문	①저자명: [redacted] ②논문제목: Single image reflection removal using non-linearly synthesized glass images and semantic context ③학술지명: IEEE Access ④권(호), 페이지: 7(1), 170796 ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥게재연도: 2019 ⑦DOI 번호(해당시): 10.1109/ACCESS.2019.2955994
	본 연구업적물은 딥러닝을 이용하여 영상에서 유리 반사로 인한 왜곡을 검출하고 제거하는 기술에 대한 성과임. Reflection removal 연구는 ground truth가 있는 테스트 데이터를 많이 얻기 어려워 그동안 딥러닝 기술을 적용하기 어려운 연구 분야임. 기존 연구들이 갖는 한계점을 분석하고 새로운 모델링 및 이에 기반한 새로운 데이터 셋을 직접 촬영하고 구축함으로써 딥러닝 기술을 효과적으로 적용하는 연구를 수행하였음. 이러한 성과는 BK 사업을 통하여 기존의 한계점을 돌파하고 능동적으로 연구를 추진해 나가는 인력 양성과 관련하여 우수한 사례로 볼 수 있음.					

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="3">12</td><td rowspan="2"></td><td rowspan="2"></td><td rowspan="2">이공계열</td><td>컴퓨터학</td><td rowspan="2">저널논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목: Glass reflection removal using co-saliency based image alignment and low-rank matrix completion in gradient domain</td></tr>
<tr><td colspan="6">본 연구업적물은 범용의 카메라로 취득한 영상에서 유리 반사로 인한 왜곡을 검출하고 제거하는 기술에 대한 성과임. 본 연구업적물이 게재된 IEEE Trans. Image Processing 은 영상처리 분야 최고 권위의 학술지로서 2018 JCR에 의하면 IF가 6.790 이고, 전기전자공학 분야, 컴퓨터과학 및 인공지능 분야에서 각 상위 7%에 속함. 본 연구는 co-saliency 개념과 low-rank matrix 최적화 개념을 reflection removal 연구에 최초로 도입 및 접목하여 기존 기술 대비 월등히 우수한 성능을 얻은 결과로서, BK 사업을 통하여 연구의 수월성을 갖는 전문 인력을 양성하는 목표와 관련하여 우수한 사례로 볼 수 있음.</td></tr>
</table>

연번	참여교수명	연구자등록번호	이공계열/인문사회계열	전공분야 세부전공분야	실적구분	대표연구업적물 상세내용
	대표연구업적물의 적합성과 우수성					
13			이공계열	전자/정보통신공학 영상신호처리	저널논문	① 저자명: [redacted] ②논문제목: Facial Attribute Recognition by Recurrent Learning With Visual Fixation ③학술지명: IEEE TRANSACTIONS ON CYBERNETICS ④권(호), 페이지: 49(2), 616-625 ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥게재연도: 2019 ⑦DOI 번호(해당시): 10.1109/TCYB.2017.2782661
	Neural network을 이용하여 얼굴 영상으로부터 사람의 표정을 인식하는 연구를 진행함. 사람들이 표정을 인식하는 과정에서 짧은 시간 동안 얼굴의 일부를 순차적으로 관찰하는 것을 neural network 동작에 이용하여 표정인식의 정확도를 높임.					

연번	참여교수명	연구자 등록번호	이공계열/인문사회계열	전공분야 세부전공분야	실적 구분	대표연구업적물 상세내용
	대표연구업적물의 적합성과 우수성					
14			이공계열	전자/정보통신공학 영상신호처리	저널논문	① 저자명: [redacted] ②논문제목: Non-stationary Deep Network for Restoration of Non-Stationary Lens Blur ③학술지명: Elsevier Pattern Recognition Letters ④권(호), 페이지: 108, 62-69 ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥게재연도: 2018 ⑦DOI 번호(해당시): 10.1016/j.patrec.2018.03.001
	영상의 위치에 따라 다르게 발생하는 렌즈 블러를 제거하여 영상의 해상도를 향상시키는 neural network 연구임. 영상 복원 및 초해상도 용 neural network이 비정상 (non-stationary) 블러를 복원하지 못하는 것을 보이고, 이를 해결하기 위한 network 구조를 제안함. 비정상 블러 모델을 이용하여 얻어진 영상과 실제 렌즈의 비정상 블러 발생 영상을 사용하여 개발된 neural network 성능을 확인함.					

연번	참여교수명	연구자등록번호	이공계열/인문사회계열	전공분야 세부전공분야	실적구분	대표연구업적물 상세내용
	대표연구업적물의 적합성과 우수성					
15			이공계열	전자/정보통신공학 영상신호처리	저널논문	① 저자명: [redacted] ②논문제목: Estimation of Perceptual Surface Property Using Deep Networks with Attention Models ③학술지명: IEEE Access ④권(호), 페이지: 6, 72173-72178 ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥게재연도: 2018 ⑦DOI 번호(해당시): 10.1109/ACCESS.2018.2880983
	정신물리학 실험을 통하여 사람이 인지하는 표면성질을 측정하고 표면 영상으로부터 표면 성질을 예측하는 Neural Network을 Attention 모델을 이용하여 개발함. 표면성질 예측 시 표면의 기하학적 형상, 반사율, 조명 환경에 의한 영향을 제거 다양한 형태, 재료, 이용 환경의 표면성질을 예측할 수 있게 하여 다양한 영역의 공정에서 표면성질을 관리할 수 있게 함.					

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">16</td><td rowspan="8"></td><td rowspan="8"></td><td rowspan="8">이공계열</td><td rowspan="4">전자/정보통신공학</td><td rowspan="8">저널논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목: Resource Allocation and Power Control in Cooperative Small Cell Networks With Backhaul Constraint</td></tr>
<tr><td>③학술지명: IEEE Transactions on Vehicular Technology</td></tr>
<tr><td rowspan="4">정보통신</td><td>④권(호), 페이지: vol. 68, no. 11, (pp. 10926-10942)</td></tr>
<tr><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도: 2019</td></tr>
<tr><td>⑦DOI 번호(해당시): 10.1109/TVT.2019.2939885</td></tr>
<tr><td colspan="7">AI를 접목한 반도체에서 지능형 시스템 개발을 위해, 장치 간 무선 통신 기술은 필수적임. 본 연구에서는 장치간 무선통신에서 데이터 전송률과 공평성을 모두 최대화 하기위한 자원할당 및 파워조절을 이용한 비례 공평성 최대화 알고리즘을 연구하였음. 제안하는 자원할당 알고리즘은 기존의 최적화 이론으로 풀기 힘든 조합 최적화문제를 2-distance ring solution 이라는 이론으로 해결하였으며, 파워 조절 알고리즘에는 KKT 조건을 만족하기 위한 저 계산 복잡도 알고리즘이 제안되었음. 제안하는 알고리즘은 최적화 이론을 기반으로 기존의 알고리즘보다 더 낮은 계산량으로 약 30% 이상 더 높은 데이터 전송률 및 사용자 간 공평성을 얻을 수 있음. 기존의 연구들에는 주파수 비 선택적 페이딩 환경을 가정하여, 문제를 간단화 하였지만, 본 연구에서는 실제 통신환경에 더 적합한 주파수 선택적 페이딩 환경을 가정하였음.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">17</td><td rowspan="8"></td><td rowspan="8"></td><td rowspan="8">이공계열</td><td rowspan="4">전자/정보통신공학</td><td rowspan="8">저널논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목: Downlink Interference Control of LAA-LTE for Coexistence with Asymmetric Hidden Wi-Fi APs</td></tr>
<tr><td>③학술지명: IEEE Transactions on Vehicular Technology</td></tr>
<tr><td rowspan="5">정보통신</td><td>④권(호), 페이지: vol. 68, no. 11, (pp. 10909-10925)</td></tr>
<tr><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도: 2019</td></tr>
<tr><td>⑦DOI 번호(해당시): 10.1109/TVT.2019.2939881</td></tr>
<tr><td colspan="6">본 논문에서는 LAA-LTE와 Wi-Fi가 공존할 때 발생하는 비대칭 은닉 문제를 완화하기 위한 LAA-LTE 에서의 간섭제어 기법을 제안함. 해당 간섭제어는 비대칭 은닉 문제를 겪고 있는 Wi-Fi AP들 쪽으로 LTE-LAA가 송신 파워를 더 보내어 해당 AP들이 전송 시작을 지연하도록 함. 이러한 전송 지연 기법을 통하여 LAA-LTE와 Wi-Fi 사이의 불필요한 충돌을 줄이고 throughput과 delay 성능을 향상시킴. 본 연구는 LAA-LTE에서의 간섭제어를 통해 비대칭 은닉 문제를 해결하는 기법을 제안하였음. 특히 LTE-LAA와 Wi-Fi 공존상황에서 LTE-LAA가 어떻게 power allocation을 해야 하는가를 제시한 첫 번째 연구라 할 수 있음. 또한, 해당 기법은 Wi-Fi standard의 수정을 요구하는 것 없이 효과적으로 비대칭 은닉 문제를 해결하여 LAA-LTE와 Wi-Fi의 성능을 향상시킴.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">18</td><td rowspan="8"></td><td rowspan="8"></td><td rowspan="8">이공계열</td><td rowspan="4">전자/정보통신공학</td><td rowspan="8">저널논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목: Multicell Downlink Beamforming with Limited Backhaul Signaling</td></tr>
<tr><td>③학술지명: IEEE Access</td></tr>
<tr><td rowspan="5">정보통신</td><td>④권(호), 페이지: vol. 6 (pp. 64122-64130)</td></tr>
<tr><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도: 2018</td></tr>
<tr><td>⑦DOI 번호(해당시): 10.1109/ACCESS.2018.2874825</td></tr>
<tr><td colspan="6">본 논문에서는 다중 기기 통신에 필수적인 간섭 제어를 다룸. 현실적으로 실현 가능성을 높이기 위해 local CSI를 가정하고 있으며 스칼라 정보만을 교환하는 방식으로 효과적으로 전송률을 높이는 방식을 제안함. 기존에 없던 weighted generating interference (WGI)를 제안하여 이에 각 weight를 잘 조절하는 방식으로 반복 없이 한 번에 빔포머를 디자인하여 정보교환량을 확실히 줄일 수 있음. 제안하는 기법은 기존 기술 대비 적은 정보교환량으로 더 높은 전송률을 낼 수 있음.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="2">19</td><td rowspan="2"></td><td rowspan="2"></td><td rowspan="2">이공계열</td><td>전자/정보통신공학
VLSI설계</td><td rowspan="2">저널논문</td><td>①저자명: [redacted]
②논문제목: A Low-power, Mixed-mode Neural Network Classifier for Robust Scene Classification
③학술지명: IEIE Journal of Semiconductor Technology and Science
④권(호), 페이지: vol. 19, no. 1 (pp. 129-136)
⑤공동저자 중 대표업적물 제출 참여교수 수:
⑥게재연도: 2019
⑦DOI 번호(해당시): 10.5573/JSTS.2019.19.1.129</td></tr>
<tr><td colspan="6">본 논문에서는 저전력 인공신경망 분류기를 제안한다. 디지털 회로로 구현된 인공신경망 분류기는 빠르지만 많은 전력을 소비하며 넓은 실리콘 면적을 차지하는 반면 아날로그 회로로 구현된 인공신경망은 낮은 전력 소비가 가능하지만 연산이 부정확하고 처리 속도가 느림. 이러한 장단점을 극복하기 위해 본 논문은 디지털-아날로그 혼성회로로 구현된 인공신경망 분류기를 제안했음. 이를 통해 높은 프로그래머빌리티를 가지면서도 디지털 회로와 아날로그 회로의 장점만을 취한 재구성 가능한 인공신경망 분류기를 개발하였음.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="2">20</td><td rowspan="2"></td><td rowspan="2"></td><td rowspan="2">이공계열</td><td>전자/정보통신공학
VLSI설계</td><td rowspan="2">저널논문</td><td>①저자명: [redacted]
②논문제목: A 502GOPS and 0.984mW Dual-mode Intelligent ADAS SoC with Real-Time Semi-Global Matching and Intention Prediction for Smart Automotive Black Box System
③학술지명: IEEE Access
④권(호), 페이지: vol. 52, no.1 (pp. 139-150)
⑤공동저자 중 대표업적물 제출 참여교수 수:
⑥게재연도: 2017
⑦DOI 번호(해당시): 10.1109/JSSC.2016.2617317</td></tr>
<tr><td colspan="6">본 논문에서는 물체인식 뿐만 아니라 인식된 물체의 위치를 예측하여 위험한 물체만 알려주는 딥러닝 알고리즘과 로스레스 압축 기법을 통한 세미글로벌매칭 알고리즘을 제안하였으며, 전체 시스템을 가속하는 하드웨어를 제안하였음. 자율주행자동차에 사용되는 비전 알고리즘 파이프라인은 매우 넓고 방대하기에 GPU를 통해서만 가속이 가능하였으나, 이는 수백 와트 급의 전력을 소비하므로 실질적인 사용이 불가능함. 또한 기존의 알고리즘은 물체를 인식하는 것이 전부였으나, 이 논문에서는 인식된 물체의 행동을 예측하는 딥러닝 알고리즘을 제안 및 가속하였으며, 세미글로벌매칭을 가속하여 물체와의 거리를 실시간으로 추측할 수 있게 함. 이를 통해 세계 최초의 딥러닝 기반 자율주행용 인공지능 프로세서를 개발하였음.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">21</td><td rowspan="7"></td><td rowspan="7"></td><td rowspan="7">이공계열</td><td rowspan="3">전자/정보통신공학</td><td rowspan="7">저널논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목: A vocabulary forest object matching processor with 2.07 M-vector/s throughput and 13.3 nJ/vector per-vector energy for full-hd 60fps video obejct recognition</td></tr>
<tr><td>③학술지명: IEEE Journal of Solid State Circuits</td></tr>
<tr><td rowspan="4">VLSI설계</td><td>④권(호), 페이지: vol. 50, no. 4 (pp. 1059-1069)</td></tr>
<tr><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도: 2015</td></tr>
<tr><td>⑦DOI 번호(해당시): 10.1109/JSSC.2014.2380790</td></tr>
<tr><td colspan="6">본 논문에서는 새로운 물체 매칭 알골피즘과 가속 프로세서를 제안함. 기존의 물체 매칭 알고리즘은 데이터베이스의 사이즈가 매우 컸기에 필연적으로 칩 외부 메모리 DRAM을 사용해야만 했기 때문에 가속이 매우 느렸음. 본 논문에서는 외부 메모리 접근을 근본적으로 없애기 위해 벡터 양자화 기법을 사용하여 vocabulary forest 라는 새로운 알고리즘을 만들어서 정확도를 높임과 동시에 외부 연산 접근 횟수를 줄이고, 이를 가속하는 하드웨어를 개발하여 물체 인식을 높은 에너지 효율로 가속함.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">22</td><td rowspan="8"></td><td rowspan="8"></td><td rowspan="8">이공계열</td><td rowspan="4">전자/정보통신공학</td><td rowspan="8">저널논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목: Third harmonic generation from plasmonic metasurfaces coupled to intersubband transitions</td></tr>
<tr><td>③학술지명: Advanced Optical Materials</td></tr>
<tr><td>④권(호), 페이지: 7(9), 1801510</td></tr>
<tr><td rowspan="4">광전자</td><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도:2019</td></tr>
<tr><td>⑦DOI 번호(해당시): 10.1002/adom.201801510</td></tr>
<tr><td colspan="6">이종접합헤테로 반도체구조에서 유도되는 거대 3차 비선형 전기감수율 및 플라즈모닉 공진구조를 적용하여 자연계 물질에서 구현할 수 없는 높은 수준의 거대 3차 비선형성 및 제3고조파 발생효율을 얻음. 본 연구내용은 차세대 반도체 성장 및 응용에 관한 것으로 본 사업에서 지향하는 반도체 분야 전문가 양성에 부합함.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">23</td><td rowspan="8"></td><td rowspan="8"></td><td rowspan="8">이공계열</td><td rowspan="4">전자/정보통신공학</td><td rowspan="8">저널논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목: Plasmon-enhanced infrared spectroscopy based on metamaterial absorbers with dielectric nanopedestals</td></tr>
<tr><td>③학술지명: ACS Photonics</td></tr>
<tr><td>④권(호), 페이지: 5(9), 3492-3498</td></tr>
<tr><td rowspan="4">광전자</td><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도:2018</td></tr>
<tr><td>⑦DOI 번호(해당시): 10.1021/acsphotonics.8b00702</td></tr>
<tr><td colspan="6">반도체 기판위에 제작된 플라즈모닉 흡수구조체의 유전체 영역 구조변화를 통해 센싱을 할 수 있는 가용면적을 극대화 하였으며, 거대 근접장강화 효과를 얻을 수 있는 플라즈모닉 공진구조를 적용하여 단일분자층 탐지 및 식별이 가능한 초고감소 센서기술에 관한 연구로서, 차세대 반도체에 기반한 센서 응용기술 및 관련 전문가 양성분야에 적합함.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">24</td><td rowspan="8"></td><td rowspan="8"></td><td rowspan="8">이공계열</td><td rowspan="4">전자/정보통신공학</td><td rowspan="8">저널논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목: Ultrathin second-harmonic metasurfaces with record high nonlinear optical response</td></tr>
<tr><td>③학술지명: Advanced Optical Materials</td></tr>
<tr><td>④권(호), 페이지: 4(5), 664-670</td></tr>
<tr><td rowspan="4">광전자</td><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도: 2016</td></tr>
<tr><td>⑦DOI 번호(해당시): 10.1002/adom.201500723</td></tr>
<tr><td colspan="6">이종접합헤테로 반도체구조에서 유도되는 거대 2차 비선형 전기감수율 및 플라즈모닉 공진구조를 적용하여 자연계 물질에서 구현할 수 없는 높은 수준의 거대 2차 비선형성 및 제2고조파 발생효율을 얻음. 본 연구내용은 차세대 반도체 성장 및 응용에 관한 것으로 본 사업에서 지향하는 반도체 분야 전문가 양성에 부합함.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">25</td><td rowspan="8"></td><td rowspan="8"></td><td rowspan="8">이공계열</td><td rowspan="4">컴퓨터학

신경회로망구현</td><td rowspan="8">저널논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목: Cost-effective stochastic MAC circuits for deep neural networks</td></tr>
<tr><td>③학술지명: Neural Networks</td></tr>
<tr><td>④권(호), 페이지: 117, pp. 152-162</td></tr>
<tr><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도: 2019</td></tr>
<tr><td>⑦DOI 번호(해당시): 10.1016/j.neunet.2019.04.017</td></tr>
<tr><td colspan="6">본 논문에서는 확률적 계산을 통해서 AI 가속기의 비용 효율성을 기존 디지털 방식 또는 기존 확률 계산 기법 대비 수십배 낮출 수 있는 기술을 제안하였으며, 이는 매우 효율적인 AI 가속기 개발에 매우 유용한 기술임. 현재 AI 가속 하드웨어는 대부분 디지털 방식으로 설계하지만 이 경우 많은 수의 곱셈기와 덧셈기가 필요하게 됨. 확률 계산 기법을 통하여 곱셈기와 덧셈기의 크기를 수십배 낮출 뿐만 아니라, 기존 확률 계산 기법의 문제인 낮은 정확도와 낮은 재현성 등의 중요한 문제를 원천적으로 해결하는 새로운 확률 계산기법 알고리즘을 제안하였음. 뿐만 아니라, 알고리즘을 하드웨어로 설계 및 구현하여, 기존 디지털 및 확률 계산 기법 하드웨어 대비 향상도를 정량적으로 평가함. 본 연구는 지능형 반도체 설계에 관한 연구로서는 이례적으로 높은 IF를 가지는 Neural Networks 저널에 게재됨.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="2">26</td><td rowspan="2"></td><td rowspan="2"></td><td rowspan="2">이공계열</td><td>컴퓨터학
신경회로망구현</td><td rowspan="2">저널논문</td><td>①저자명: [redacted]
②논문제목: Successive Log Quantization for Cost-Efficient Neural Networks Using Stochastic Computing
③학술지명: Design Automation Conference
④권(호), 페이지: pp. 7:1-7:6
⑤공동저자 중 대표업적물 제출 참여교수 수:
⑥게재연도: 2019
⑦DOI 번호(해당시): 10.1145/3316781.3317916</td></tr>
<tr><td colspan="6">AI 응용의 하드웨어 구현을 위한 첫 단계는 데이터 타입 변환인데, 응용 개발자들은 GPU 상에서 부동소수점을 사용하여 알고리즘을 개발하기 때문에 이를 고정 소수점 방식으로 변환하는 양자화 과정이 필수적임. 기존 양자화 기법들은 주로 선형 스케일의 양자화 기법을 사용하는데, 로그 스케일의 양자화 기법은 하드웨어 친화적인 방법으로서 곱셈기를 쉬프터로 대체할 수 있을 뿐 아니라 필요한 비트의 수도 줄임으로써 메모리 비용을 줄일 수 있다는 장점이 있음. 하지만 기존 로그 스케일 양자화 기법은 정확도가 낮을 수밖에 없는 문제가 있었는데, 이 문제를 근본적으로 해결하는 새로운 로그 스케일 양자화 알고리즘 및 표현 방식을 제안함. 제안한 방법을 사용함으로써 계산의 정확도와 하드웨어 구현의 효율성 모두를 모두 최적화 가능케 하였으며, 이 연구는 본 사업에서 지향하는 반도체 분야 전문가 양성에 매우 부합함.</td></tr>
</table>

연번	참여교수명	연구자등록번호	이공계열/인문사회계열	전공분야 세부전공분야	실적구분	대표연구업적물 상세내용
	대표연구업적물의 적합성과 우수성					
27			이공계열	컴퓨터학 신경회로망구현	저널논문	①저자명: [redacted] ②논문제목: Sign-Magnitude SC: Getting 10X Accuracy for Free in Stochastic Computing for Deep Neural Networks ③학술지명: Design Automation Conference ④권(호), 페이지: pp. 158:1-158:6 ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥게재연도: 2018 ⑦DOI 번호(해당시): 10.1145/3195970.3196113
	AI 가속기는 많은 수의 곱셈기와 누적기가 사용되는데, 확률적 계산 기법은 이러한 곱셈-누적기의 하드웨어 비용을 획기적으로 줄일 수 있는 기법임. 하지만 기존 확률 계산 기법은 특히 곱셈 부분의 정확도가 일반 디지털 연산의 정확도에 비해서 상당히 낮아서, 큰 뉴럴넷에 적용하기에는 한계가 있음. 본 논문에서는 이러한 기존 확률 계산 기법의 정확도 문제를 해결할 수 있는 새로운 확률 컴퓨팅 수체계 표현을 제안함으로써, 동일한 비트수 대비 MSE 기준 정확도를 10배 향상 가능성 보임. 수체계 뿐만 아니라 이러한 수체계에 기반한 효율적인 하드웨어 회로도 함께 제안하고 성능평가를 진행함. 본 연구는 지능형 반도체 설계 및 응용에 관한 것으로서 본 사업단이 지향하는 반도체 분야 전문가 양성에 매우 부합함.					

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="2">28</td><td rowspan="2"></td><td rowspan="2"></td><td rowspan="2">이공계열</td><td>전기공학
반도체소자/회로</td><td rowspan="2">저널논문</td><td>① 저자명 : [redacted]
②논문제목: Doping-Free Arsenene Heterostructure Metal-Oxide-Semiconductor Field Effect Transistors Enabled by Thickness Modulated Semiconductor to Metal Transition in Arsenene
③학술지명:SCIENTIFIC REPORTS
④권(호), 페이지: 9(1), 3988
⑤공동저자 중 대표업적물 제출 참여교수 수:
⑥게재연도: 2019
⑦DOI 번호(해당시): 10.1038/s41598-019-40675-7</td></tr>
<tr><td colspan="6">초저전력 2차원 물질 MOSFET 소자를 구현하기 위해 가장 큰 문제인 도핑 문제를 해결할 수 있는 신개념 2차원 물질 MOSFET에 관한 연구임. 새로운 2차원 물질 Arsenene의 독특한 특성인 '두께 변화에 의해서 반도체에서 도체로의 상전이'를 활용하여 MOSFET의 source와 drain을 두꺼운 2차원 물질로, channel을 얇은 도체 물질로 만들어 도핑이 필요 없이 MOSFET의 source와 drain을 만들 수 있는 신개념 초저전력 소자에 대한 시뮬레이션 연구임. 본 연구는 시뮬레이션 연구로는 이례적으로 높은 IF(=4.122, JCR 2017년 기준)에 출간되었으며, 2차원 MOSFET의 도핑 문제를 해결할 수 있는 혁신적인 아이디어를 제시하고 있음.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">29</td><td rowspan="8"></td><td rowspan="8"></td><td rowspan="8">이공계열</td><td rowspan="4">전기공학</td><td rowspan="8">저널논문</td><td>① 저자명 : [redacted]</td></tr>
<tr><td>②논문제목: Novel antimonene tunneling field-effect transistors using an abrupt transition from semiconductor to metal in monolayer and multilayer antimonene heterostructures</td></tr>
<tr><td>③학술지명: NANOSCALE</td></tr>
<tr><td>④권(호), 페이지: 10(28), 13652</td></tr>
<tr><td rowspan="4">반도체소자/회로</td><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도: 2018</td></tr>
<tr><td>⑦DOI 번호(해당시): 10.1039/C8NR03191F</td></tr>
<tr><td colspan="6">초저전력 2차원 물질 TFET 소자의 가장 큰 문제인 낮은 구동 전류를 획기적으로 개선하기 위한 신개념 2차원 물질 TFET에 관한 연구임. 새로운 2차원 물질 Antimonene의 독특한 특성인 '두께 변화에 의해서 반도체에서 도체로의 상전이'를 활용하여 TFET의 source와 channel 사이에 국지적인 도체 영역을 형성하여 TFET 소자의 구동 전류를 극대화하여 초저전력 고성능 TFET을 실현하기 위한 시뮬레이션 연구임. 본 연구는 시뮬레이션 연구로는 이례적으로 높은 IF(=7.233, JCR 2017년 기준)에 출간되었으며, TFET의 구동 전류를 극적으로 향상시킬 수 있는 혁신적인 아이디어를 제시하고 있음.</td></tr>
</table>

연번	참여교수명	연구자 등록번호	이공계열/인문사회계열	전공분야 세부전공분야	실적 구분	대표연구업적물 상세내용
	대표연구업적물의 적합성과 우수성					
30			이공계열	전기공학 반도체소자/회로	저널논문	① 저자명 : [redacted] ②논문제목: Atomistic tight-binding study of contact resistivity in Si/SiGe PMOS Schottky contacts ③학술지명: IEEE Transactions on Nanotechnology ④권(호), 페이지: vol. 17, no. 5, (pp. 968-973) ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥게재연도: 2018 ⑦DOI 번호(해당시): 10.1109/TNANO.2018.2840836
	차세대 PMOS 반도체로 유망한 물질인 SiGe의 컨택 저항에 관한 이론적인 연구임. 본 연구는 SiGe의 Ge mole fraction, Schottky barrier 높이, SiGe의 도핑 농도 등이 컨택 저항에 미치는 영향을 양자전송 계산을 이용하여 예측하고, ITRS 목표를 달성하기 위해 요구되는 SiGe의 특성을 제시하고 있음.					

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="2">31</td><td rowspan="2"></td><td rowspan="2"></td><td rowspan="2">이공계열</td><td>컴퓨터학
분산/병렬처리</td><td rowspan="2">학술대회논문</td><td>①저자명: [redacted]
②논문제목: Analysis of Large-Scale Multi-Tenant GPU Clusters for DNN Training Workloads
③학술지명: USENIX Annual Technical Conference (ATC)
④ 페이지: 947-960
⑤공동저자 중 대표업적물 제출 참여교수 수:
⑥게재연도: 2019</td></tr>
<tr><td colspan="6">인공지능 학습 작업 용 GPU 클러스터의 관리 시스템 설계와 운영을 통한 자원 사용 효율성 분석 결과를 세계 최초로 발표함. 분석을 GPU 수준의 효율성과 클러스터 수준의 효율성으로 구분하여 분석 결과를 공개함. 이를 통해 효율적인 클러스터 디자인을 위한 가이드라인을 제시함. 다양한 인공지능용 하드웨어로 대용량 컴퓨팅 환경을 구성하는 경우 같은 방법론을 통해 효율성에 대한 분석 결과를 도출 할 수 있으므로 인공지능 하드웨어 자원을 사용하는 시스템 소프트웨어의 설계 방식에 대한 이해를 도울 수 있음.</td></tr>
</table>

연번	참여교수명	연구자 등록번호	이공계열/인문사회계열	전공분야 세부전공분야	실적 구분	대표연구업적물 상세내용
	대표연구업적물의 적합성과 우수성					
32			이공계열	컴퓨터학 분산/병렬처리	학술대회 논문	①저자명: [redacted] ②논문제목: StreamBox-HBM: Stream Analytics on High Bandwidth Hybrid Memory ③학술지명: Architectural Support for Programming Languages and Operating Systems (ASPLOS) ④ 페이지: 167-181 ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥게재연도: 2019
	연속적인 스트림데이터를 빠르게 처리할 수 있는 시스템 기술을 개발함. HBM과 DRAM을 동시에 가지고 있는 이종 메모리 서버에서 HBM의 높은 대역폭과 적은 용량을 효율적으로 활용하기 위한 데이터 스트럭처를 제시하고, 다량의 데이터 처리를 유연하게 매니코어에 매핑할 수 있는 런타임 시스템을 제시함. 기존 인공지능 워크로드를 타겟으로 나온 인텔 KNL 서버가 실제로 다른 빅데이터 워크로드에 쓰일 수 있음을 보인 연구이며, 하드웨어의 특성에 맞춘 시스템 소프트웨어 설계의 중요성을 보임.					

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="3">33</td><td rowspan="2"></td><td rowspan="2"></td><td rowspan="2">이공계열</td><td>컴퓨터학
분산/병렬처리</td><td rowspan="2">학술대회논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목: TPC: Target-Driven Parallelism Combining Prediction and Correction to Reduce Tail Latency in Interactive Services
③학술지명: ACM International Conference on Architectural Support for Programming Languages and Operating Systems (ASPLOS)
④ 페이지: 129-141
⑤공동저자 중 대표업적물 제출 참여교수 수:
⑥게재연도: 2016
⑦DOI 번호(해당시) : 10.1145/2872362.2872370</td></tr>
<tr><td colspan="6">응답속도가 중요한 Interactive service를 위한 병렬화 기술을 제시. 특히, 인공지능과 시스템 기술을 결합하여, 긴 시간을 소모하는 리퀘스트를 매우 빠르게 선별하여 최적의 프로세서 코어 갯수를 할당할 수 있음. 특히 매우 빠르게 실행을 완료하는 리퀘스트의 경우 병렬화를 하지 않아 높은 자원 효율성을 보이고 있음. 마이크로소프트 Bing의 서치 클러스터에 실제 적용하여 리퀘스트 높은 처리량과 짧은 Tail latency의 결과를 보임. 시스템을 위한 머신러닝의 대표적인 연구로 서버 및 대용량 클러스터 시스템의 최적화로 확장할 수 있는 포텐셜이 있음.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자 등록번호</td><td>이공계열/ 인문사회 계열</td><td>전공 분야
세부 전공 분야</td><td>실적 구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">34</td><td rowspan="8"></td><td rowspan="8"></td><td rowspan="8">이공계열</td><td rowspan="4">전자/정보 통신공학</td><td rowspan="8">학술대회 논문</td><td>①저자명: [redacted]</td></tr>
<tr><td>②논문제목: Training deep learning based image denoisers from undersampled measurements without ground truth and without image prior</td></tr>
<tr><td>③학술지명: IEEE Conference on Computer Vision and Pattern Recognition (CVPR)</td></tr>
<tr><td>④ 페이지: 10247-10256</td></tr>
<tr><td rowspan="4">영상신호 처리</td><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도: 2019</td></tr>
<tr><td>⑦DOI 번호: 10.1109/CVPR.2019.01050</td></tr>
<tr><td colspan="6">본 논문은 잡음영상만 가지고 심층신경망을 비지도적으로 학습한 논문을 확장하여, 잡음영상이 아닌 undersampled measurements (예: compressive sensing)만 가지고도 이러한 학습이 가능할 수 있도록 Learned Denoiser-Approximate Message Passing (LDAMP)를 기반으로 학습 기법을 제안한 논문임. 마찬가지로 Stein's Unbiased Risk Estimator를 기반으로 연구하였으며, compressive sensing matrix 뿐만 아니라 MR 케이스에 대해서도 그 우수성을 보임.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="2">35</td><td rowspan="2"></td><td rowspan="2"></td><td rowspan="2">이공계열</td><td>전자/정보통신공학
영상신호처리</td><td rowspan="2">학술대회논문</td><td>①저자명: [redacted]
②논문제목: Training deep learning based denoisers without ground truth data
③학술지명: Advances in Neural Information Processing Systems (NeurIPS)
④ 페이지: 3261-3271
⑤공동저자 중 대표업적물 제출 참여교수 수:
⑥게재연도: 2018</td></tr>
<tr><td colspan="6">최근 데이터 중심의 심층신경망 기반의 영상잡음제거가 활발히 연구되면서 과거의 최신 알고리즘의 성능을 능가하게 되었지만, 이는 잡음이 없는 깨끗한 영상을 ground truth로 사용해야 함. 하지만 잡음이 없는 영상을 얻는 과정은 일반적으로 많은 노력을 필요로 하기 때문에 잡음 영상만 가지고 학습을 하는 비지도적 학습은 중요한 문제임. 이 논문은 세계 최초로 하나의 영상에 하나의 잡음영상을 사용하여 심층신경망을 비지도적으로 학습한 기법을 제안하였음. 특히 Stein's Unbiased Risk Estimator를 기반으로 한 비지도적 학습으로 우수한 성능 보임.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="2">36</td><td rowspan="2"></td><td rowspan="2"></td><td rowspan="2">이공계열</td><td>전자/정보통신공학
영상신호처리</td><td rowspan="2">학술대회논문</td><td>①저자명: [redacted]
②논문제목: Bounded Self-Weights Estimation Method for Non-Local Means Image Denoising using Minimax Estimators
③학술지명: IEEE Transactions on Image Processing
④ 페이지: 1637-1649
⑤공동저자 중 대표업적물 제출 참여교수 수:
⑥게재연도: 2017
⑦DOI 번호: 10.1109/TIP.2017.2658941</td></tr>
<tr><td colspan="6">영상신호처리에서 영상잡음제거는 중요한 전처리 기법이며, 이 중 Non Local Means (NLM) 필터는 영상잡음제거분야에서 획기적으로 성능을 높였던 방법이었음. 하지만 이러한 NLM 필터는 파라메터에 따라 성능이 달라지는데, 본 논문에서는 이러한 파라메터를 통계적인 James-Stein 추론을 확장한 Minimax 추론을 제안, 적용하여 정성적, 정량적으로 우수한 품질을 잡음 제거가 가능함을 보임. 이 논문은 추후 심층신경망 기반의 영상잡음제거로 확장되는데 초석의 역할을 함.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="3">37</td><td rowspan="2"></td><td rowspan="2"></td><td rowspan="2">이공계열</td><td>전기공학</td><td rowspan="2">저널논문</td><td>① 저자명: [redacted]</td></tr>
<tr><td rowspan="2">전력전자</td><td>②논문제목: Spread Spectrum Technique for Decreasing EM Noise in High-Frequency APWM HB Resonant Converter with Reduced EMI Filter Size</td></tr>
<tr><td></td><td></td><td></td><td></td><td></td><td>③학술지명: IEEE Transactions on Power Electronics
④권(호), 페이지: 10845-10855
⑤공동저자 중 대표업적물 제출 참여교수 수:
⑥게재연도: 2019
⑦DOI 번호(해당시): 10.1109/TPEL.2019.2896619</td></tr>
<tr><td></td><td colspan="6">전력 컨버터에서 전자기 간섭(EMI)를 줄이기 위한 기술로 Passive EMI 필터와 Soft Switching 기법 등이 있어 왔음. 그러나 실제 산업계에서는 Passive EMI 필터의 부피와 비용으로 인하여 이를 줄이는 방안을 모색해왔음. 특히 공진형 컨버터에서 Soft Switching 기법을 적용하여 전반적인 EMI를 줄이기 위해 노력했으나 한계가 있었음. 본 논문에서는 Spread Spectrum Technique (SST)를 공진형 컨버터에 도입하여 전력변환장치에서 발생하는 EMI를 획기적으로 개선하여 Passive EMI 필터의 단수와 부피를 줄이는 연구를 수행함. 이를 통하여 산업계에서 널리 쓰이는 공진형 컨버터의 전력밀도를 향상시키고 제조 단가도 줄일 수 있는 기술적 토대를 마련함.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>이공계열/인문사회계열</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>대표연구업적물 상세내용</td></tr>
<tr><td colspan="6">대표연구업적물의 적합성과 우수성</td></tr>
<tr><td rowspan="8">38</td><td rowspan="8"></td><td rowspan="8"></td><td rowspan="8">이공계열</td><td rowspan="4">전기공학</td><td rowspan="8">저널논문</td><td>① 저자명: [redacted]</td></tr>
<tr><td>②논문제목: Spread Spectrum Technique to Reduce EMI Emission for an LLC Resonant Converter Using a Hybrid Modulation Method</td></tr>
<tr><td>③학술지명: IEEE Transactions on Power Electronics</td></tr>
<tr><td>④권(호), 페이지:3717-3721</td></tr>
<tr><td rowspan="4">전력전자</td><td>⑤공동저자 중 대표업적물 제출 참여교수 수:</td></tr>
<tr><td>⑥게재연도: 2018</td></tr>
<tr><td>⑦DOI 번호(해당시): 10.1109/TPEL.2017.2766284</td></tr>
<tr><td colspan="6">전력 컨버터에서 전자기 간섭(EMI)를 줄이기 위해 Spread Spectrum Technique(SST)가 널리 이용중인 기술임. 하지만, 공진형 컨버터는 스위치를 제어할 때 스위칭 신호의 주파수를 조절하는데 이로 인해 SST가 오히려 출력 전압을 안정화 시키지 못하는 문제점이 있음. 이를 해결하고자 PFM과 phase shift modulation을 혼합한 제어 방식을 제안하였으며 단일 PFM 대비 우수한 전압 제어가 가능함.</td></tr>
</table>

연번	참여교수명	연구자등록번호	이공계열/인문사회계열	전공분야 세부전공분야	실적구분	대표연구업적물 상세내용
	대표연구업적물의 적합성과 우수성					
39			이공계열	전기공학 전력전자	저널논문	① 저자명: [redacted] ②논문제목: PWM and PFM Hybrid Control Method for LLC Resonant Converters in High Switching Frequency Operation ③학술지명: IEEE Transactions on Industial Electronics ④권(호), 페이지: 253-263 ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥게재연도: 2017 ⑦DOI 번호(해당시): 10.1109/TIE.2016.2599138
	높은 스위칭 주파수를 갖는 방법이 LLC 공진형 컨버터에서 전력 밀도를 높이는 방법 중 하나임. 하지만, 디지털 제어기의 주파수 분해능의 한계로 인해 변압기의 1,2차측에 전류의 큰 변동이 발생하여 출력 전압의 안정화가 어려워지는 문제가 있음. 이를 해결하고자 기존의 2가지 스위칭 방식(PFM, PWM)을 혼합하여 컨버터의 정상상태에서 전압, 전류 제어 성능을 올렸음. 그리고 단일 스위칭 방식(PFM)과 제안한 스위칭 방식의 비교를 통해 시스템 제어의 우수성을 입증함.					

1.2 연구업적물

③ 연구의 수월성을 대표하는 연구업적물 (최근 10년)

<표 3-5> 최근 10년간 참여교수의 해당 신산업분야 대표연구업적물

③ 연구의 수월성을 대표하는 연구업적물 (최근 10년)

<표 3-5> 최근 10년간 참여교수의 해당 신산업분야 대표연구업적물

연번	대표연구업적물 설명
1	논문명: Tunnelling-based ternary metal-oxide-semiconductor technology 저널명: Nature Electronics, July 2019 (Expected IF in 2019 JCR: 30~32.5) 저자명: [redacted] (교신저자: [redacted] 교수) 소속명: Department of Electrical Engineering, UNIST (저자모두 울산과학기술원 전기 및 전자공학과 대학원 소속) 업적설명: 기존 2진(Binary) CMOS (complementary metal-oxide-semiconductor) 기술은 인공지능시대의 정보처리밀도가 페타급(~10^{14})으로 증가함에 따라 전력 밀도 한계로 인해 새로운 패러다임의 초절전 반도체 플랫폼 기술이 필요한 상황이다. 인간의 뇌 또한 3진(Ternary) 시냅틱 체계 {-1 0 1} 를 가지며, 수학적으로도 3진 시스템으로 전환하면 가장 효율적인 시스템 복잡도 감소를 이룰 수 있다고 알려져 있으나, 지난 50년 간 3진 소자 연구는 하나의 상태를 추가하기 위해 한번 더 켜지는 다중 문턱전압(multi-threshold) 방식으로서, 원리적으로 정적-동적 소모전력 감소 모두 힘들고, 특히, 한번 더 켜지게 하기 위한 구조적 복잡성으로 인해 산포의 요인이 매우 증가하여 대량 생산이 가능한 반도체 집적기술의 개발이 어려웠다. 본 연구진은 현재 2진법 반도체 소모전력의 주요 원인인 오프-상태 누설전류를 오히려 새로운 3번째 상태를 구현하는데 활용하는 창의적인 발상의 전환을 통해, 일종의 오프-모드에서 동작하는 초절전 “3진법 반도체” (Ternary-CMOS, T-CMOS) 기술을 제시하였다. T-CMOS 기술은 기존 CMOS와 동일한 단일 문턱전압을 가지므로 기존 CMOS 공정기술 및 회로설계 환경을 그대로 활용할 수 있기 때문에, 본 연구를 통해 지난 반세기 동안의 난제였던 3진법 반도체 기술을 상용 반도체 파운드리를 통해 웨이퍼 스케일로 세계 최초로 집적하였을 뿐만 아니라, 그 실험 결과, 문턱전압 이하의 낮은 전압에서 매우 작은 누설전류가 정전류 형태로 확보될 수 있음을 확인하였고 (sub-pA 수준 @ 0.5 V), 무엇보다 T-CMOS inverter의 세 번째 출력 전압 상태의 산포가 정전류 산포의 log 스케일로 매우 감소함을 확인하여 안정적인 회로설계의 가능성을 검증하였다. 또한, 대칭적인 입력-출력 전압전달특성을 확보하여, 3진법 반도체 논리회로 및 메모리 셀 회로를 시연하였다. 이와 같이, T-CMOS 기술은 실제 양산 산포 내에서 3진법 반도체의 안정적인 회로설계 가능성을 검증하였기 때문에, 소자플랫폼이 없어 회로설계 또한 부재할 수 밖에 없었던 악순환의 고리를 선순환 체계로 전환한 혁신적인 원천기술이다. 무엇보다 본 업적은 소자-회로-시스템 각 분야의 참여교수인 김경록, 장지원, 김성진, 이규호 교수와 대학원생들의 융복합 연구를 통해 도출되었으며, 이러한 융복합 교육-연구를 통해 신개념 3진법 반도체 기술의 새로운 패러다임을 제시하였다는 점에서, 본 유니브레인(UniBrain)-초절전 지능형 뇌모방 시스템 공학단의 비전과 일치하며, 소프트웨어 포함 계층별 원천기술 파생이 가능하다는 점에서 ‘리딩 이노베이터’로의 도약을 목표로 한 본 교육연구단의 목표에도 부합하는 우수한 업적이다.

2	논문명: A New Stochastic Computing Multiplier with Application to Deep Convolutional Neural Networks 학술대회명: Proc. of 54th Annual ACM/IEEE Design Automation Conference (DAC) (최우수학술대회) 페이지/게재연도: pp. 29:1-29:6 / 2017 (DOI번호: 10.1145/3061639.3062290) 저자명: [redacted] (교신저자: [redacted] 교수) 소속명: School of Electrical and Computer Engineering (ECE), UNIST (저자모두 울산과학기술원 전기전자컴퓨터공학부 소속) 업적설명: 본 연구진은 확률 컴퓨팅을 이용하여 딥러닝을 가속하는 획기적인 기법을 제안하였다. 확률컴퓨팅은 많은 곱셈연산이 필요한 딥러닝에서 기존 바이너리 컴퓨팅 대비 높은 면적 및 에너지 효율을 장점으로 한다. 하지만, 확률에서 오는 높은 오차율 때문에 딥러닝 성능이 기존에 비해 많이 하락하였고, 특히 더 복잡하고 어려운 어플리케이션에 적용이 어려웠다. 본 연구진은 확률 컴퓨팅의 곱셈 알고리즘과 연산 하드웨어를 획기적으로 개선하여, 바이너리 컴퓨팅과 거의 비슷한 수준의 연산 정확도 및 딥러닝 성능을 얻었다. 또한 기존의 확률 컴퓨팅 방식은 random한 특성으로 연산의 재연성이 매우 나빴으나, 제안된 기법은 연산결과가 deterministic하여 쉽게 재연이 가능하고, 놀랍게도 기존의 확률 컴퓨팅 방식보다 하드웨어 면적, 에너지 효율도 더 높아졌다. 이 연구는 정보과학회 최우수학술대회인 ACM/IEEE Design Automation Conference (DAC)에서 regular paper로 발표되었고, 확률 컴퓨팅이라는 많이 알려지지 않은 신흥 딥러닝 가속기법 및 주제임에도 불구하고 높은 인용수와, 조회수를 기록하고 있다. 해당 연구는 빠르게 변화하는 딥러닝 최신기술에도 발맞추어 동적 정밀도 지원, 최신 양자화 기법과 접목, 새로운 양자화 기법으로 발전 등 여러 후속 논문연구로 이어졌고 같은 최우수학술대회에서 3년동안 연속으로 발표 되는 등의 성과를 냈다. 해당 연구에 기반한 후속연구까지 모두 합치면 현재 google scholar 기준 60회가 넘게 인용되었다. 본 연구는 이미지 분류를 주 어플리케이션으로 하였지만, convolution이 활용되는 다양한 딥러닝 어플리케이션에 활용할 수 있으며, 확률 컴퓨팅을 활용할 수 있는 전통적인 이미지 프로세싱 분야에도 적용이 가능하다. - 기존 확률적 계산 기법이 비용 효율적이긴 하지만 정확도가 나쁘고 재현성이 떨어지는 치명적인 문제가 있었음. 이를 본 논문에서 획기적으로 개선함으로써 확률적 계산의 응용 범위를 크게 확장함. 이후로 많이 인용되고 있음. - 신개념 컴퓨팅 HW-SW 시스템 융복합 연구로서, 교육연구단의 비전 및 목표와 매우 부합함. - 정보과학회 최우수학술대회에 regular paper로 발표. - 교육연구단이 속한 기관에서 100% 기여. - IEEEXplore 기준 현재 1000회 이상 full text view (https://ieeexplore.ieee.org/document/8060402)

3	논문명: Virtual point removal for large-scale 3D point clouds with multiple glass planes 저널명: IEEE Transactions on Pattern Analysis and Machine Intelligence, accepted 2019 저자명: [redacted] (교신저자: [redacted] 교수) 소속명: School of Electrical and Computer Engineering(ECE), UNIST (저자모두 울산과학기술원 전기 및 전자공학과 대학원 소속) 업적설명: 본 연구진은 LiDAR를 이용하여 3차원 공간 정보를 측정하는 과정에서 빛이 유리면에서 반사하여 공간 정보를 왜곡시키는 허상이 발생한다는 사실을 관측하였고, 이러한 허상을 자동으로 검출하고 제거하는 방법을 최초로 연구하였다. LiDAR에서 레이저 빔 조사 특성을 이용하여 3차원 장면에서 유리면의 위치를 추정하였고, 추정한 복수 개의 유리면 위치와 LiDAR의 위치를 고려하여 레이저가 반사되는 다중 경로를 탐색하고, 수학적으로 설계한 알고리즘으로 최적의 경로를 찾음으로써 허상을 자동으로 검출 및 제거하였다. 본 연구진은 LiDAR 기반 3차원 영상에서 유리 왜곡 제거 문제를 최초로 정의하였고, 이를 해결하기 위하여 LiDAR로 취득한 대용량 3차원 포인트 데이터베이스를 직접 구축하였으며, 제안 기법의 정량적 성능 평가를 위한 데이터 세트와 평가 방법 또한 최초로 제안하였다. 이러한 새로운 개념 정립 및 선도적인 연구내용의 파급력을 인정받아, 본 연구의 초기 결과는 인공 지능 및 컴퓨터 비전 분야에서 세계적 권위를 자랑하는 IEEE Computer Vision and Pattern Recognition (CVPR) 학회에 2018년 발표되었고, 이후 일반적인 상황에서 강인하게 동작하도록 확장된 기술 개발의 연구 결과가 본 업적인 2019년 IEEE Transactions on Pattern Analysis and Machine Intelligence (TPAMI) 학술지에 채택되었다. 2018 JCR에 의하면, IEEE TPAMI는 영향력 지수(Impact Factor) 17.730으로 전기전자공학 분야와 컴퓨터 과학 및 인공 지능 분야에서 각 1위에 랭크된 세계적 권위의 학술지이다. 본 연구는 고해상도 3차원 지도 제작 및 증강현실 및 가상현실을 위한 3차원 공간 정보 취득에 활용할 수 있는 등 4차산업혁명 및 인공지능 시대에 다양한 지능형 반도체 응용분야와 접목하여 융합이 가능한 기술로서, [redacted] 교수 연구팀이 최초로 문제 자체를 정의하고 그 해결 방법을 제시함으로써 원천 기술을 확보한 성과이다. 이러한 창의-혁신적인 연구를 통해 새로운 문제를 창출하고, 새로운 연구 분야를 개척한 연구 성과는 본 유니브레인(UniBrain)-초절전 지능형 뇌모방 시스템 공학단의 비전과 일치하며, 본 교육연구단에서 추구하는 '리딩 이노베이터'로의 도약을 목표로 한 창의적이고 도전적인 연구 인력 양성의 취지에도 부합하는 매우 우수한 업적이다.

1. 참여교수 연구역량

1.3 교육연구단의 연구역량 향상 계획

1.3 교육연구단의 연구역량 향상 계획

본 교육연구단의 연구비전 및 목표는 다음과 같다.

■ 비전: 반도체 기술혁신 속도를 뛰어넘는 교육과 연구개발을 글로벌 선도수준으로 수행

- 연구비전: 새로운 뉴로컴퓨팅 HW-SW 융복합 연구영역 개척 및 선점

■ 목표: 지능형 반도체 기술의 **'리딩 이노베이터(Leading Innovator)'** 로의 도약

■ 전략: 전계층 holistic scheme 융복합 연구 기반 창의-혁신적 융합기술 구현

1. 반도체소자-회로설계-시스템-소프트웨어 전계층 holistic scheme 연구방법론 제시
2. Bottom-Up/Top-Down 양방향 'HW-SW 융복합' 연구 기반 신개념 뉴로컴퓨팅 연구 개척
3. World-First '창의-혁신적 융합기술' 기반 연구의 질적 우수성 향상

이러한 비전을 구현하고 연구목표를 달성하기 위한 본 교육연구단의 연구역량 향상 계획은 구체적으로 다음과 같다.

(1) HW와 SW의 융합연구를 통한 새로운 연구 분야 선도

- **기존 한계점**: 기존의 반도체 연구는 대부분 각 계층별 잘 확립된 분업체계에 의해 지능형 반도체 기술 등 HW 성능을 향상시키는 연구와 딥러닝 알고리즘 기반 AI 응용을 위한 SW 기술을 개발하는 연구가 독립적으로 이루어져, 문제해결을 위한 새로운 기술 제시가 어려운 한계를 가지고 있음.
- **HW-SW 융복합 연구**: 이러한 효율적인 분업체계를 통해 각 분야에서 괄목할만한 성능 향상 및 기술 개발이 이루어졌으나, 본 연구단은 HW와 SW의 융합을 통하여 새로운 가치와 큰 파급효과를 창출하는 차세대 지능형 반도체 기술을 개발하고, 관련 연구 분야를 선도함으로써 기존의 문제를 혁신적으로 해결할 수 있는 창의적인 융합기술을 구현하고자 함.
- **전계층 holistic scheme 연구방법론 제시**: 지능형 뉴로모픽 반도체 기술에서 뉴로컴퓨팅 분야로 확장 및 새로운 뉴로컴퓨팅 HW-SW 융복합 연구영역을 개척하기 위해, 반도체소자-회로-시스템-소프트웨어 holistic scheme 역량을 향상하고, 세부 연구분야 별 교원이 참여하는 공동연구 과제 수주, 전체 참여교원 간 정기적 워크샵 개최 등을 통하여 HW와 SW 분야의 유기적인 협력 연구 수행.

(2) 연구업적의 질적 우수성 향상 계획

본 교육연구단의 환산논문 1편당 환산보정IF(ES)=0.61(1.15) 수준은 상위 20% Q1 (6% L1) 수준으로 매우 우수하며, 특히 환산논문 1편당 환산보정 FWCI= 1.74 로 글로벌 평균보다 74% 더 인용되는 질적으로 매우 우수한 현황이다. 이를 기반으로 앞으로 새로운 연구 영역을 개척하여 글로벌 신시장을 선점한다는 비전을 구현하기 위해, 다양한 연구 분야의 참여교원 및 참여 대학원생 간 지속적인 브레인스토밍을 통하여 기존에 없던 새로운 문제를 창출하고, 이를 해결하기 위한 새로운 연구방법론을 제시, 완성도 높은 세계적 수준의 논문 발표를 통하여 연구업적의 질적 우수성을 제고할 계획이다. 이러한 질적우수성 향상 목표를 다음과 같이 7년 동안 '환산논문 1편당 환성보정IF' 지수로 정량화 할 수 있다,

기준연도	2021년	2022년	2023년	2024년	2025년	2026년	2027년	비고
환산논문 1편당 환산보정IF	0.622	0.634	0.647	0.660 (상위 18%)	0.673	0.686	0.700 (*상위 15%)	연평균 2% 향상

*지능형반도체 분야 특성고려 JCR EE 카테고리 상위 15%의 매우 도전적인 목표

2-가) 새로운 하드웨어 시스템 패러다임 제시

- **"3진법 반도체" 원천기술 구현**: [redacted] 교수, [redacted] 교수, [redacted] 교수, [redacted] 교수는 기존 2진법 반도체 및 컴퓨팅 체계를 확장하여, 새로운 반도체 소재/소자-회로-시스템-소프트웨어 연구의 패러다임을 전환시킬 수 있는 "3진법 반도체" 기술을 제시함. 상용 파운드리 반도체 공정을 통해 웨이퍼 스케일로 새로운 "3진법 반도체"가 집적 가능함을 검증하여, 그 기술의 원천성 및 파급효과를 인정받아 세계적인 학술지 **Nature Electronics에 국내 전기 및 전자공학과 (EE) 최초**로 2019년 7월 게재하였음.
- **뉴로컴퓨팅 시스템으로의 확장**: 이를 기반으로 다음과 같은 계층별 원천기술을 파생시킬 수 있으며, 전체 뉴로컴퓨팅 시스템 HW-SW 융복합 플랫폼 기술로서 완성도를 제고할 계획임. (괄호 안은 target 저널)
  ① 신소재 연구: 나노구조에서의 양자역학적 터널링 효율을 에너지효율적으로 조절할 수 있는 신소재기반 반도체 터널 접합 연구 (Nature Materials/Nanotechnology)
  ② 신소자 연구: 터널접합을 포함하면서 면적효율성과 에너지 효율성을 동시에 갖는 다양한 CMOS 집적 아키텍쳐 및 반도체 신소자 구조/공정 연구 (Nature Electronics, IEDM, VLSI Technology)
  ③ 신개념 회로 연구: 3진법 메모리 및 논리회로 연구를 통해 텍스트북 재구성 수준의 신개념 2진-3진 혼성 회로 및 아날로그와 디지털 융복합 회로 연구 (IEEE ISSCC, VLSI Circuits)
  ④ 시스템-소프트웨어 융합 연구 - 3진법 기반 초절전 뇌모방 지능형 시스템 반도체의 신개념 하드웨어 설계 아키텍쳐 및 구동 소프트웨어 융복합 연구 (Nature, Science)

2-나) HW-SW 융복합 연구 수행 계획

- **뉴로컴퓨팅 HW-SW 융복합 연구영역 개척**: 미래 뉴로컴퓨팅 시스템 구현을 위해 "3진법 반도체" 기반 시스템 아키텍쳐 및 응용 소프트웨어 연구로 확장하는 Bottom-up 방향의 융복합 연구와 함께, 초절전 뇌모방 지능형 시스템 반도체의 신개념 하드웨어 설계 아키텍쳐 및 구동 소프트웨어 융복합 연구를 기반으로 새로운 반도체 소자-회로 연구영역을 개척할 수 있는 Top-down 방향의 융복합 연구를 병행하여 수행할 계획임.
- **World First 선도 연구 수행**: 본 BK21 사업의 지원을 받아 각 계층별 질적으로 우수한 지속적인 후속연구를 통해 이전에 없던 새로운 뉴로컴퓨팅 HW-SW 융복합 플랫폼을 개발, 본 교육연구단만의 holistic scheme 연구 방법론을 지속 강화하여, 이 과정에서 파생되는 '창의-혁신적 융합원천기술'을 Science, Nature 본지 등 Top Tier 저널 및 학회에 출판하여 세계 최고(Best)의 질적 우수성을 기반으로, 새로운 영역을 개척할 수 있는 최초(First) 선도 연구를 수행할 계획임.

2-다) 글로벌 최고 수준의 AI SW 분야 참여 교원 연구 역량

- [redacted] 교수는 머신러닝 및 컴퓨터비전 분야 전문가로서 **CVPR, ICCV, ECCV, NeurIPS, ICML, SIGGRAPH에 최근 10년간 22편의 논문을 발표**하였고, Google scholar 기준 5800여회 피인용 (h-index: 27) 보유.
- [redacted] 교수는 영상 품질 향상 국제 챌린지 중 가장 유명한 챌린지인 **CVPR의 NTIRE 챌린지에 2018년도부터 2년 연속 참여**하여 UIUC, SenseTime등 세계적인 연구그룹과 경쟁하여 우수한 결과를 얻으며 **총 7개의 상을 수상**함.

- [redacted] 교수는 LiDAR로 취득한 대용량 3차원 포인트 영상에서 빛의 반사로 인해 발생하는 왜곡을 발견하고, 자동으로 검출하고 제거하는 기술을 세계 최초로 개발하였음. 선도적인 연구 결과를 인정받아 해당 분야에서 세계적 권위의 **CVPR 및 IEEE TPAMI 에 논문을 발표**하였음.

(3) 세부 연구 분야 별 연구역량 향상 계획

3-가) 소재/소자 분야 세부 연구계획

- "3진법 반도체" 기술구현을 위해, 나노구조에서의 양자역학적 터널링을 에너지 효율적으로 조절할 수 있는 신소재 기반 반도체 터널접합연구 및 면적효율성과 에너지 효율성을 동시에 갖는 다양한 CMOS 집적아키텍처 및 반도체 신소자 구조/공정 연구를 수행할 계획임.
- 본 교육연구단에서 목표로 하는 초절전 지능형 뇌모방 시스템 구현을 위해서는 기존의 주류소자인 Si MOSFET 소자가 아닌 새로운 동작 원리에 기반한 신개념 뉴로모픽 소자 개발이 필수적임. 기존 Si 반도체를 대체할 수 있는 신소재와 새로운 동작 원리에 기반한 신개념 소자에 대한 이론과 실험 연구 경험을 바탕으로, 초절전 지능형 뇌모방 시스템 구현을 위한 소자 연구를 진행할 계획임. Si과 같은 기존의 반도체 물질 뿐만 아니라 새로운 나노소재를 탐색하고 이를 활용한 신개념 뉴로모픽 소자의 동작 원리를 탐색하며 이를 구현하기 위한 공정 기술 개발도 함께 진행할 예정임. 회로 및 시스템 분야와 공동 연구를 통해서 초절전 동작에 최적화된 뉴로모픽 소자 구현을 목표로 함.
- 또한, III-V 반도체 이종접합 헤테로구조를 기반으로 한 거대 비선형성을 갖는 메타표면 연구를 다음과 같은 체계로 수행할 계획임.
  ① 새로운 이종접합 구조 개발: 기존의 double quantum well 구조를 확장한 three quantum well 구조 설계를 통해 Quantum-confined Stark effect 및 거대 2차 및 3차 비선형 전기감수율 유도가 가능한 반도체 구조 개발을 진행할 예정임.
  ② 새로운 비선형 메타표면 개발: 다중양자우물구조의 거대 비선형성과 플라즈모닉 공진구조를 접목한 고효율 주파수 변조 소자 개발을 진행할 예정임.
  ③ 새로운 중적외선 광학소자 개발: 다중양자우물구조의 Quantum-confined Stark effect 를 통해 얻어지는 거대 굴절률 변화를 이용하여 tunable waveplate, tunable absorber 등 전기적으로 광학특성을 변조할 수 있는 신개념 광소자 개발을 진행할 예정임.

3-나) 회로설계 분야 세부 연구계획

- 아날로그 회로 기반의 초절전 센서 및 시스템 관련 연구를 지속적으로 수행해 오고 있으며 초저전력 뇌모방 뉴로모픽 프로세서와의 집적을 통해 엣지 디바이스나 센서 단에서 일정 수준 이상의 프로세싱을 할 수 있도록 연구를 진행하고자 함. 응용처로는 인공 눈이나 코 등의 장기나 보철물 등이 될 수 있으며 뇌와 신경세포의 신호를 읽어들여 분석하는 것도 가능함. 본 연구단에서 추진 중인 초절전 지능형 뇌모방 시스템 연구에 현재 수행중인 이미지센서나 뇌신호 검출기 연구를 연계시켜 새로운 결과물을 만들어 낼 수 있을 것으로 기대함. 더불어 신개념 소자인 초절전 터너리 디바이스를 이용하여 아날로그 디지털 컨버터나 메모리 회로를 설계하고 있으며 이들 또한 본 사업을 통해 확장하고 심화해 나갈 수 있음.
- 디지털 회로 기반의 인공지능 가속기는 연구되고 있으나, 특수한 경우의 가속만을 지원하는 연구가 대부분임. 실질적인 딥러닝 가속을 위해서는 어떠한 네트워크 모델이든 최적화되어

가속되는 하드웨어가 필요함. 일각에서는 아날로그 디지털 혼성회로 기반의 인공지능 프로세서 연구가 진행중이나, 사실상 혼성회로를 만들어본 경험이 있는 사람은 극히 드묾. 본 사업을 통해 범용 인공지능 가속 하드웨어와 혼성회로 기반의 뉴로모픽 프로세서를 개발할 예정임. 새로운 하드웨어의 구현으로 알고리즘과 공동 연구를 수행할 예정임.

- DC 그리드의 활용방안 중 하나로 대규모 데이터 시스템, 서버의 안정적인 전원 공급이 요구 됨. 이에 따라 무정전 전원공급 장치 및 에너지 저장 시스템과 연계할 수 있는 multi-port 컨버터를 개발하고자 함. 시스템의 복잡성이 증가함에따라, 시스템 사이의 간섭이 증가하여 예상하지 못한 동작을 발생하여 신뢰성이 떨어질 수 있는 문제점이 있다. 이를 해결하기위해, 시스템의 EMI를 저감할 수 있는 Spread Spectrum Technique(SST)를 도입하여 안정적인 전력 시스템을 개발할 수 있을 것으로 예상됨.
- 기존의 AC 계통의 연구결과에 비해 DC 그리드의 연구가 부족한 점이 실정이며 DC 그리드의 신뢰성 및 타당성을 검증하기 힘들다는 문제점이 있음. 따라서 복잡한 그리드 시스템을 실제 환경과 매우 유사하게 모사하는 것이 중요하며 실험실 레벨에서 시험하기 위한 테스트베드를 필요로 함. 이를 위해 실시간 시뮬레이션 기술을 도입하여 종래의 문제점을 해결할 수 있을 것으로 기대됨.

3-다) 시스템 분야 세부 연구 계획

- 초저전력 인공지능을 가능케 하기 위해서는 메모리 구조 내에서 계산을 수행하는 인메모리 컴퓨팅 접근이 필요. 메모리 구조에서 발생하는 여러 가지 회로/소자의 비이상성과 변동성을 극복하고 안정적인 계산을 수행할 수 있는 인메모리 컴퓨팅 회로 설계 방법을 연구 수행 예정.
- 특정 인공지능 하드웨어에 최적화된 코드를 생성하는 컴파일러의 개발이 필요. 인공지능 학습 및 추론 모델 전체에 대한 최적화와 모델을 구성하는 각각의 연산 커널 최적화를 모두 지원하는 연구를 진행할 예정. 연산 그래프의 의미 구조(semantic)를 그대로 유지하여 최적화 전후에 같은 결과값을 내는 기존의 그래프 수준 기법을 확장하여, 원래의 부분 그래프와 정확히 같지 않더라도 오차 범위 안에서 유사한 결과를 내는 부분 그래프 치환을 허용하는 방법론 연구 수행 예정. 희소 텐서 연산(sparse tensor operation)들도 커널 최적화의 대상으로 하여 다양한 모델을 지원할 수 있도록 하는 연구 수행 예정.
- 인공지능은 컴퓨터 비전 뿐 아니라 신호처리, 통신에 사용되는 최적화 이론을 대체할 것으로 예측됨. 신호처리, 통신에서 딥러닝 문제는 문제의 크기가 너무 커서 model based 최적화 방식에 비해 성능이 원하는 만큼 나오지 않고 있음. 디지털이나 아날로그 회로에서 딥러닝을 가속할 수 있다면 통신 신호처리와 같이 domain을 가지는 문제를 해결할 수 있는 딥러닝 연구가 가능해 질것으로 보임. 본 사업에서 딥러닝 알고리즘을 최적화하여 딥러닝 회로의 복잡도를 줄이는 연구를 공동으로 수행하고 있고 이를 더 발전시킴과 동시에 알고리즘을 간소화하고 소요되는 시간과 자원을 줄임으로써 현실적으로 실현 가능한 알고리즘을 연구할 예정임. 또한, 통신과 신호처리와 같이 그동안 딥러닝 적용이 어려웠던 분야에서 동작할 수 있는 딥러닝 알고리즘, 회로, 하드웨어에 대한 연구를 공동으로 수행할 예정임.
- Ternary logic으로 구성된 neural network 학습 방법 연구. [-1,0,1]의 출력을 갖는 activation function으로 구성된 네트워크의 학습과 이를 기반으로 도출된 ternary logic 네트워크 학습 방안 연구. Ternary logic backpropagation 이용 학습 방안 연구. Resourse efficiency를 고려한 constrained optimization 연구. Ternary 네트워크와 prune 된 일반 네트워크의 resource

efficiency 및 성능 비교 분석. 적은 resource를 갖는 디바이스에 고성능 ternary 네트워크 적용 연구.

3-라) 소프트웨어 분야 세부 연구 계획

- 영상신호처리의 심층신경망 비지도적 학습 연구 분야를 확장하여, 다양한 종류의 잡음 (예: 포아송 잡음), 다양한 응용분야 (예: 의료영상), 성능에 영향을 미치는 하이퍼파라메터 결정과 관련된 연구 등을 지속적으로 추진함. 영상잡음제거 뿐만 아니라 초해상도복원(super resolution)이나 영상흐림개선 (image deblurring)과 관련된 다양한 비지도적 학습을 연구할 예정임. 의료 영상에서 발생하는 다양한 계산영상 관련 문제들을 발굴하고, 이를 개선하려는 연구를 지속적으로 할 예정. 영상 분석에서 발생하는 데이터 부족, 데이터 레이블 부족, 능동학습, 그리고 다양한 미래 상황에 적응적으로 적용되는 오픈셋 문제등을 머신러닝 - 신호처리 기법을 연계하여 연구할 예정.
- LiDAR를 이용한 3차원 시각정보 복원의 개념을 검증하였고 원천기술을 개발하였음. 이를 바탕으로 다양한 상황에서 다양한 장비로 취득한 영상에 대해서도 효과적으로 동작하는 완성도 높은 실용적인 기술로의 확장 연구를 수행할 계획임. 비교적 저가의 LiDAR 장비를 로봇 또는 드론에 장착하여 동적 3차원 포인트 군을 취득하고, 이를 바탕으로 다양한 촬영 환경의 3차원 영상에 범용적으로 활용할 수 있는 기술을 개발할 예정임. 아울러 시각정보 왜곡의 물리적 요인을 실험적으로 보다 명확히 규명하여 모델링하고, 이를 이용하여 시각정보를 복원하는 딥러닝 기술을 연구할 계획임.
- 주어진 기계학습 문제를 해결하면서 얻은 문제에 대한 지식과 문제 해결 기술을 다른 문제에 활용하는 능력은 범용 인공지능(Artificial General Intelligence)의 중요한 구성 요소임. 이를 위해서 널리 연구된 다문제학습(multi-task learning)과 전이학습(transfer learning) 방법들은 1) 높은 계산 복잡도로 인해 수십 개 수준의 기계학습 문제 사이의 지식 전이/공유에만 적용 가능하고; 2) 모든 문제에 대해 기반 학습 방법이 서로 같은 형태를 취해야 한다는 점에서 한계가 있음. 각 문제마다 최선의 학습 방법은 서로 다를 수가 있는데, 기존의 방법들은 예를 들어 모든 문제에 대해 Gaussian process predictor를 적용하거나 deep neural network를 적용해야 함. 최근 참여 연구자인 김광인 교수가 제안한 heterogeneous multi-task learning 기법은 (CVPR 2018, CVPR2019) 다양한 기반 학습 방법을 사용 가능하게 해 두 번째 문제를 일부 해결했으나, 주어진 모든 기계학습 문제가 서로 연관돼 있음을 가정해 서로 관련 없는 문제가 있을 경우 전이를 통해 오히려 성능이 떨어지는 부정적 전이(negative transfer)가 발생할 수 있고, 기존 방법과 마찬가지로 계산 복잡도가 높은 한계가 있음. 본 과제에서는 heterogeneous multi-task learning 기법과 기존의 다문제학습, 전이학습, 도메인적응(domain adaptation)기법의 장점을 결합해 다수의 문제가 주어졌을 경우 문제간 관계를 자동으로 파악하고 이를 통해 도움이 될 때에만 문제간 지식 공유를 가능하게 하는 수학적 프레임워크를 구성하고, 이를 활용해 대규모 (수백/수천 문제 이상) 다문제학습과 전이학습을 가능하게 하는 계산 시스템을 개발할 예정임. 개발될 문제간 지식 전이 및 공유 기술은 범용 인공지능을 위한 기반이 됨과 동시에 그 자체로 다양한 실 세계 응용을 가능하게 할 것임.
- 본 과제의 다른 참여 연구원들이 개발할 효율적인 신경망 칩과 결합해 자율주행과 헬스케어 같은 다양한 형태의 데이터(예, 비디오/Lidar/적외선/소리)를 처리하고 이들 처리 방법을 빠른 속도로 결합할 필요가 있는 데이터 분석 문제에 적용될 수 있음.

2. 연구의 국제화 현황 및 계획

2.1 참여교수의 국제적 학술활동 참여 실적 및 현황

2. 연구의 국제화 현황 및 계획

2.1 참여교수의 국제적 학술활동 참여 실적 및 현황

본 교육연구단 참여교수의 **국제적 학술활동 중 질적 우수성을 나타내는 하이라이트** 활동 내용을 다음과 같이 정리하였다.

- **ISSCC TPC ([redacted] 교수):** International Solid-State Circuits Conference(ISSCC)는 반도체 회로 분야의 flagship 국제학회로 전 세계 반도체 올림픽으로 불림. 이 대표적인 국제 반도체학회의 Technical Program Committee(TPC) 멤버 총 165명 중 한국인은 17명 정도로 극히 드문 상황에서, 본 교육연구단의 [redacted] 교수가 대표적인 융합 시스템 반도체인 CMOS Image Sensor(CIS) 분야에서의 뛰어난 업적을 인정받아, 2019년부터 ISSCC TPC에 포함되어 Imager, Medical, MEMS, and Display(IMMD) 분과에서 활동하고 있음.

- **DATE/A-SSCC TPC ([redacted] 교수):** [redacted] 교수는 최근 7년간 solid-state circuit분야 우수 학회인 ISSCC, VLSI Symposium, HOTCHIPS, ESSCIRC에 19편, 우수 저널인 JSSC, Micro, T-CAS I 에 12편의 인공지능 하드웨어 관련 논문을 발표함. 이 경력을 인정받아 2018년부터 컴퓨터 구조 및 임베디드 시스템 분야 우수 학회인 ICCC/ACM Design, Automation, and Test in Europe(DATE) 및 2019년부터 solid-state circuit 분야 우수 학회인 IEEE Asian Solid-State Circuits Conference(A-SSCC) 에서 TPC 로 활동하고 있음.

- **Young Investigator Medical Imaging Award ([redacted] 교수):** [redacted] 교수는 움직임 하에서의 영상 재구성 관련 이론적 연구로 IEEE Transactions on Medical Imaging에 다수의 논문을 출판하였으며, 또한 실험적 연구로 의료영상 탑저널인 Journal of Nuclear Medicine에 출판 및 표지 논문 선정이 되었음. 이러한 공헌을 인정받아 IEEE 핵 및 플라즈마 과학 소사이어티(NPSS)의 TC Award 중 하나인 Bruce H. Hasegawa Young Investigator Medical Imaging Award를 한국인 최초로 2015년 단독 수상. 이는 기초물리/하드웨어 및 소프트웨어 융합의 대표적인 연구 성과임.

- **BMVC Area Chair ([redacted] 교수):** [redacted] 교수는 머신러닝과, 컴퓨터 비전, 컴퓨터 그래픽스 분야 우수학회인 CVPR, ICCV, ECCV, NeurIPS, ICML, SIGGRAPH에 최근 10년간 22편 논문 발표, 5900여회 피인용 횟수를 기록하였음 (Google Scholar 기준). 이 경력을 인정받아 2019년부터 컴퓨터 비전 분야 우수학회인 British Machine Vision Conference (BMVC)에서 Area Chair를 맡고 있음.

구체적인 전체 국제적 학술활동 현황은 다음과 같다.

(1) 국제학회・학술대회 관련 활동 및 수상 내역

1-가) 조직위원 및 기술위원 (Organizing Chairs and Technical Committee)

○ [redacted] 교수

- LCTES (ACM Conf. on Languages, Compilers, Tools and Theory of Embedded Systems), 2019 (Publicity Chair)

- ASP-DAC (ACM/IEEE Asia and South Pacific Design Automation Conference), 2018 (Publication Chair)
- VLSI-SoC (IEEE Int'l Conf. on Very Large Scale Integration), 2017 (Publication Chair)

○ [redacted] 교수
- Asia-Paific Signal and Information Processing Association (APSIPA), Image, Video, and Multimedia TC, 2018~Present

○ [redacted] 교수
- IEEE Asian Liason of IEEE-IAS Industrial Power Converters Committee (IPCC)

○ [redacted] 교수
- 컴퓨터시스템 소사이어티 동계학술대회 조직위원, 2020 (Organizing Chair)

1-나) 국제학회 프로그램 위원 (Program Committee)

○ [redacted] 교수
- Asia-Pacific Workshop on Fundamentals and Applications of Advanced Semiconductor Deivces (AWAD), 2016

○ [redacted] 교수
- IEEE International Solid State Circuits Conference (ISSCC), 2019~Present
- IEEE International SoC Design Conference (ISOCC), 2019

○ [redacted] 교수
- IEEE Design, Automation & Test in Europe (DATE), 2018~Present
- IEEE Asian Solid State Circuits Conference (A-SSCC), 2019~Present
- IEEE International Conference on Electronics, Information, and Communication (ICEIC), 2019~Present

○ [redacted] 교수
- IEEE Vehicular Technology Conference-Spring, 2017
- IEEE Vehicular Technology Conference-Fall, 2015

○ [redacted] 교수
- APSIPA Annual Summit and Conference, 2019

○ [redacted] 교수
- IEEE International Conference on Acoustics, Speech and Signal Processing (ICASSP), 2018, 2020 (Area Chair)

○ [redacted] 교수
- Britich Machine Vision Conference (BMVC), 2019~2020 (Area Chair)

○ [redacted] 교수
- IEEE International Conference on Distributed Computing Systems (ICDCS), 2020

1-다) 좌장 (Session Chair)

○ [redacted] 교수
- Microwave/THz Science and Applications (MTSA), 2019 (Track chair)
- Asia-Pacific Workshop on Fundamentals and Applications of Advanced Semiconductor Deivces (AWAD), 2017 (Track chair)

○ [redacted] 교수
- Asia-Pacific Workshop on Fundamentals and Applications of Advanced Semiconductor Devices (AWAD), 2018 (Session Chair)

○ [redacted] 교수
- IEEE International Solid State Circuits Conference (ISSCC), 2019 (Session Chair)
- IEEE International SoC Design Conference (ISOCC), 2017 (Session Chair)

○ [redacted] 교수
- IEEE Design, Automation & Test in Europe (DATE), 2019 (Session Co-chair)
- IEEE Asian Solid State Circuits Conference (A-SSCC), 2019 (Session Chair)

○ [redacted] 교수
- APSIPA Annual Summit and Conference, 2017~2018 (Session Chair)

○ [redacted] 교수
- IEEE International Conference on Image Processing, 2016 (Session Chair)
- IEEE International Symposium on Biomedical Imaging, 2020 (Session Co-Chair)

○ [redacted] 교수
- IEEE Consumer Communications & Networking Conference (CCNC), 2019 (Track chair)

1-라) 수상

○ [redacted] 교수
- Two FINALIST OF BEST PAPER AWARDS, IEEE International Conference on Nanotechnology (IEEE NANO), 2017
- Nanoscale Horizons Poster Prize, IEEE International Conference on Nanotechnology (IEEE NANO), 2015

○ [redacted] 교수
- Best Poster Award, 14th US-Korea Forum on Nanotechnology, USA, 2017
- 2015 Demonstration Session Certificate of Recognition, ISSCC, USA, 2016
- Broadcom Foundation Award in recognition of leadership as Chairman of the KKT, USA, 2015

○ [redacted] 교수
- Society of Nuclear Medicine and Molecular Imaging: Physics, Instrumentation and Data Sciences Poster Award, 2nd place, 2019
- IEEE Nuclear and Plasma Science Society (NPSS) Bruce Hasegawa Young Investigator Medical Imaging Science Award, 2015

(2) 초청 강연 및 국제학술지 관련 활동

2-가) 초청 강연 (Invited Talk)

○ [redacted] 교수
- Microwave/THz Science and Applications (MTSA), 2019
- International Technical Conference on Circuits/Systems, Computers and Communications (ITC-CSCC), 2015
- International THz-Bio Workshop, 2015

○ [redacted] 교수
- Asia-Pacific Workshop on Fundamentals and Applications of Advanced Semiconductor Devices (AWAD), 2018

○ [redacted] 교수
- International Conference on Metamaterials, Photonic Crystals and Plasmonics (META), 2015, 2017
- Progress in Electromagnetics Research Symposium (PIERS), 2016
- SPIE Optics and Photonics, 2015

000

○ [redacted] 교수
- IEEE International SoC Design Conference (ISOCC), 2015
- IEEE International Conference on Electronics, Information, and Communication (ICEIC), 2020

○ [redacted] 교수
- Rice University CS Department’s 35th Anniversary Panel Speaker, 2019

○ [redacted] 교수
- IEEE Asian Solid State Circuits Conference (A-SSCC), 2019 (Invited Penalist)
- IEEE International Conference on Electronics, Information, and Communication (ICEIC), 2020
- Smart Transportation Innovation Program Workshop, UCSD, USA, 2019

- IEEE International SoC Design Conference, 2018
- The 14th US-Korea Forum on Nanotechnology, Washington DC, USA, 2017
- 2016 TxACE Symposium, UT Dallas, USA, 2016

○ [redacted] 교수
- Smart Transportation Innovation Program Workshop, UCSD, USA, 2018

○ [redacted] 교수
- IEEE International Conference on Power Electronics (ICPE-ECCE Asia), Korea, 2019

2-나) 국제학술지 편집위원 활동 (Journal Editor)

○ [redacted] 교수
- Associate Editor in Journal of Semiconductor Technology and Science (JSTS) (2015)
- Guest Editor in Solid State Electronics (SSE) (2018~2019)

○ [redacted] 교수
- Associate Editor of IEEE Transactions on Computational Imaging (IF:4.546) (2019~2022)
- Editorial Board Member of Nuclear Medicine and Molecular Imaging (2015~2020)

○ [redacted] 교수
- Senior Member of IEEE Industrial Electronics Society, Power Electronics Society, Industry Applications Society, and Power & Energy Society
- Associate Editor in Journal of Power Electronics
- Review Services MDPI Editorial Board Member of Energies, Multidisciplinary Digital Printing Institute
- Review Services IEEE Transactions on Industrial Electronics, Transactions of Power Electronics, Transactions on Energy Conversion, Transactions on Industry Applications

2. 연구의 국제화 현황 및 계획

2.2 참여교수의 국제 공동연구 실적 및 계획

*참여교수의 해당 신산업분야 국제 공동연구 계획

○ [redacted] 교수

- 일본 NineSigma Program Manager를 통해 Terahertz 대역의 반도체 개발 과제를 Teijin Limited (https://www.teijin.com) 기업으로부터 수주 예정으로, 기업이 보유한 terahertz anti-reflection coating 기술을 응용하여 고성능 THz 반도체 개발을 위한 국제 공동연구를 계획 중임. 아날로그-RF 대역의 THz 응용이라는 Disruptive 반도체 기술 연구를 산업체와 Partner로서 공동 수행함으로써, 국제 인력 교류 및 질적으로 우수한 공동 논문 출판이 가능할 것으로 기대함.
- 미국 로렌스버클리랩(LBNL) CS department 내 고성능 Computing 그룹과의 국제공동연구를 계획 중이며, 이는 반도체 소자-회로와 컴퓨팅 아키텍쳐간 서로 다른 계층의 국제공동연구로서 새로운 지능형 시스템반도체 영역에서의 국제 인력 교류 및 질적으로 우수한 공동 논문 출판이 가능할 것으로 기대함.
- UT Dallas 대학의 ZnO composite nanolayer 등 신소재 기반 multi-valued logic 소자 연구를 지난 5년간 국제공동연구로 지속해 왔음. UT Dallas 의 [redacted] 교수(신소재 계산)와 [redacted](신소재 측정/분석) 교수와 함께 정기적인 화상회의를 통해 회로 및 시스템으로의 확장연구를 수행해 나갈 예정임.
- Cyber-Crypt: Ternary (3진) hash function을 핵심기술로 보유한 덴마크 암호소프트웨어 회사의 연구개발팀과 3진법 반도체 하드웨어 기반 세계 최초의 3진수 암호코드를 탑재한 3진 암호 HW-SW 융합시스템 개발 협력 계획.

○ [redacted] 교수

- 일본 National Institute of Materials Science의 [redacted] 연구 그룹에서 성장시킨 hexagonal Boron Nitride를 이용한 신개념 소자 연구를 진행해오고 있음. Hexagonal Boron Nitride와 다른 2차원 물질들의 이종접합 구조를 이용한 초저전력 뉴로모픽 소자 연구를 진행할 예정임.

○ [redacted] 교수

- 뮌헨공대의 MBE 장비를 이용한 III-V 이종접합 헤테로 구조 성장 및 이 구조에서 발생하는 거대 2차 및 3차 비선형 전기감수율을 이용하여 비선형 메타표면 연구개발을 더 발전시켜 진행할 계획임.

○ [redacted] 교수

- 싱가포르 국책연구소인 Institute of Microelectronics와 바이오센서 및 뇌신호 검출 회로에 대해 공동연구를 진행했으며 본 사업에서 지향하는 뉴로모픽 프로세서와 집적하여 성능을 높이고 유용한 정보를 추출해 나갈 예정임.

○ [redacted] 교수

- UC Irvine과는 인메모리 컴퓨팅 회로 분야를 연구해왔으며, University of Toronto와는 딥러닝 응용을 위한 재구성 아키텍처 연구 분야를 연구해왔으며, 본 과제를 통해서 딥러닝을 위한 보다 플렉서블한 인메모리 컴퓨팅 회로 및 아키텍처 연구로 더 발전시킬 예정임.

○ [redacted] 교수

- 현재 항암치료에 사용되는 Y90의 영상화와 관련하여 지속적으로 노력해 왔으며, 현재 데이터 공유 및 연구원 방문 등을 계획하고 있음. 특히 심층신경망을 활용한 계산영상, 영상재구성 관련 연구를 강화해 나아갈 예정임.

○ [redacted] 교수

- 기존에 머신 러닝과 컴퓨터 비전 분야를 결합하여 초저해상도에서 모션을 탐지하는 기법을 연구해왔으며 이를 더 발전시킬 예정임.

○ [redacted] 교수

- Brown 대학의 [redacted] 교수, Max Planck 연구소의 [redacted] 교수와 10년이상 공동 연구를 진행함.
- 과제 기간 동안 매주 James Tompkin 교수와 화상 미팅을 통해 공동 연구 및 공동 학생 지도할 예정임.
- 과제 기간 동안 Brown 대학 및 Max Planck 연구소를 방문하여 다문제 학습 분야 협력 및 공동 논문 작성 예정임.

2.2 참여교수의 국제 공동연구 실적 및 계획

<표 3-6> 최근 5년간 국제 공동연구 실적

연번	공동연구 참여자		상대국/소속기관	국제 공동연구 실적	DOI 번호/ISBN 등 관련 인터넷 link 주소
	교육연구단 참여교수	국외 공동연구자			
1			독일/Max Planck Institute for Informatics	학술대회 논문 (CVPR): [redacted], On implicit filter level sparsity in convolutional neural networks, Proc. IEEE Conference on Computer Vision and Pattern Recognition (CVPR), 2019	openaccess.thecvf.com/content_CVPR_2019/papers/Mehta_On_Implicit_Filter_Level_Sparsity_in_Convolutional_Neural_Networks_CVPR_2019_paper.pdf
2			미국/Brown University	학술대회 논문 (ECCV): [redacted], Improving shape deformation in unsupervised image-to-image translation, European Conference on Computer Vision (ECCV), 2018.	openaccess.thecvf.com/content_ECCV_2018/papers/Aaron_Gokaslan_Improving_Shape_Deformation_ECCV_2018_paper.pdf
3			Singapore/Institute of Microelectronics, A*STAR	저널논문: High-density impedance-sensing array on complementary metal-oxide-semiconductor circuitry assisted by negative dielectrophoresis for single-cell-resolution measurement(Sensors and Actuators B-Chemical)	10.1016/j.snb.2018.03.113
4			Singapore/Institute of Microelectronics, A*STAR	저널논문: A Sub-μW/Ch Analog Front-End for Δ-Neural Recording With Spike-Driven Data Compression(IEEE Transactions on Biomedical Circuits and Systems)	10.1109/TBCAS.2018.2880257
5			USA/Jet Propulsion Laboratory;USA/Indiana University;China/Xi'an Jiaotong-Liverpool University	AAAI-17 논문 발표 (Privacy-Preserving Human Activity Recognition from Extreme Low Resolution)	aaai.org/ocs/index.php/AAAI/AAAI17/paper/download/14847/14308
6			USA/Indiana University	AAAI-18 논문 발표 (Extreme Low Resolution Activity Recognition with Multi-Siamese Embedding Learning)	aaai.org/ocs/index.php/AAAI/AAAI18/paper/download/16790/16327

2.2 참여교수의 국제 공동연구 실적 및 계획

<표 3-6> 최근 5년간 국제 공동연구 실적

연번	공동연구 참여자		상대국/소속기관	국제 공동연구 실적	DOI 번호/ISBN 등 관련 인터넷 link 주소
	교육연구단 참여교수	국외 공동연구자			
7			미국/Univ. of Texas at Austin, 독일/뮌헨 공대	Advanced Optical Materials 논문 게재	10.1002/adom.201500723
8			미국/University of California-Irvine	Mask Technique for Fast and Efficient Training of Binary Resistive Crossbar Arrays, [redacted], IEEE Transactions on Nanotechnology, ISSN: 1536-125X, 18, pp. 704-716, IEEE, July, 2019	10.1109/TNANO.2019.2927493
9			캐나다/University of Toronto	FPGA Architecture Enhancements for Efficient BNN Implementation, [redacted], Proc. of IEEE International Conference on Field Programmable Technology (FPT), December, 2018.	10.1109/FPT.2018.00039
10			USA/Microsoft; USA/Microsoft; USA/Microsoft; USA/University of Wisconsin; China/Beihang University	학술대회 USENIX ATC "Analysis of Large-Scale Multi-Tenant GPU Clusters for DNN Training Workloads"	usenix.org/system/files/atc19-jeon.pdf

2.2 참여교수의 국제 공동연구 실적 및 계획

<표 3-6> 최근 5년간 국제 공동연구 실적

연번	공동연구 참여자		상대국/소속기관	국제 공동연구 실적	DOI 번호/ISBN 등 관련 인터넷 link 주소
	교육연구단 참여교수	국외 공동연구자			
11			USA/Purdue University; Canada/University of Toronto; USA/Purdue University; USA/Google	학술대회 ASPLOS "StreamBox-HBM: Stream Analytics on High Bandwidth Hybrid Memory"	dl.acm.org/doi/pdf/10.1145/3297858.3304031?download=true
12			대만/National Taiwan University (NTU)	Comprehensive Electric-Thermal Photovoltaic Modeling for Power Hardware-in-the-Loop Simulation (PHILS) Applications	10.1109/TIE.2017.2682039
13			대만/National Taiwan University (NTU)	Step-charging technique for CC/CV mode battery charging with low-cost control components in IPT system	10.1049/iet-pel.2018.5450

2. 연구의 국제화 현황 및 계획

2.3 외국 대학 및 연구기관과의 연구자 교류 실적 및 계획

2.3 외국 대학 및 연구기관과의 연구자 교류 실적 및 계획

*참여교수별 외국 대학/연구기관과의 교류 실적 및 계획

○ [redacted] 교수

- 미국 로렌스버클리랩 (LBNL) CS department 의 High-performance computing group (Leader, PI: [redacted]) 에서 먼저 교류 의사 전달. 기존 연구결과물인 2015년 IEEE T-ED 논문(단장 대표업적 참조)을 보고 2017년 최초접촉. 3진법 반도체가 상용화 가능성이 높은 기술이기 때문에 최상위 반도체 설계 계층인 Computer Architecture 연구에 활용 가능할 것으로 판단 먼저 접촉하였으나, 당시 우리 자체적으로 기술적 완성도를 높이는 단계여서 추후 교류 계획을 논의하는게 좋을 것으로 판단함. 본 사업을 통해 T-CMOS 소자 기반 차세대 Computing Platform 연구를 주제로 핵심 기술 교류를 위한 정기 학생파견 및 공동 워크샵 개최 계획.
- ANAFLASH: Flash memory 기반 뉴로모픽 하드웨어 설계 벤처회사 (미국 San Jose 소재)에서 3진법 반도체 기술과의 협력 및 교류 의사 전달.
- Cyber-Crypt: Ternary (3진) hash function을 핵심기술로 보유한 덴마크 암호소프트웨어 회사의 미래기술 연구개발팀으부터 Nature Electronics 논문의 3진법 반도체 하드웨어 기반, 세계최초의 3진수 암호코드를 탑재한 3진 암호 HW-SW 융합시스템 개발 협력 계획.

○ [redacted] 교수

- University of Southern California (USC) 의 [redacted] 초청으로 세미나 발표 (2018.02). 향후 딥러닝의 수학적 분석 및 해석 주제로 연구 협력 및 교류를 수행할 계획임.
- University of California San Diego (UCSD) 의 [redacted] 초청으로 세미나 발표(2018.02). 현재 UCSD 의 [redacted] 랩에 방문연구원으로 연구년 수행 중이며, 인공지능 기술을 이용한 시각정보처리 주제로 연구 협력 및 교류를 지속할 계획임.
- UNIST-UCSD Smart Transportation Innovation Program 교류 워크샵에서 시각정보처리 주제로 발표(2018.03).

○ [redacted] 교수

- University of Toronto의 [redacted] 교수 랩과 딥러닝 가속 기반 연구 협의 및 교류를 가질 예정임.

○ [redacted] 교수

- National Ilan Univerity의 [redacted] 교수와 고주파 컨버터 개발 진행 (이메일 및 미팅 자료).
- 대만의 젊은 교수진인 [redacted] 교수와 함께 국제학회인 ICPE IEEE ECCE-Asia 2019 학회에서 Educational Tutorial을 함께 강연함 (이메일 및 강연자료). National Taiwan University의 [redacted] 교수와 PV Powe Generation 관련 연구 협력 진행 중 (최근 공동 논문 투고).

○ [redacted] 교수

- Indiana University의 교수와 함께 AAAI에 논문을 제출하는 등 컴퓨터 비전 분야와 머신 러닝 분야에서 연구를 진행해왔음. 앞으로는 구글 브레인의 로보틱스 팀 및 Stone Brook University의 컴퓨터 사이언스부서와 함께 AI관련 연구를 더욱더 활발히 진행하며 교류를 가질 예정임.

○ [redacted] 교수

- UNIST-U.C. San Diego Smart Transportation Innovation Program 교류. 5G Network 기반 인공지능 교통 제어 시스템 관련 연구를 진행해왔으며, 정기 교류회를 개최하여 참석하였음. 앞으로는 스마트 차량과 제어 시스템을 위한 인공지능 하드웨어-소프트웨어 연구를 활발히 진행하며 교류를 가질 예정임.
- KAIST, Tsinghua, Keio 대학과 매년 System-on-Chip 개발에 관한 교류회를 정기적으로 해왔음. 앞으로는 아날로그 및 디지털 회로의 혼합을 위한 기술 교류회를 가질 예정.

Ⅳ. 산학협력 영역

1. 산학공동 교육과정

1.1 산학공동 교육과정 구성 및 운영 계획

Ⅳ. 산학협력 영역

1. 산학공동 교육과정

1.1 산학공동 교육과정 구성 및 운영 계획

우리 사업단은 산학공동 교육과정 구성 및 운영을 위하여 교육연구단 전체의 비전과 목표와 정합성을 갖는 다음과 같은 비전과 목표를 제시하고 이를 달성하기 위한 전략을 수립하고자 한다.

- 비전: 초절전 뇌모방 시스템 HW-SW 융복합 혁신인재 양성
- 목표: 지능형반도체 **'글로벌 리딩 이노베이터 (Global Leading Innovator)'** 로의 도약
- 전략: 1. 핵심 알고리즘-반도체 지식 기반 자기주도형 교육-연구의 선순환 구현
  2. 산업체의 실수요에 대한 창의적인 아이디어 제시 방법 교육
  3. 지능형반도체 분야 세계 수준의 교육과 산업체 경험을 통한 글로벌 리더 양성

(1) UNIST 산학협력단 창업인재육성 프로그램

○ 창업형 인재 육성을 위한 프로그램 지원

- UNIST는 기술창업교육센터와 창업보육센터에 연간 10억여 원을 지원하며 기술사업화를 강조하고 있으며, 2015년 미국 4개 기관 (UC Berkeley, UC Irvine, UIUC, George Washington University)을 시작으로 기술사업화를 위한 네트워크 및 플랫폼 구축에 집중, 본부 산학협력단 창업팀을 중심으로 관련 해외 네트워크를 확장 중임.(그림 4.1-1)
- 또한, 연구실 연계형 학내 초기 창업 지원 프로그램을 마련하여 대학 내 창업을 장려하고 있으며, 대표적으로 네이버 등 기업체와 연계하여 산업체 엔지니어와 본 사업단 참여 교수들로 이루어진 기술창업위원회를 구성, 기술 중심 학내 스타트업 발굴을 육성하고 있음. 특히, 네이버로부터 창업 관련 협약을 통해 창업 보육 지원 공간, 협업, 교육, 서버, 투자 지원을 받고 있음.

<그림 4.1-1> UNIST 산학협력단 창업팀의 글로벌 네트워크 협력 구축

- 본 사업단은 학생들의 지능형 반도체 관련 창업을 적극적으로 지원하기 위해 교내 창업진흥센터의 창업 프로그램을 통하여 공간 및 재원을 마련하고 해외 유수의 창업센터에 장/단기로 파견 연수를 지원함.

○ **전문화 및 목표 달성을 위한 차별성**

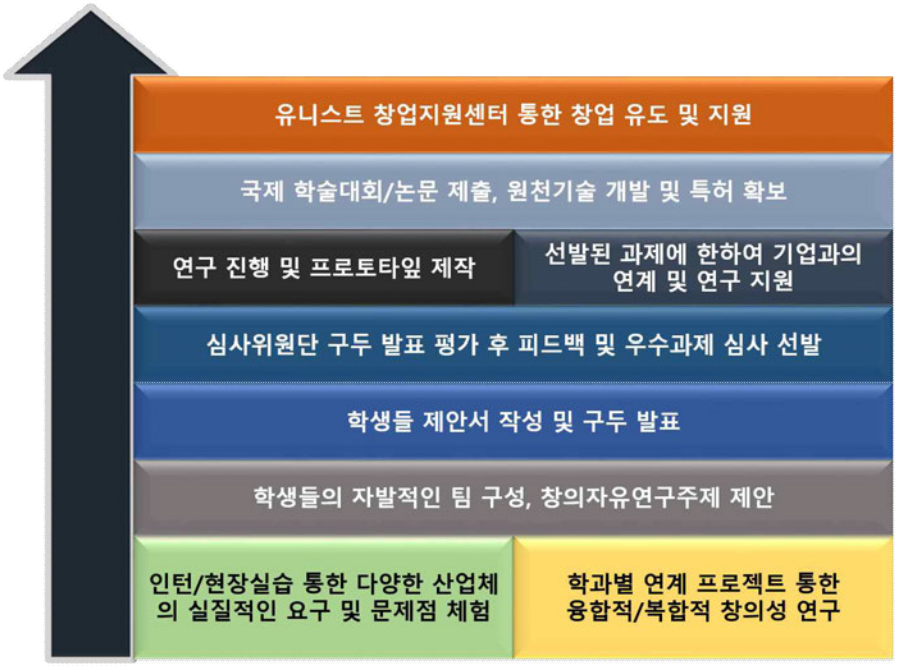
- 지능형(인공지능) 반도체 기술의 빠른 시장진입을 목표로 하며 신사업뿐만 아니라 기존의 주력산업 혹은 연구 분야에서의 수요, 문제점, 연구 방향 등을 학생이 주도적으로 찾고 창의적인 아이디어로 해결 개선・개발 방안을 빠른시간에 산업체에 적용할 수 있는 지원 프로그램의 방향이 세계적으로 독보적인 차별성을 갖는 전문화된 지원환경임.
- 이를 바탕으로, 강의실에서 습득한 지식을 응용하여 새로운 비즈니스와 연구 결과물을 창출할 수 있는 영역을 발굴할 수 있음.
- 또한, 기존 본부 산업인공지능 연구센터를 적극적으로 활용하여 학생들이 참여할 수 있는 대회, 포럼, 학회 등을 제공 가능한 점이 독보적인 차별성임.

(2) 신설 프로그램 계획

본 교육연구단이 앞으로 신설할 프로그램들은 학생들에게 기업과의 협력을 통해 기업문화, 조직, 현장업무를 실제 경험하는 것을 목적으로 활용되는 것이 가장 큰 강조점이자 차별성임. BK사업을 통해 신설될 산학공동 교육과정과 산업체 인턴십 프로그램들은 학생들에게 팀 형태로 회사 혹은 학과별 연계 프로젝트의 문제점을 파악, 해결책을 제시할 수 있는 기회를 제공하며, 참여기업은 관련자료 제공 및 프로젝트 진행을 도울 수 있는 환경을 갖춤.

○ **창의자율연구 교육 개설 및 운영 계획**

- 학생별로 두 가지 트랙의 경험을 통해 문제점 파악. 전반적인 학부와의 연계 프로젝트를 통하여 인공지능과 시스템 반도체의 융・복합적 수요와 문제점을 파악하여 창의적인 연구방향을 제시함. 산업체 인턴 및 현장실습을 통하여 다양한 주력・신산업의 인공지능에 대한 실질적인 필요성과 현재의 문제점을 파악하여 창의적인 연구 및 개발 방안 모색.
- 자발적인 팀 구성으로 창의자율연구 주제를 정하고 문제점과 개선・개발・연구 방향의 적합성 및 기대효과를 제안하고 교수진과 산업체 관련인으로 구성된 위원회에 발표, 위원회의 구두・서면 발표심사를 통한 평가 및 연구 진행 방향을 조정함.
- 학생별로 선정한 창의자율연구 주제의 혁신 기술・제품의 컨셉 도출, 구현, 검증 연구 진행 및 프로토타입 제작하여 결과물 발표, 국제 학술대회 및 논문 제출 1편을 졸업요건으로 정함.
- 또한, 우수 결과물을 선정하여 ISSCC, VLSI 등 유명 학회 참석 및 시연 기회 제공하며, 유니스트 창업지원센터와의 연계 통한 창업 유도 및 지원 계획임.
- 본 교육연구단에서 선발한 과제에 한하여 기업과의 연계 및 연구 지원을 계획하고 있으며, 학교는 연구 공간과 시설 및 연구비 일부를 지원하며, 기업은 프로젝트 진행을 도움과 필요시 연구비를 지원함.
- 창의자율연구의 원천기술 개발 및 특허 출원으로 다양한 분야의 지능형(인공지능) 반도체 기술 개발 도모함.



<그림 4.1-2> 창의자율연구 운영 개요도

○ **산학 연계 인력양성 프로그램 및 산업체 인턴십**

- 지능형 반도체 산업 전문가를 초빙하여 현장 실습과 프로젝트 멘토링을 시행하고, 해당 산업체가 보유한 측정 장비, 하드웨어 집적장비 및 SW 등 우수한 연구 개발 및 교육용 인프라를 충분히 활용할 계획임.
- 대표적인 산학협력 연계조직으로, 네이버 등 산업체 엔지니어와 참여 교수들로 이루어진 진로 위원회를 구성하였고, 인턴십 등을 통해 산업체의 수요를 만족시키는 프로젝트 중심 교육 프로그램을 설계하고 있으며, 학생 경진대회 개최 등을 위하여 산업체의 기술 지원과 후원을 내용으로 한 협약을 체결함.
- 경영학부 및 기술경영전문대학원과 협력하여 학내 창업을 육성하고자 경영, 투자심사, 특허 관련 인력을 초빙하여 법규, 시장조사, 마케팅, 사업계획서 작성, 투자 유치 등을 강의하는 교과목 신설을 검토 중임.
- 삼성전자 반도체 연구소/종합기술원 및 Data & Information Technology (DIT), SK 하이닉스 미래 반도체 기술연구소 등 글로벌 선도수준의 국내 반도체 산업체와 함께 산학연 다학제융복합 커리큘럼 구성을 통한 지능형 뉴로모픽 반도체 인력양성 프로그램 협력방안도 검토 중임.

2.2 특허, 기술이전, 창업 실적의 우수성

<표 4 2> 최근 5년간 이공계열 참여교수 특허, 기술이전, 창업 실적

연번	참여교수명	연구자등록번호	전공분야 / 세부전공분야	실적구분	특허, 기술이전, 창업 상세내용
	특허, 기술이전, 창업 실적의 우수성				
1			전기공학 / 반도체소자/회로	특허	① 발명자: [redacted]
					② 특허명: Ternary Digit Logic Circuit
					③ 등록국가: 미국
					④ 등록번호: 10,133,550
					⑤ 등록연도: 2018년
	종래의 2진수 디지털 논리의 근간인 CMOS 소자의 전류-전압 특성을 3진수 논리 연산이 가능하도록 고안한 3진법 반도체의 개념특허로서, 현재 디지털 시스템의 근간인 2진 CMOS 소자 및 회로 구성을 그대로 가져가면서도 3진법 논리연산이 가능하여, 진수 증가에 따른 정보처리밀도 향상에도 회로 구성이 복잡해지지 않아 power density 문제를 근본적으로 해결할 수 있는 창의적이고 혁신적인 기술임. 본 특허는 유니브레인(UniBrain) 교육연구단의 비전인 새로운 패러다임을 제시할 수 있는 신개념 소자-회로 핵심 기술이 되는 “3진법 반도체”의 동작원리 및 회로 구성에 대해 최초로 다루고 있는 원천 특허임. 특히, CMOS 반도체 소자 및 회로 분야에서 20년간 연구개발 경력을 바탕으로 신개념 전류-전압 특성을 실제 구현하기 위해 off-상태의 접합 밴드간 터널링 (band-to-band tunneling, BTBT) 누설전류의 활용을 구체적인 실시 예로 제시, power density를 1/1000 이하로 낮출 수 있는 기술을 주책임저자로 발명함. 이 기술은 현재 반도체 산업의 문제 해결 및 미래 지능형 뉴로모픽 반도체 산업의 패러다임을 전환할 수 있는 핵심원천기술로서 기여함.				
2			전기공학 / 반도체소자/회로	창업	① 창업자 : [redacted]
					② 창업기술명: 3진법 반도체 제조 및 회로 디자인
					③ 창업회사명: ㈜터넬
					④ 창업자본금: 20,000천원
					⑤ 창업연도: 2019년
	기술이전을 통한 3진법 반도체 제조 및 디자인 원전기술 IP 확보를 위해, '3진수 논리회로'외 8건의 3진법 반도체 원천기술을 기반, 수십건의 패밀리 특허 출원 및 등록 진행 중으로, 반도체소자-회로-시스템 각 계층별 원천특허 포트폴리오를 구성하여 특허권 확보 및 보호 진행 중임. 본 유니브레인(UniBrain) 교육연구단에서 지향하는 새로운 패러다임을 제시할 수 있는 뉴로컴퓨팅 HW-SW 융복합 시스템의 핵심 아키텍처 기술을 확보하고, 이를 사업화 하고자 CEO로서 창업함. 또한, ‘글로벌 산학연 공동연구’의 핵심 기술창업기업으로서, 이를 기반으로 글로벌 대학, 연구소, 기업과의 기술 교류 및 산학 연구협력 추진 예정임: [미국 로렌스버클리랩(LBNL)] - T-CMOS 소자 기반 차세대 Computing Platform 연구 , 핵심 기술 교류를 위한 공동 워크샵 개최 등 협력확대 계획. [ANAFLASH] - 실리콘밸리 소재 FLASH 메모리기반 AI 칩 IP 벤처업체로 메모리 기반 뉴로모픽 기술 협력 확대 계획.				

연번	참여교수명	연구자등록번호	전공분야 / 세부전공분야	실적구분	특허, 기술이전, 창업 상세내용
	특허, 기술이전, 창업 실적의 우수성				
	[Cyber-Crypt] – 덴마크 암호소프트웨어 회사로, 3진 hash function을 핵심기술로 보유, 3진수 암호코드를 탑재한 3진 암호HW-SW 융합시스템 개발 협력 확대 계획.				
3			전기공학 / 반도체소자/회로	특허	① 발명자 [redacted] ② 특허명: 터널링 전계효과 트랜지스터 및 그 제조방법 ③ 등록국가: 대한민국 ④ 등록번호: 10-2039630 ⑤ 등록연도: 2019년
	기존 터널링 전계효과 트랜지스터의 가장 큰 문제인 낮은 구동 전류 문제를 해결하기 위한 신개념 초절전 터널링 전계효과 트랜지스터 발명임. 터널링 전계효과 트랜지스터는 기본적으로 전류가 전위 장벽을 뚫고 지나가는 양자역학적 터널링 현상을 이용해 통해서 흐르기 때문에, 구동 전류가 낮을 수밖에 없음. 이는 초저전력 동작이라는 터널링 전계효과 트랜지스터의 큰 장점에도 불구하고 지금까지 상용화되지 못한 가장 큰 문제점임. 본 발명은 이를 해결하기 위해서 터널링이 발생하는 부분에 국지적인 도체 영역을 형성하여 터널링 전류를 극적으로 향상시킬 수 있는 매우 독창적이고 혁신적인 방법을 제시하고 있음. 본 특허에서 제시된 소자 아이디어는 본 교육연구단의 목표인 '초절전 지능형 뇌모방 시스템' 구현을 위한 소자로 확장하여 활용 가능할 것으로 판단하며, 관련하여 추가적인 연구를 수행할 예정임.				

연번	참여교수명	연구자등록번호	전공분야 / 세부전공분야	실적구분	특허, 기술이전, 창업 상세내용
	특허, 기술이전, 창업 실적의 우수성				
4			전자/정보통신공학 / 광전자	특허	① 발명자: [redacted] ② 특허명: 광대역 비선형 광학 응답을 갖는 광 변조 소자 ③ 등록국가: 대한민국 ④ 등록번호: 10-2040881 ⑤ 등록연도: 2019년
	본 발명은 이종접합헤테로구조기반의 세개의 양자우물 단위구조로 설계된 구조에 유도되는 거대 2차 비선형 전기감수율 (2nd order nonlinear susceptibility) 및 Quantum Confined Stark Effect 에 의해 외부 전기장에 따라 양자우물구조의 전자 에너지 준위 변조 및 이에 따른 2차 비선형 전기감수율의 peak 파장 위치를 전압에 따라 조절 및 광대역에 유도가 가능한 반도체 구조를 최초로 제안함. 본 발명에서 제안된 반도체 구조에 전압인가가 가능한 플라즈모닉 공진구조를 접목하여 전압에 따른 능동적 비선형반응 조절이 가능한 능동형 비선형 메타표면 구조를 제안하였음. 이러한 능동 비선형 메타표면을 이용하여 중적외선 광대역에 거대 2차 비선형 반응을 전압에 따라 유도할 수 있으며, 이를 이용하여 광대역 고효율 제2고조파 발생을 유도할 수 있음. 본 발명을 이용하여 양자폭포레이저 (quantum cascade laser) 로 구현하기 힘든 Mid-Wave IR 영역에 비선형 광원으로 활용할 수 있으며, 이를 이용하여 중적외선 영역 molecule 센서 및 가스 센서에 적용할 수 있음.				
5			전자/정보통신공학 / 회로및시스템	특허	① 발명자: [redacted] ② 특허명: Method and apparatus for suppressing background light in time of flight sensor ③ 등록국가: 미국 ④ 등록번호: 9786252 ⑤ 등록연도: 2017년
	본 특허는 실외광에 취약한 3D 센서의 단점을 보완할 수 있는 회로를 도시함. 3D 센서의 원리는 빛의 이동 시간을 측정하여 거리로 환산하는 것인데 시스템에서 조사한 빛 외에 태양광 등에서 들어오는 빛은 노이즈로 작용하여 센서의 동작을 방해함. 실외광은 공통 모드 신호로 동작하므로 두 신호를 차분한 값만을 누적하는 회로를 집적하여 해결하는 방식을 제안하였음.				

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>특허, 기술이전, 창업 상세내용</td></tr>
<tr><td colspan="5">특허, 기술이전, 창업 실적의 우수성</td></tr>
<tr><td rowspan="2">6</td><td></td><td></td><td>전자/정보통신공학
회로및시스템</td><td>특허</td><td>① 발명자: [redacted]
② 특허명: Depth sensing apparatus and method
③ 등록국가: 미국
④ 등록번호: 9207065
⑤ 등록연도: 2015년</td></tr>
<tr><td colspan="5">본 특허는 3D 센서 내의 픽셀 신호를 차분하여 실외광으로 인해 발생한 노이즈를 제거하는 회로를 도시함. 차분한 값을 저장하기 위해 아날로그 메모리가 필요하므로 센서의 면적이 크게 증가하는 단점이 있어 면적 증가를 최소화하기 위해 픽셀 내부에 값을 저장할 수 있도록 피드백을 걸어주는 회로임.</td></tr>
<tr><td rowspan="2">7</td><td></td><td></td><td>컴퓨터학
신경회로망구현</td><td>특허</td><td>① 발명자: [redacted]
② 특허명: 연산 속도를 향상시킨 SIMD MAC 유닛, 그 동작 방법 및 SIMD MAC 유닛의 배열을 이용한 콘볼루션 신경망 가속기
③ 등록국가: 대한민국
④ 등록번호: 10-1981109
⑤ 등록연도: 2019년</td></tr>
<tr><td colspan="5">본 발명은 AI 가속기를 FPGA (Field-Programmable Gate Array) 상에서 구현할 때에, 성능 bottleneck이 되는 MAC (Multiply-Accumulate) 유닛의 활용도를 2배까지 향상시키면서, 동일한 FPGA로 AI 응용의 연산속도를 최대 2배까지 향상시킬 수 있게 해주는 기법을 세계 최초로 제안함. AI 응용에서는 연산 정밀도를 8비트 정도로 낮추더라도 인식률의 저하가 거의 없는 경우가 많은데, FPGA의 MAC은 대부분 17비트 이상의 곱셈과 덧셈을 지원할 수 있도록 만들어져 있다. 이를 곱셈 알고리즘을 약간 수정함으로써 하나의 MAC 유닛에서 2개의 곱셈을 수행할 수 있도록 함. AI 가속기를 위한 FPGA에 대한 관심이 점점 더 증가하고 있는 가운데에, 이러한 FPGA 성능 향상 기법은 FPGA 기반 AI 가속기 응용 전반에 적용이 가능함.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>특허, 기술이전, 창업 상세내용</td></tr>
<tr><td colspan="5">특허, 기술이전, 창업 실적의 우수성</td></tr>
<tr><td rowspan="2">8</td><td></td><td></td><td>컴퓨터학
신경회로망구현</td><td>특허</td><td>① 발명자: [redacted]
② 특허명: 확률적 컴퓨팅 곱셈 알고리즘을 이용한 신경망 가속 방법 및 신경망 가속기
③ 등록국가: 대한민국
④ 등록번호: 10-2023095
⑤ 등록연도: 2019년</td></tr>
<tr><td colspan="5">본 발명은 확률적 계산기법에 기반한 곱셈의 연산속도와 정확도를 기존 방법에 비해서 적어도 수백배 이상 향상시킨 기법임. 현재 가장 많이 사용되는 AI 가속기들은 모두 디지털 회로로 구현된 것으로서, 빠른 처리속도를 얻기 위해서는 많은 개수의 곱셈 및 덧셈 연산이 필수적임. 한편 AI 가속기가 항상 높은 정확도를 요구하는 것은 아니고, 대부분의 딥뉴럴넷은 8비트 이하로도 충분한 성능을 내고 있음. 이러한 낮은 비트수의 연산에서는 확률적 계산 기법을 이용하여 디지털 회로보다 훨씬 저비용, 저전력으로 곱셈/덧셈 연산을 하는 것이 가능한데, 본 발명은 기존 확률적 계산 기법의 낮은 정확도 문제를 근본적으로 해결함으로써 기존 확률적 계산 기법 곱셈기보다 훨씬 높은 속도와 정확도를 얻는 것을 가능케 할 뿐만 아니라, 디지털 구현에 비해서도 훨씬 비용 및 에너지 효율적인 계산을 가능케 함.</td></tr>
<tr><td rowspan="2">9</td><td></td><td></td><td>전자/정보통신공학
영상신호처리</td><td>기술이전</td><td>①발명자: [redacted]
②이전 기술명: LED 전광판 소비전력 절감을 위한 임베디드 영상처리 알고리즘
③기술이전 회사: 노아엘이디
④기술이전 액수: 10,000 천원
⑤기술이전연도: 2018년</td></tr>
<tr><td colspan="5">인간 시감 특성을 이용하여 인지하는 밝기 저하 없이 옥외 LED 전광판의 소비전력을 저감하는 기술. 영상 신호 분석을 통하여 저조도 영상, 고저도 영상, 영상 scene 변화 등에 적응적으로 적용되는 기술. HW 설계 후 칩 개발. 옥외 LED 전광판 구동 시스템에 적용. 울산 광역시 울산대공원 설치 옥외 LED 관리하고 있는 중소기업에 기술이전. 향후 옥외 LED 사업에 확대 적용 계획. 지역 내 중소기업 활성화에 기여함.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>특허, 기술이전, 창업 상세내용</td></tr>
<tr><td colspan="5">특허, 기술이전, 창업 실적의 우수성</td></tr>
<tr><td rowspan="2">10</td><td></td><td></td><td>전자/정보통신공학
영상신호처리</td><td>창업</td><td>①창업자: [redacted]
②창업기술명: 빔 스플리터를 이용한 인공신경망 학습 데이터 생성 방법 및 장치
③창업회사명: 세이프에이아이 솔루션즈
④창업자본금: 5,000 천원
⑤창업연도: 2019년</td></tr>
<tr><td colspan="5">서로 다른 파장에서 동작하는 다수의 카메라를 포함한 광학 시스템을 이용하여 정합된 다수의 파장의 영상 취득하고, 영상처리 기술을 이용하여 다수의 파장의 영상에 인공지능 학습에 필요한 annotation을 자동으로 수행하는 기술. 인공지능을 이용한 산업안전 솔루션을 제공하는 교원 창업 기업에 기술 이전. 일반 카메라로 작업자의 동작을 분석하기 어려운 작업장내 산업 안전 사고 방지에 사용되는 인공지능 기술 개발에 적용. 현재 다수의 기업과 작업장 내 파일럿 적용 검토 진행중.</td></tr>
<tr><td rowspan="2">11</td><td></td><td></td><td>전기공학
전력전자</td><td>특허</td><td>①발명자: [redacted]
②특허명: 멀티레벨 컨버터의 전압을 제어하는 방법 및 장치
③등록국가: 대한민국
④등록번호: 10-1884094
⑤등록연도: 2018년</td></tr>
<tr><td colspan="5">제안하는 특허의 1차 측 회로는 NPC 토폴로지를 포함하고 2차 측 회로는 풀 브릿지를 포함하는 멀티 레벨 컨버터의 전압을 제어하는 방법임. 구체적으로는 1차 측 전압의 상승 구간에서 상기 1차 측 전압을 멀티 레벨로 제어하기 위한 복수의 스위치를 제1 스위칭 패턴에 따라 제어하는 단계를 가짐. 또한, 1차 측 전압의 하강 구간에서 상기 복수의 스위치를 제2 스위칭 패턴에 따라 제어하는 단계를 포함하며 마지막으로 제1 스위칭 패턴 및 제2 스위칭 패턴은 상기 상승 구간의 전압 파형과 상기 하강 구간의 전압 파형이 서로 대칭성을 가지지 않도록 설정됨. 이를 통해 출력단의 양극성 전압을 단일단 멀티레벨 컨버터로 효과적으로 제어할 수 있으며, 전력밀도가 상승하고 컨버터의 제작 단가가 줄어드는 장점을 기대할 수 있음.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>전공분야
세부전공분야</td><td>실적구분</td><td>특허, 기술이전, 창업 상세내용</td></tr>
<tr><td colspan="5">특허, 기술이전, 창업 실적의 우수성</td></tr>
<tr><td rowspan="6">12</td><td rowspan="6"></td><td rowspan="6"></td><td rowspan="3">전자/정보통신공학</td><td rowspan="5">특허</td><td>①발명자: [redacted]</td></tr>
<tr><td>②특허명: 행동인식 기반 해상도 자동조절 카메라 시스템, 행동인식 기반 해상도 자동조절 방법 및 카메라 시스템의 영상 내 행동 자동인식 방법</td></tr>
<tr><td rowspan="4">정보통신</td></tr>
<tr><td>③등록국가: 대한민국</td></tr>
<tr><td>④등록번호: 10-1876433</td></tr>
<tr><td>⑤등록연도: 2018년</td></tr>
<tr><td colspan="6">본 발명은 저해상도 영상 내의 인간 행동을 인식하는 기술과 이를 기반으로 하여 카메라의 촬영 해상도를 자동으로 조절하는 카메라 시스템에 관한 것으로서, 본 발명의 행동인식 기반 해상도 자동 조절 카메라 시스템은 고해상도 학습 영상을 바탕으로 저해상도 영상 내의 인간행동을 인식하는데 기초가 되는 학습 데이터를 생성하고, 학습 데이터로부터 인간행동 인식 모델을 생성하는 데이터서버 및 저해상도 영상을 촬영하고, 상기 데이터서버로부터 전송 받은 인간행동 인식 모델을 이용하여 저해상도 영상 내 인간행동을 인식하는 제1 행동인식을 통해 위기상황으로 판단되면, 기존 해상도 보다 고해상도 모드로 변경하여 영상을 촬영하는 행동인식 기반 해상도 자동조절 카메라를 포함할 수 있음. 따라서, 본 발명은 피사체에 대한 프라이버시를 보호할 수 있고, 카메라 배터리 소모를 줄이고, 저장 공간의 효율적 활용이 가능하게 함.</td></tr>
<tr><td rowspan="6">13</td><td rowspan="6"></td><td rowspan="6"></td><td rowspan="3">전자/정보통신공학</td><td rowspan="5">창업</td><td>①창업자: [redacted]</td></tr>
<tr><td>②창업기술명: 인공지능 소프트웨어, 딥러닝 기술</td></tr>
<tr><td rowspan="4">정보통신</td></tr>
<tr><td>③창업회사명: ㈜이고비드</td></tr>
<tr><td>④창업자본금: 91,500 천원</td></tr>
<tr><td>⑤창업연도: 2016년</td></tr>
<tr><td colspan="6">초저해상도영상인식기술세계최초확보(AAAI2017발표), 초저해상도영상인식기술 세계무대 실시간데모(ICCC CVPR), TIPS프로그램선정, 초저해상도영상인식기술 세계최고수준확보(AAAI2018), Video anonymization 세계최초기술확보(ECCV2018), 인공지능기반 전자현미경 자동제어 기술 세계 최초 확보(M&M2019학회)</td></tr>
</table>

2.3 산학협력을 통한 (지역)산업문제 해결 실적의 우수성

<표 4 3> 최근 5년간 참여교수 (지역)산업문제 해결 대표실적

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>세부전공분야</td><td>(지역)산업문제</td></tr>
<tr><td colspan="4">실적의 적합성과 우수성</td></tr>
<tr><td rowspan="2">1</td><td></td><td></td><td>반도체소자/회로</td><td>기존 반도체 소자의 소형화 및 고집적화에 따른 높은 소모전력</td></tr>
<tr><td colspan="4">현재 반도체 산업의 문제 해결 및 패러다임을 전환할 수 있는 기술 개발을 위해 삼성전자 미래기술육성센터의 반도체 지정테마로 선정된 산학협력 과제로서, 본 과제를 통해 기존 2진법 소자 대비 높은 정보밀도를 가지면서도 소모전력을 혁신적으로 낮출 수 있는 신개념의 3진법 반도체 소자기술을 개발함. 본 기술은 현재 2진법 반도체 소모전력의 주요 원인인 누설전류를, 오히려 새로운 상태를 구현하는데 활용하는 창의적인 발상의 전환을 통해, 신개념의 절전모드에서 동작하는 초절전 3진법 반도체로서, 기존의 상용 반도체 파운드리를 그대로 활용하여 3진법 반도체 소자 및 집적회로 기술을 구현했을 뿐만 아니라, 대면적으로 제작되어 높은 신뢰성 또한 입증함으로써 상용화 가능성까지 보임. 본 실적은 소자-회로-시스템 각 분야의 참여교수인 김경록, 장지원, 김성진, 이규호 교수와 함께 융복합 연구를 통해 도출되었으며, 이러한 융복합 교육연구를 통해 2진법에서 3진법으로의 반도체 기술의 새로운 패러다임을 제시하였다는 점에서, 우리 초절전 지능형 뇌모방 시스템 공학단의 비전에 부합하며,새로운 기술을 선도했다는 점에서 ‘리딩 이노베이터’로의 도약을 목표로 한 본 교육연구단의 목표와도 적합한 매우 우수한 실적임.</td></tr>
<tr><td rowspan="2">2</td><td></td><td></td><td>반도체소자/회로</td><td>초절전 파운드리 소자의 성능/신뢰성 최적화 방법론 부재</td></tr>
<tr><td colspan="4">반도체 소자의 소형화에 따라 소자의 성능 향상을 성취해 왔지만 미세화된 나노소자의 신뢰성은 취약해졌으며, 그 평가의 기준 또한 모호하여 기존의 반도체 파운드리 공정을 통해 제작된 대량의 반도체 소자를 평가함에 있어 실질적인 신뢰성 평가환경이 미비함. 또한, 성능과 신뢰성 두가지 평가 항목 간의 trade-off 상관관계 분석, design flowchart 기반 optimal design window와 같은 명확한 최적화 framework이 제시되어 있지 않음. 이에 따라, 핵심 공학 지식에 기반한 반도체 소자의 변수를 분석하여 반도체 소자의 성능/신뢰성 최적화 방법론을 제시하고 이를 회로 계층까지 적용시킬 수 있는 기술을 개발 중임. 본 기술은 차세대 초절전 파운드리 소자들에 보편적으로 적용 가능한 실효성 있고 구체적인 성능/신뢰성 평가를 위한 정략적 수치화 연구를 진행하며, 이를 기반으로 소자-회로-시스템 전체 체계 융합 플랫폼 기반 성능/신뢰성을 검증/피드백 과정을 거쳐 최적화할 수 있는 방법론을 구축 중이며 이는 미래 지능형 반도체 분야에서 핵심적으로 활용될 초절전 소자 및 회로의 성능/신뢰성 최적화 융복합 기술이므로, 지능형 반도체 기술의 '리딩 이노베이터'로의 도약에 적합함.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>세부전공분야</td><td>(지역)산업문제</td></tr>
<tr><td colspan="4">실적의 적합성과 우수성</td></tr>
<tr><td rowspan="2">3</td><td></td><td></td><td>회로및시스템</td><td>원거리 감지를 위한 3D 센서 개발</td></tr>
<tr><td colspan="4">국내의 대표적인 반도체 기업인 삼성전자에서 모바일 기기나 차량에서 거리 영상을 획득할 수 있는 3D 센서를 연구개발 중임. 3D 센서는 지능형 시스템 반도체의 핵심 기술 중 하나인 아날로그 혼성신호 회로를 기반으로 만들어짐. 현재까지 개발된 3D 센서는 원거리 감지를 위해 크기가 큰 초고감도 소자를 사용하며 이로 인해 고해상도 영상을 촬영하기 어려운 단점이 있었으나 산학협력을 통해 초소형 회로를 개발하여 해상도를 향상시킴.</td></tr>
<tr><td rowspan="2">4</td><td></td><td></td><td>회로및시스템</td><td>3D 센서에서의 실외광 문제 해결책 제시</td></tr>
<tr><td colspan="4">국내의 대표적인 반도체 기업인 SK 하이닉스에서도 3D 센서를 개발 중이나 태양광에 민감하여 실외에서는 사용이 어려운 단점이 있음. SK 하이닉스와의 산학협력을 통해 실외광을 제거할 수 있는 새로운 구조의 3D 센서를 개발하고 있으며 이는 지능형 시스템 반도체 기술 발전에 큰 기여가 될 것으로 기대함.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>세부전공분야</td><td>(지역)산업문제</td></tr>
<tr><td colspan="4">실적의 적합성과 우수성</td></tr>
<tr><td rowspan="2">5</td><td></td><td></td><td>시각정보처리</td><td>극한 수중환경에서 영상의 가시성 복원</td></tr>
<tr><td colspan="4">기존의 연구가 주로 대기중 일반 영상의 화질 복원을 목표로 하고 있는데 반해, 대기보다 훨씬 가시성이 저하되는 극한 수중 환경에서 영상의 화질을 복원하는 도전적인 연구 주제의 독창성을 인정받아 권위있는 삼성미래기술육성사업에 PI로 과제가 선정되어 수중 영상으로부터 딥러닝 기술을 이용하여 시각정보를 효과적으로 복원 및 개선하는 연구를 수행하고 있음. 본 연구에서 개발하고자 하는 기술은 다양한 수중 및 해양 응용 분야에서 기반 기술로 활용 될 수 있으며 공공 분야에서는 해양 자원 탐사, 수중 구조물 건설 및 관리 등의 작업에 활용 가능하고, 선박 침몰 등 해양 재난 상황에서 인명 구조 등 안전 작업에도 필수적으로 활용 가능할 것으로 예상함. 이러한 점은 BK 사업을 통하여 인류의 삶에 공헌하는 실용적인 학문 및 기술을 연구하는 인력을 양성하는 목표에 잘 부합한다고 판단함.</td></tr>
<tr><td rowspan="2">6</td><td></td><td></td><td>영상신호처리</td><td>울산 소재 가스사출몰딩 제조업체 불량률 감소</td></tr>
<tr><td colspan="4">인공지능과 영상처리 기술을 이용하여 제조 과정에서 발생하는 제품의 불량을 검출하는 시스템 개발. 저비용으로 비파괴 전수 검사 실시 가능으로 생산성 향상. 자동 품질 검사 시스템을 제조 공정 파라미터와 연동하여 제어하고, 시스템의 고장 발생을 미리 검출하는 시스템을 개발함. 현재 IR카메라와 인공지능 기술을 이용하여 실시간 전수 검사 솔루션 제공하고 있고, 이를 기반으로 기술 확장 적용 예정.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>세부전공분야</td><td>(지역)산업문제</td></tr>
<tr><td colspan="4">실적의 적합성과 우수성</td></tr>
<tr><td rowspan="2">7</td><td></td><td></td><td>VLSI설계</td><td>저전력 범용 모바일 딥러닝 프로세서 아키텍쳐 개발</td></tr>
<tr><td colspan="4">딥러닝은 GPU에 의존적이나 휴대폰과 같은 모바일 디바이스에서는 수 백 와트의 전력을 소비하는 GPU 사용이 불가능함. 모바일 디바이스는 제한적인 하드웨어 리소스에서 동작하므로 저전력 프로세서가 필수적임. 따라서 모바일 디바이스에서 범용적인 딥러닝을 가속할 수 있는 프로세서를 개발하여 실제 생활에서의 인공지능 사용을 가능케 함.</td></tr>
<tr><td rowspan="2">8</td><td></td><td></td><td>VLSI설계</td><td>ISO26262를 만족하는 에러에 강인한 ADAS 프로세서 개발</td></tr>
<tr><td colspan="4">자동차는 운전자와 보행자의 안전이 가장 중요시되므로 ISO26262 규정을 만족하는 전장 시스템이 필요함. 따라서 ADAS 기능을 제공하면서도 트랜지스터 에러에 강인한 프로세서가 필수적임. Fault Tolerant 마이크로 프로세서인 Aldebarahn 에 인공지능 기반 ADAS 를 가속하는 SoC를 집적하여 개발함.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>세부전공분야</td><td>(지역)산업문제</td></tr>
<tr><td colspan="4">실적의 적합성과 우수성</td></tr>
<tr><td rowspan="2">9</td><td></td><td></td><td>광전자</td><td>데이터 트래픽 문제 해결을 위한 Data Capacity 증가 시스템</td></tr>
<tr><td colspan="4">현재 급격하게 증가하는 Data capacity 문제를 해결하기 위해 삼성전자와 산학협력 연구를 진행하고 있음. E-band 주파수 영역에서 서로 다른 Orbital Angular Momentum을 갖는 vortex beam 을 이용하여 다채널 데이터 송수신이 가능한 시스템을 개발하고 있으며, 서로 다른 orbital angular momentum 모드 간의 orthogonality를 이용하여 빔편광에 한정되지 않는 무한 capacity 데이터 통신이 가능한 차세대 통신 시스템에 적용할 수 있을 것이라 기대됨.</td></tr>
<tr><td rowspan="2">10</td><td></td><td></td><td>반도체소자/회로</td><td>2차원 물질 기반 소자의 성능 평가 및 예측을 위한 시뮬레이터 부재</td></tr>
<tr><td colspan="4">기존 FEOL의 CMOS 소자 층 위의 새로운 소자를 추가적으로 집적하는 Monolithic 3D 집적 소자 기술은 한계에 다다른 수평적인 집적도 향상을 획기적으로 개선할 수 있는 기술로 세계적인 반도체 기업인 삼성전자에서 활발히 연구되고 있음. 이 기술의 핵심은 하부 FEOL 소자에 영향을 주지 않는 낮은 공정 온도에서 고이동도의 고품질 채널 물질을 확보하는 것임. 2차원 물질은 이러한 낮은 공정 온도 제약 조건에서 높은 결정질의 박막 합성이 가능한 물질로 monolithic 3D 집적 소자를 위한 유망한 후보 물질로 각광받고 있음. 하지만 기존 상용화된 소자 시뮬레이터는 이와 같은 신소재 기반 소자를 지원하지 못하는 상황이며, 2차원 물질 기반 소자 시뮬레이터 개발을 통해 시뮬레이션 기반의 효율적인 선행 연구를 통한 차세대 신소자 기술 선점이 가능할 것이라 기대함. 개발된 시뮬레이터는 본교육연구단이 추구하는 초절전 지능형 반도체 소자를 위한 시뮬레이터로 확장 개발이 가능함.</td></tr>
</table>

<table>
<tr><td rowspan="2">연번</td><td>참여교수명</td><td>연구자등록번호</td><td>세부전공분야</td><td>(지역)산업문제</td></tr>
<tr><td colspan="4">실적의 적합성과 우수성</td></tr>
<tr><td rowspan="2">11</td><td></td><td></td><td>영상신호처리</td><td>엑스레이 차폐 필터 분석</td></tr>
<tr><td colspan="4">울산의 지역 기업인 (주)케어슨에서는 2017년 엑스레이 차폐필터를 자체 개발하였으나, 이에 대한 기술적 분석, 시장성 등에 어려움을 겪어 검증된 기술력이 중요한 의료영상 시장 진출에 우려가 있었음. 전세영 교수는 오랜 방사선영상 관련 연구 경험을 바탕으로 시장성, 기술성 등에 대한 자문을 제공하였고, 또 유니스트내 지역 기업 지원 프로그램인 단기애로기술개발 사업을 통해 차폐 필터 분석을 하여 기업이 시장으로 진출하는 데 도움을 줌. 현재 관련 제품은 미국 시장으로 진출한 상태이며, FDA 승인 역시 받은 것으로 알려짐.</td></tr>
<tr><td rowspan="2">12</td><td></td><td></td><td>전력전자</td><td>유도가열 시스템에서 All-metal 용기의 가열 방식에 대한 기술 개발 필요</td></tr>
<tr><td colspan="4">창원 소재의 LG전자는 인덕션 히팅 분야에서 All-metal 분야에서 통용되어온 방식 이외의 방식에 대한 기술 개발의 필요성이 발생하였음. 관련 기술 개발을 LG 전자 산학과제를 통해 진행하게 되었으며 인덕션 분야에서 사용되지 않는 스위칭 모듈레이션 기법을 이용하여 LG 전자의 새로운 기술 개발의 필요성을 충족하였음. 이 과정을 통해 인덕션 히팅의 All-metal 분야는 기술의 혁신을 이뤄내었음. 그뿐만 아니라 기존 인덕션 히팅 시스템에 혁신적인 기능 추가를 위한 부하 임피던스 추정이라는 기초 연구를 진행하였음. 기존 방식의 제약으로 인해 현재 LG전자의 인덕션 히팅에 적용이 불가하여 LG 전자 산학을 통해 해결방안에 관련된 연구를 진행하였음. 관련 연구를 통해 기존 방식의 제약을 해결 하였으며 인덕션 히팅 시스템에서 새로운 임피던스 추정 알고리즘을 개발하였음.</td></tr>
</table>

연번	참여교수명	연구자등록번호	세부전공분야	(지역)산업문제
	실적의 적합성과 우수성			
13			전력전자	선박 용접 예열용 가열 시스템이 필요
	울산 소재의 기업인 엔사이트와 선박 용접 에열용 유도가열 시스템의 기초설계기술 개발을 진행하였음. 선박 용접을 진행하기 전에 기존에는 세라믹 히터를 사용하여 진행하였음. 하지만 세라믹 히터의 느린 가열 속도로 인해 용접을 진행하기 전에 많은 시간이 필요하였음. 이를 해결하기 위해 유도가열 시스템을 이용할 경우 획기적으로 선박 용접 예열에 필요한 시간을 축소할 수 있음. 선박 용접 예열용 유도가열 장치는 현재 국내 기업에서 생산 중이지 않기에 반드시 해당 장비를 수입해서 사용해야만 함. 따라서 해당 기술에 대한 연구는 국내에서 현재까지 진행된 바가 없음. 유니스트와 엔사이트는 산학 연구를 통해 관련 기술에 대한 기초 연구를 진행하였으며 동시에 국내 업체의 선박 용접 예열용 유도가열 장치 분야에서의 기술적 진보를 이뤄내고 있음.			

3. 산학 간 인적/물적 교류

3.1 산학 간 인적/물적 교류 실적과 계획

3. 산학 간 인적/물적 교류

3.1 산학 간 인적/물적 교류 실적과 계획

(1) 최근 5년간(2015.1.1 ~ 2019.12.31) 산학 간 인적・물적 교류의 우수한 실적

본 교육연구단은 그동안 지속적으로 산업체와 인적・물적 교류를 진행해 왔으며 최근 5년(2015.1.1~2019.12.31) 동안 산학 간 인적・물적 교류의 대표적 실적은 아래와 같다.

1-가) 산학협력과제 기반 인적/물적 교류 실적

(a) 삼성미래기술육성센터 과제

대표적 글로벌 반도체 기업인 삼성전자가 후원하는 삼성미래기술육성센터 과제는 장기적으로 큰 규모의 시장을 창출할 수 있는 원천기술 확보를 위한 파급효과가 큰 산학협력과제로서, 국내에서 선정되기 매우 힘든 과제임을 고려했을 때, 본 교육연구단의 전체 교수 중 반 이상인 53.8%에 해당하는 7명의 교수가 총 4건의 과제를 수행하고 있어 매우 우수한 성과이며, 과제기반 교류 실적은 다음과 같다.

① 과제명: 페타급 연결을 위한 신개념 Ternary CMOS 소자 기술 및 초절전 신경망 표준셀 구현 (PI: [redacted] 교수, 참여교수: [redacted] 교수, 총 4인)
- 과제기간: 2017.09 ~ 2020.08
- 과제 수행했던 신선해 박사과정 학생이 학위 후 SK 하이닉스 미래반도체연구소로 취업했으며, 현재 과제를 수행중인 [redacted] 학생은 동부Hitek, SK하이닉스, 삼성전자 파운드리 업체와 긴밀한 협력을 통해 130/110 nm, 90 nm, 28 nm 설계를 총 4회에 걸쳐 완료하였음.
- 세미나1: "3진법 반도체"- 디지털 패러다임 전환 기술, [redacted] 교수, 2019.11.18., 삼성종합기술원 수원, 50명
- 세미나2: 디지털 패러다임 전환을 위한 "3진법" MOS 기술, [redacted] 교수, 2020.01.14. Entasys, 서울, 30명

② 과제명: OAM기반 통신시스템 개발을 위한 무한 Capacity 가능성 연구 (PI: [redacted] 교수)
- 과제기간: 2018.09 ~ 2021. 02
- 산학과제 담당팀과 정기적 대면 화상 회의 및 긴밀한 공동연구 진행 중.

③ 과제명: 초고해상도 초저지연 VR/AR/MR 실현을 위한 차세대 무선랜 원천기술 연구 (PI: [redacted] 교수)
- 과제기간: 2018.09 ~ 2021.08
- 담당팀과 정기적 대면 화상 회의 및 긴밀한 공동연구 진행 중

④ 과제명: 극한 수중 환경에서 시각 정보 복원 기술 연구 (PI: [redacted] 교수)
- 과제기간: 2018.12 ~ 2021.11
- 담당팀과 정기적 대면 화상 회의 및 긴밀한 공동연구 진행 중

(b) 삼성전자 반도체 디바이스솔루션(DS) 전략산학과제

대표적 글로벌 반도체 기업인 삼성전자 DS 부문과의 인적네트워크 형성을 위한 전략적 산학과제로서 참여교수의 실적은 다음과 같다.

① 과제명: 초절전 파운드리 소자 성능/신뢰성 최적화 방법론 연구 (PI: [redacted] 교수)
- 과제기간: 2019.07 ~ 2021.12
- 과제 수행 중인 [redacted] 학생이 산학과제 담당팀과 정기적 대면 화상 회의 및 긴밀한 공동연구 진행 중

② 과제명: 고해상도 SPAD 기반 3D 영상 센서를 위한 초소형 히스토그램 시간-디지털 변환기 연구 (PI: [redacted] 교수)
- 과제기간: 2019.1 ~ 2021.12
- 세미나: Solid-State LiDAR Based on CMOS Direct ToF Sensors, [redacted] 교수, 2019.11.25, 삼성전자 DSR, 20명
- 과제 수행 중인 [redacted] 학생이 산학과제 담당팀과 대면 인사 및 긴밀한 공동연구 진행 중

③ 과제명: Low-Power Multi-Core General-Purpose Mobile Deep Learning Processor (PI: [redacted] 교수)
- 과제기간: 2019.07 ~ 2021.12
- 산학과제 담당팀과 정기적 대면 화상 회의 및 긴밀한 공동연구 진행 중

④ 과제명: Atomic Orbital 기반 양자 전송 시뮬레이터 개발을 통한 다양한 2차원 물질 기반 Ultra-Thin Body MOSFETs 성능 벤치마킹 (PI: [redacted] 교수)
- 과제기간: 2019.01 ~ 2021.12
- 산학과제 담당팀과 정기적 대면 화상 회의 및 긴밀한 공동연구 진행 중

(c) 기타 산업체 산학협력 과제기반 인적/물적 교류 실적
① SK하이닉스 산학과제 (PI: [redacted] 교수)
- 과제명: 실외광 제거와 리셋 노이즈 저감을 위한 능동 리셋 I-TOF 픽셀 연구
- 과제기간: 2019.07 ~ 2021.06
- 세미나1: Principles and Demodulation Pixel Structures of ToF Sensors, [redacted] 교수, 2019.03.08, SK 하이닉스 이천연구소, 70명
- 세미나2: Solid-State LiDAR Based on CMOS Direct ToF Sensors, [redacted] 교수, 2019.12.20, SK 하이닉스 이천연구소, 40명
- 과제 수행 중인 [redacted] 학생이 산학과제 담당팀과 대면 인사 및 긴밀한 공동연구 진행 중

② 동부Hitek 산학과제 (PI: [redacted] 교수)
- 과제명: CMOS 공정 기반 Single Photon Avalanche Diode 구조 및 Quenching 회로 연구
- 과제기간: 2020.01 ~ 2020.12
- 세미나: Solid-State LiDAR Based on CMOS Direct ToF Sensors, [redacted] 교수, 2019.12.13, 동부Hitek 상우Fab 연구소, 15명

- 과제 수행 중인 [redacted] 학생이 산학과제 담당팀과 대면 인사 및 긴밀한 공동연구 진행 중

③ ETRI RED&B 사업 (PI: [redacted] 교수)
- 과제명: ADAS SoC with a Fault Tolerant Processor Complying with ISO26262
- 과제기간: 2016.02 ~ 2017.01
- 차량에 탑재되는 차량 가능 안전 기준인 ISO26262에 준하는 영상처리 가속 ADAS SoC 설계

④ Texas Instruments - KAIST ADAS Project (PI: [redacted] 교수)
- 과제기간: 2014.09 ~ 2016.04
- Texas Instruments 사의 차량용 프로세서인 TDA3x 연구 개발

⑤ 삼성 디스플레이 산학과제 (PI: [redacted] 교수)
- 과제명: 디스플레이 직접 배열안테나 및 빔조향 기술 개발
- 과제기간: 2019.03~2021.02
- 차세대 무선 통신 시스템 레벨의 빔조향 특성 개선 추진 중

⑥ 삼성종합기술원 산학과제 (PI: [redacted] 교수)
- 과제명: 인공지능 학습 작업간의 효율적인 GPU 공유를 위한 플랫폼
- 과제기간: 2020.02 ~ 2021.02
- 과제 담당팀과 정기적 대면 화상 회의 및 긴밀한 공동연구 진행 중

⑦ Toda.Network 산학과제 (PI: [redacted] 교수)
- 과제명: Profiling and Improving of Blockchain Frameworks
- 과제기간: 2018.12 ~ 2019.05
- Provate blockchain 네트워크의 병목현상을 분석하여 개선

1-나) 학과단위 산학협력 추진사업 및 산업체 인턴십 수행 실적

(a) 지능형반도체 인력양성사업 (PI: [redacted] 교수)
- 사업명: 지능형반도체 인력양성사업
- 사업기간: 2016.03 ~ 2021.02
- 4년간 17명의 대학원생이 컨소시엄 기업인 FCI, 클레어픽셀과 산학협력 프로젝트 및 단기 인턴십을 수행하였으며 석사 인력으로 배출됨.

① 인턴십 수행실적: '채용기업명; 이름; 채용기간' 순서
- FCI; [redacted]; 2017년 7월 3일 ~ 8월 18일
- FCI; [redacted]; 2018년 7월 16일 ~ 8월 24일
- FCI; [redacted]; 2019년 7월 1일 ~ 8월 10일
- 클레어픽셀; [redacted]; 2019년 7월 1일 ~ 8월 10일

② 산학협력과제 수행: ‘산학협력 프로젝트명; 참여학생; 연도; 컨소시엄 기업명’ 순서
- Cache Controller for XIP (XIP를 위한 캐시 컨트롤러 개발); [redacted]; 2016년 ~ 2017년; FCI
- Potable biosensor 및 IoT devices를 위한 저전력 real-time clock (RTC) 오실레이터 연구; [redacted]; 2016 ~ 2017년; FCI
- Fractional-N PLL for Wireless Applications; [redacted]; 2017년; FCI
- 저잡음 LC-VCO 설계; [redacted] 2018년; FCI
- IoT devices를 위한 초저전력 real-time clock (RTC) 오실레이터 연구; [redacted] 2018년; FCI
- 차세대 CMOS Image 센서 개발; [redacted] 2018년; 클레어픽셀
- 광대역 주파수 동기화를 위한 DLL 개발; [redacted]; 2019년; FCI
- 차세대 CMOS Image 센서용 온도 센서 개발; [redacted] 2019년; 클레어픽셀

(b) UNIST 미래반도체 연구센터 (FUST) 기반 교류 실적
- 개소일: 2019.08.05
- 구성: FUST는 미래 반도체 신성장/신응용/신소재부품 분야 등 3개 그룹으로 구성되어있고, 이중 반도체 신응용 분야의 그룹장으로서, 본 교육연구단장인 [redacted] 교수가 차세대 지능형 시스템 반도체 응용을 위해 활동하고 있음.
- 삼성전자 및 SK하이닉스와의 클러스터 과제 협력을 위한 산학협력 관련 미팅 진행
- ‘3진법 반도체’ 기반 유니브레인(UniBrain) 소개, 2020. 01. 21, SK-U 타워 (SK하이닉스 부회장 미팅)

(2) 향후 산학 간 인적·물적 교류 계획

2-가) 기존 과제기반 향후 계획
- “3진법 반도체” 관련 삼성미래기술육성센터 과제의 후속 과제를 계획하고 있으며, 신개념 3진-2진 혼성 기술 기반 하드웨어-소프트웨어 융합을 통한 이전에 없던 새로운 뉴로컴퓨팅 시스템 구현을 목표로 삼성전자 및 종합기술원의 현업파트와 공동연구 또한 추진을 계획 중임.
- 삼성전자 반도체 디바이스솔루션 전략산학과제를 성실히 수행하여, 각 산학과제에서 현업 전문가들과의 정기적인 미팅을 담당하고 있는 학생들이 과제수행 과정에서 습득한 지식 및 기술을 바탕으로 학위 후 해당 기업에 입사를 계획하고 있음.
- 삼성종합기술원, SK 하이닉스, 동부Hitek 개별산학과제 또한, 해당 산학과제를 담당하고 있는 학생들이 학위과정 후 산업계에 공헌하고자 해당 기업에 입사를 고려하고 있음.
- 다음과 같은 다양한 신규 산학협력과제를 통한 인적/물적 교류를 계획하고 있음.
  ○ IBM Research 와 DNN Accelerator 구조에 관한 연구 진행 예정
  ○ LIG Nex1 산학과제
  ○ 삼성전자 DS DIT센터 산학과제

2-나) 학과단위 산학협력 사업의 후속 교류 계획

- 지능형반도체 인력양성사업: 본 과제는 컨소시엄 기업의 협력 하에 실무형 지능형반도체 인력을 양성하는 것이 목적으로 과제를 수행한 석사 인력들의 컨소시엄 기업 및 중소 팹리스 기업 입사를 최우선으로 장려하고 있음.
- 미래반도체연구소 (FUST) 기반 산업체와의 신개념 지능형 반도체 개발을 주제로 산학연 클러스터 과제를 구성할 계획이며, 이를 통해 미래 지능형 반도체 산업의 핵심문제 해결 및 고급 전문인력 양성/배출을 계획하고 있음.

2-다) 지자체 및 지역사회와의 교류 계획

- 울산지역의 산업구조가 기존 제조업에서 자율주행자동차, 스마트공장 등 스마트 IT 산업으로 재편되고 있으며, 이러한 산업구조의 변화에 부응할 수 있는 미래 지능형 반도체 분야의 고급인력 양성 기관으로 성장하여 산업체의 수요에 대응할 계획임.
- 울산 지역 산업체 포함 지역사회의 지속적인 미래 신성장 동력을 육성하고, 동남권 지역 내 관련 산업 성장을 도모할 수 있는 미래 가치 창출형 HW-SW 융복합 산학협력 허브 구축을 목표로, 산업체의 요구에 부응하는 HW-SW 융복합 미래 인재 양성을 위한 교육-연구 선순환 플랫폼을 구축하고 추진함.
- 본 교육연구단 기반 산업체 대상 기술 지도 및 자문 그룹을 편성, 울산 지역 산업체와 지자체 사업팀 간 연구 인력 교류 확대 및 체계화를 통해, HW-SW 융복합 지능형 반도체 기술에 대한 기초 및 고급 인력의 역량 강화를 지원하고, 우수 인력의 기업 활용을 촉진하여 인력 수급 불균형 해소 및 기업 기술 혁신의 지속적 역량을 강화함.
- 본 교육연구단의 사업수행을 통해서 미래 지능형 반도체의 핵심 플랫폼인 HW-SW 융복합 뉴로컴퓨팅 플랫폼을 구축, 미래 신성장 동력 개발 및 창출이라는 지역사회 및 산업체의 요구에 부응할 수 있는 전문 지식을 제공하여 HW-SW 융복합 기술 개발 및 연구를 위한 산업체 맞춤형 인력 양성을 추진함.
- 지능형 반도체 분야에서 표준을 선도할 수 있는 HW-SW 융복합 기술 분야 R&D 고급 전문 인력 육성을 위한 인력 양성 로드맵을 구축하고, 세부 분야별・수준별 정기기초・심화 교육 프로그램 개발, 산학연 연계 R&D 연구회 운영 등을 통해, 산학연 인적 네트워크 강화 및 산학 협력 허브 구축을 추진함.
- 본 유니브레인(UniBrain) 교육연구단의 3대 축인 교육-연구 선순환・창의-혁신적 융합기술・글로벌 리더 양성을 통하여 본 4단계 BK 혁신인재양성사업 종료 시점인 2027년까지 지능형 반도체 분야에서 세계적 수준의 대학원 프로그램으로 성장함으로써, 지역사회의 대표적 랜드마크 기관으로 자리매김 할 계획임.

Ⅴ. 사업비 집행 계획

1. 사업비 집행 계획(1-8차년도)

(단위: 천원)

항목	1차년도 (20.9-21.2)	2차년도 (21.3-22.2)	3차년도 (22.3-23.2)	4차년도 (23.3-24.2)	5차년도 (24.3-25.2)	6차년도 (25.3-26.2)	7차년도 (26.3-27.2)	8차년도 (27.3-27.8)	계
대학원생 연구장학금	0	0	0	0	0	0	0	0	0
신진연구인력 인건비	30,000	60,000	60,000	60,000	60,000	60,000	60,000	30,000	420,000
산학협력 전담인력 인건비	0	0	0	0	0	0	0	0	0
국제화 경비	10,000	33,000	33,000	33,000	33,000	33,000	33,000	19,000	227,000
교육연구단 운영비	23,318	46,637	46,637	46,637	46,637	46,637	46,637	23,318	326,458
교육과정 개발비	9,000	17,000	17,000	17,000	17,000	17,000	17,000	5,000	116,000
실험실습 및 산학협력 활동 지원비	19,092	26,182	26,182	26,182	26,182	26,182	26,182	14,092	190,276
간접비	1,865	3,731	3,731	3,731	3,731	3,731	3,731	1,865	26,116
합계	93,275	186,550	186,550	186,550	186,550	186,550	186,550	93,275	1,305,850

2. 사업비 집행 세부 내역(1-8차년도)

2. 사업비 집행 세부 내역(1-8차년도)

2-1. 1차년도 집행 세부 내역

1) 대학원생 연구장학금

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
석사과정생				
박사과정생				
박사수료생				
합계		작성 불필요	작성 불필요	

2) 신진연구인력 인건비

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
박사후 과정생	1	5,000	6	30,000
계약교수				
합계		작성 불필요	작성 불필요	30,000

3) 산학협력 전담인력 인건비

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
산학협력 전담인력				

4) 국제화 경비

(단위: 천원)

구분	산출근거	금액
단기연수	▸공동 세미나 및 국외 학회 참석비 - 대학원생 8인 * 1회 * 1,000천원/회 = 8,000천원	8,000
장기연수	▸ - .	
해외석학초빙	▸ - .	
기타국제화활동	▸ 연구 수행을 위한 국제 학회(국내개최) 참석 비용 - 대학원생 10인 * 1회 * 200천원 = 2,000천원	2,000
합계		10,000

5) 교육연구단 운영비

(단위: 천원)

구분	산출근거	금액
교육연구단 전담직원 인건비	▸ 사업단 전담 인력 채용 - 1인 * 3개월 * 2,000천원/월 = 6,000 천원	6,000
성과급	▸ 연구실적대비 성과급 - 참여연구원 성과에 따른 평가 후 지급 예정 (참여교수,신진연구인력,전담인력 총 15인 및 대학원생 53인)	9,500
국내여비	▸ 국내 대학 및 기관과의 공동 연구 회의 참석비 - 1인 * 10회 * 200천원/회 = 2,000천원	2,000
학술활동지원비	▸ 논문 교정료 및 논문 게재료 ▸ 문헌 구입비 ▸ 등록비(국내외 학회, 세미나 참가비, 교육관련 기타 등록비)	1,000
산업재산권 출원등록비		
일반수용비	▸ 학회 포스터 인쇄, 보고서 제본비 ▸ 사무용품 구입비	1,500
회의 및 행사 개최비	▸ 사업단 워크샵 개최비 ▸ 회의비	3,318
각종 행사경비		
기타	▸	
합 계		23,318

6) 교육과정 개발비

(단위: 천원)

산출근거	금액
▸ 교과목 개발 관련 비용(교재 개발비 및 사례조사비)	5,000
▸ 교과목 개발을 위한 실험실습비용	4,000

7) 실험실습 및 산학협력활동 지원비

(단위: 천원)

산출근거	금액
▸ 실험실습 수업을 위한 실습용 재료 구입비	19,092

8) 간접비: 1,865 천원

- 연간 사업비의 2% 이내 계상

2-2. 2차년도 집행 세부 내역

1) 대학원생 연구장학금

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
석사과정생				
박사과정생				
박사수료생				
합계		작성 불필요	작성 불필요	

2) 신진연구인력 인건비

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
박사후 과정생	1	5,000	12	60,000
계약교수				
합계		작성 불필요	작성 불필요	60,000

3) 산학협력 전담인력 인건비

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
산학협력 전담인력				

4) 국제화 경비

(단위: 천원)

구분	산출근거	금액
단기연수	▸ 공동 세미나 및 국외 학회 참석비 - 대학원생 25인 * 1회 * 1,000천원/회 = 25,000천원	25,000
장기연수	▸ - .	
해외석학초빙	▸ 해외 석학 초빙 강사료 및 연사료 - 6회 * 500천원/회 = 3,000천원	3,000
기타국제화활동	▸ 연구 수행을 위한 국제 학회(국내개최) 참석 비용 - 대학원생 25 * 1회 * 200천원/회 = 5000천원	5,000
합계		33,000

5) 교육연구단 운영비

(단위: 천원)

구분	산출근거	금액
교육연구단 전담직원 인건비	▸ 사업단 전담 인력 채용 - 1인 * 12개월 * 2,000천원/월 = 24,000 천원	24,000
성과급	▸ 연구실적대비 성과급 - 참여연구원 성과에 따른 평가 후 지급 예정 (참여교수,신진연구인력,전담인력 총 15인 및 대학원생 53인)	14,000
국내여비	▸ 국내 대학 및 기관과의 공동 연구 회의 참석비 - 1인 * 15회 * 200천원/회 = 3,000천원	3,000
학술활동지원비	▸ 논문 교정료 및 논문 게재료 ▸ 문헌 구입비 ▸ 등록비(국내외 학회, 세미나 참가비, 교육관련 기타 등록비)	1,000
산업재산권 출원등록비		
일반수용비	▸ 학회 포스터 인쇄, 보고서 제본비 ▸ 사무용품 구입비	1,000
회의 및 행사 개최비	▸ 사업단 워크샵 개최비 ▸ 회의비	3,637
각종 행사경비		
기타	▸	
합 계		46,637

6) 교육과정 개발비

(단위: 천원)

산출근거	금액
▸ 교과목 개발 관련 비용(교재 개발비 및 사례조사비)	10,000
▸ 교과목 개발을 위한 실험실습비용	7,000

7) 실험실습 및 산학협력활동 지원비

(단위: 천원)

산출근거	금액
▸ 실험실습 수업을 위한 실습용 재료 구입비	23,182
▸ 창업 및 취업지도 관련 행사 개최비 - 1회 * 3,000천원/회 = 3,000 천원	3,000

8) 간접비: 3,731 천원

- 연간 사업비의 2% 이내 계상

2-3. 3차년도 집행 세부 내역

1) 대학원생 연구장학금

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
석사과정생				
박사과정생				
박사수료생				
합계		작성 불필요	작성 불필요	

2) 신진연구인력 인건비

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
박사후 과정생	1	5,000	12	60,000
계약교수				
합계		작성 불필요	작성 불필요	60,000

3) 산학협력 전담인력 인건비

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
산학협력 전담인력				

4) 국제화 경비

(단위: 천원)

구분	산출근거	금액
단기연수	▸ 공동 세미나 및 국외 학회 참석비 - 대학원생 25인 * 1회 * 1,000천원/회 = 25,000천원	25,000
장기연수	▸ - .	
해외석학초빙	▸ 해외 석학 초빙 강사료 및 연사료 - 6회 * 500천원/회 = 3,000천원	3,000
기타국제화활동	▸ 연구 수행을 위한 국제 학회(국내개최) 참석 비용 - 대학원생 25 * 1회 * 200천원/회 = 5000천원	5,000
합계		33,000

5) 교육연구단 운영비

(단위: 천원)

구분	산출근거	금액
교육연구단 전담직원 인건비	▸ 사업단 전담 인력 채용 - 1인 * 12개월 * 2,000천원/월 = 24,000 천원	24,000
성과급	▸ 연구실적대비 성과급 - 참여연구원 성과에 따른 평가 후 지급 예정 (참여교수,신진연구인력,전담인력 총 15인 및 대학원생 53인)	14,000
국내여비	▸ 국내 대학 및 기관과의 공동 연구 회의 참석비 - 1인 * 15회 * 200천원/회 = 3,000천원	3,000
학술활동지원비	▸ 논문 교정료 및 논문 게재료 ▸ 문헌 구입비 ▸ 등록비(국내외 학회, 세미나 참가비, 교육관련 기타 등록비)	1,000
산업재산권 출원등록비		
일반수용비	▸ 학회 포스터 인쇄, 보고서 제본비 ▸ 사무용품 구입비	1,000
회의 및 행사 개최비	▸ 사업단 워크샵 개최비 ▸ 회의비	3,637
각종 행사경비		
기타	▸	
합 계		46,637

6) 교육과정 개발비

(단위: 천원)

산출근거	금액
▸ 교과목 개발 관련 비용(교재 개발비 및 사례조사비)	10,000
▸ 교과목 개발을 위한 실험실습비용	7,000

7) 실험실습 및 산학협력활동 지원비

(단위: 천원)

산출근거	금액
▸ 실험실습 수업을 위한 실습용 재료 구입비	23,182
▸ 창업 및 취업지도 관련 행사 개최비 - 1회 * 3,000천원/회 = 3,000 천원	3,000

8) 간접비: 3,731 천원

- 연간 사업비의 2% 이내 계상

2-4. 4차년도 집행 세부 내역

1) 대학원생 연구장학금

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
석사과정생				
박사과정생				
박사수료생				
합계		작성 불필요	작성 불필요	

2) 신진연구인력 인건비

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
박사후 과정생	1	5,000	12	60,000
계약교수				
합계		작성 불필요	작성 불필요	60,000

3) 산학협력 전담인력 인건비

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
산학협력 전담인력				

4) 국제화 경비

(단위: 천원)

구분	산출근거	금액
단기연수	▸ 공동 세미나 및 국외 학회 참석비 - 대학원생 25인 * 1회 * 1,000천원/회 = 25,000천원	25,000
장기연수	▸ - .	
해외석학초빙	▸ 해외 석학 초빙 강사료 및 연사료 - 6회 * 500천원/회 = 3,000천원	3,000
기타국제화활동	▸ 연구 수행을 위한 국제 학회(국내개최) 참석 비용 - 대학원생 25 * 1회 * 200천원/회 = 5000천원	5,000
합계		33,000

5) 교육연구단 운영비

(단위: 천원)

구분	산출근거	금액
교육연구단 전담직원 인건비	▸ 사업단 전담 인력 채용 - 1인 * 12개월 * 2,000천원/월 = 24,000 천원	24,000
성과급	▸ 연구실적대비 성과급 - 참여연구원 성과에 따른 평가 후 지급 예정 (참여교수,신진연구인력,전담인력 총 15인 및 대학원생 53인)	14,000
국내여비	▸ 국내 대학 및 기관과의 공동 연구 회의 참석비 - 1인 * 15회 * 200천원/회 = 3,000천원	3,000
학술활동지원비	▸ 논문 교정료 및 논문 게재료 ▸ 문헌 구입비 ▸ 등록비(국내외 학회, 세미나 참가비, 교육관련 기타 등록비)	1,000
산업재산권 출원등록비		
일반수용비	▸ 학회 포스터 인쇄, 보고서 제본비 ▸ 사무용품 구입비	1,000
회의 및 행사 개최비	▸ 사업단 워크샵 개최비 ▸ 회의비	3,637
각종 행사경비		
기타	▸	
합 계		46,637

6) 교육과정 개발비

(단위: 천원)

산출근거	금액
▸ 교과목 개발 관련 비용(교재 개발비 및 사례조사비)	10,000
▸ 교과목 개발을 위한 실험실습비용	7,000

7) 실험실습 및 산학협력활동 지원비

(단위: 천원)

산출근거	금액
▸ 실험실습 수업을 위한 실습용 재료 구입비	23,182
▸ 창업 및 취업지도 관련 행사 개최비 - 1회 * 3,000천원/회 = 3,000 천원	3,000

8) 간접비: 3,731 천원

- 연간 사업비의 2% 이내 계상

2-5. 5차년도 집행 세부 내역

1) 대학원생 연구장학금

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
석사과정생				
박사과정생				
박사수료생				
합계		작성 불필요	작성 불필요	

2) 신진연구인력 인건비

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
박사후 과정생	1	5,000	12	60,000
계약교수				
합계		작성 불필요	작성 불필요	60,000

3) 산학협력 전담인력 인건비

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
산학협력 전담인력				

4) 국제화 경비

(단위: 천원)

구분	산출근거	금액
단기연수	▸ 공동 세미나 및 국외 학회 참석비 - 대학원생 25인 * 1회 * 1,000천원/회 = 25,000천원	25,000
장기연수	▸ - .	
해외석학초빙	▸ 해외 석학 초빙 강사료 및 연사료 - 6회 * 500천원/회 = 3,000천원	3,000
기타국제화활동	▸ 연구 수행을 위한 국제 학회(국내개최) 참석 비용 - 대학원생 25 * 1회 * 200천원/회 = 5000천원	5,000
합계		33,000

5) 교육연구단 운영비

(단위: 천원)

구분	산출근거	금액
교육연구단 전담직원 인건비	▸ 사업단 전담 인력 채용 - 1인 * 12개월 * 2,000천원/월 = 24,000 천원	24,000
성과급	▸ 연구실적대비 성과급 - 참여연구원 성과에 따른 평가 후 지급 예정 (참여교수,신진연구인력,전담인력 총 15인 및 대학원생 53인)	14,000
국내여비	▸ 국내 대학 및 기관과의 공동 연구 회의 참석비 - 1인 * 15회 * 200천원/회 = 3,000천원	3,000
학술활동지원비	▸ 논문 교정료 및 논문 게재료 ▸ 문헌 구입비 ▸ 등록비(국내외 학회, 세미나 참가비, 교육관련 기타 등록비)	1,000
산업재산권 출원등록비		
일반수용비	▸ 학회 포스터 인쇄, 보고서 제본비 ▸ 사무용품 구입비	1,000
회의 및 행사 개최비	▸ 사업단 워크샵 개최비 ▸ 회의비	3,637
각종 행사경비		
기타	▸	
합 계		46,637

6) 교육과정 개발비

(단위: 천원)

산출근거	금액
▸ 교과목 개발 관련 비용(교재 개발비 및 사례조사비)	10,000
▸ 교과목 개발을 위한 실험실습비용	7,000

7) 실험실습 및 산학협력활동 지원비

(단위: 천원)

산출근거	금액
▸ 실험실습 수업을 위한 실습용 재료 구입비	23,182
▸ 창업 및 취업지도 관련 행사 개최비 - 1회 * 3,000천원/회 = 3,000 천원	3,000

8) 간접비: 3,731 천원

- 연간 사업비의 2% 이내 계상

2-6. 6차년도 집행 세부 내역

1) 대학원생 연구장학금

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
석사과정생				
박사과정생				
박사수료생				
합계		작성 불필요	작성 불필요	

2) 신진연구인력 인건비

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
박사후 과정생	1	5,000	12	60,000
계약교수				
합계		작성 불필요	작성 불필요	60,000

3) 산학협력 전담인력 인건비

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
산학협력 전담인력				

4) 국제화 경비

(단위: 천원)

구분	산출근거	금액
단기연수	▸ 공동 세미나 및 국외 학회 참석비 - 대학원생 25인 * 1회 * 1,000천원/회 = 25,000천원	25,000
장기연수	▸ - .	
해외석학초빙	▸ 해외 석학 초빙 강사료 및 연사료 - 6회 * 500천원/회 = 3,000천원	3,000
기타국제화활동	▸ 연구 수행을 위한 국제 학회(국내개최) 참석 비용 - 대학원생 25 * 1회 * 200천원/회 = 5000천원	5,000
합계		33,000

5) 교육연구단 운영비

(단위: 천원)

구분	산출근거	금액
교육연구단 전담직원 인건비	▸ 사업단 전담 인력 채용 - 1인 * 12개월 * 2,000천원/월 = 24,000 천원	24,000
성과급	▸ 연구실적대비 성과급 - 참여연구원 성과에 따른 평가 후 지급 예정 (참여교수,신진연구인력,전담인력 총 15인 및 대학원생 53인)	14,000
국내여비	▸ 국내 대학 및 기관과의 공동 연구 회의 참석비 - 1인 * 15회 * 200천원/회 = 3,000천원	3,000
학술활동지원비	▸ 논문 교정료 및 논문 게재료 ▸ 문헌 구입비 ▸ 등록비(국내외 학회, 세미나 참가비, 교육관련 기타 등록비)	1,000
산업재산권 출원등록비		
일반수용비	▸ 학회 포스터 인쇄, 보고서 제본비 ▸ 사무용품 구입비	1,000
회의 및 행사 개최비	▸ 사업단 워크샵 개최비 ▸ 회의비	3,637
각종 행사경비		
기타	▸	
합 계		46,637

6) 교육과정 개발비

(단위: 천원)

산출근거	금액
▸ 교과목 개발 관련 비용(교재 개발비 및 사례조사비)	10,000
▸ 교과목 개발을 위한 실험실습비용	7,000

7) 실험실습 및 산학협력활동 지원비

(단위: 천원)

산출근거	금액
▸ 실험실습 수업을 위한 실습용 재료 구입비	23,182
▸ 창업 및 취업지도 관련 행사 개최비 - 1회 * 3,000천원/회 = 3,000 천원	3,000

8) 간접비: 3,731 천원

- 연간 사업비의 2% 이내 계상

2-7. 7차년도 집행 세부 내역

1) 대학원생 연구장학금

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
석사과정생				
박사과정생				
박사수료생				
합계		작성 불필요	작성 불필요	

2) 신진연구인력 인건비

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
박사후 과정생	1	5,000	12	60,000
계약교수				
합계		작성 불필요	작성 불필요	60,000

3) 산학협력 전담인력 인건비

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
산학협력 전담인력				

4) 국제화 경비

(단위: 천원)

구분	산출근거	금액
단기연수	▸ 공동 세미나 및 국외 학회 참석비 - 대학원생 25인 * 1회 * 1,000천원/회 = 25,000천원	25,000
장기연수	▸ - .	
해외석학초빙	▸ 해외 석학 초빙 강사료 및 연사료 - 6회 * 500천원/회 = 3,000천원	3,000
기타국제화활동	▸ 연구 수행을 위한 국제 학회(국내개최) 참석 비용 - 대학원생 25 * 1회 * 200천원/회 = 5000천원	5,000
합계		33,000

5) 교육연구단 운영비

(단위: 천원)

구분	산출근거	금액
교육연구단 전담직원 인건비	▸ 사업단 전담 인력 채용 - 1인 * 12개월 * 2,000천원/월 = 24,000 천원	24,000
성과급	▸ 연구실적대비 성과급 - 참여연구원 성과에 따른 평가 후 지급 예정 (참여교수,신진연구인력,전담인력 총 15인 및 대학원생 53인)	14,000
국내여비	▸ 국내 대학 및 기관과의 공동 연구 회의 참석비 - 1인 * 15회 * 200천원/회 = 3,000천원	3,000
학술활동지원비	▸ 논문 교정료 및 논문 게재료 ▸ 문헌 구입비 ▸ 등록비(국내외 학회, 세미나 참가비, 교육관련 기타 등록비)	1,000
산업재산권 출원등록비		
일반수용비	▸ 학회 포스터 인쇄, 보고서 제본비 ▸ 사무용품 구입비	1,000
회의 및 행사 개최비	▸ 사업단 워크샵 개최비 ▸ 회의비	3,637
각종 행사경비		
기타	▸	
합 계		46,637

6) 교육과정 개발비

(단위: 천원)

산출근거	금액
▸ 교과목 개발 관련 비용(교재 개발비 및 사례조사비)	10,000
▸ 교과목 개발을 위한 실험실습비용	7,000

7) 실험실습 및 산학협력활동 지원비

(단위: 천원)

산출근거	금액
▸ 실험실습 수업을 위한 실습용 재료 구입비	23,182
▸ 창업 및 취업지도 관련 행사 개최비 - 1회 * 3,000천원/회 = 3,000 천원	3,000

8) 간접비: 3,731 천원

- 연간 사업비의 2% 이내 계상

2-8. 8차년도 집행 세부 내역

1) 대학원생 연구장학금

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
석사과정생				
박사과정생				
박사수료생				
합계		작성 불필요	작성 불필요	

2) 신진연구인력 인건비

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
박사후 과정생	1	5,000	6	30,000
계약교수				
합계		작성 불필요	작성 불필요	30,000

3) 산학협력 전담인력 인건비

(단위: 천원)

구분	지원대상인원(A)	1인당 월지급액(B)	지급개월수(C)	산출액(A*B*C)
산학협력 전담인력				

4) 국제화 경비

구분	산출근거	금액
단기연수	▸ 공동 세미나 및 국외 학회 참석비 - 대학원생 15인* 1회 * 1,000천원/회 = 15,000천원	15,000
장기연수	▸ - .	
해외석학초빙		
기타국제화활동	▸ 연구 수행을 위한 국제 학회(국내개최) 참석 비용 - 대학원생 20 * 1회 * 200천원/회 = 4,000천원	4,000
합계		19,000

5) 교육연구단 운영비

(단위: 천원)

구분	산출근거	금액
교육연구단 전담직원 인건비	▸ 사업단 전담 인력 채용 - 1인 * 6개월 * 2,000천원/월 = 12,000 천원	12,000
성과급	▸ 연구실적대비 성과급 - 참여연구원 성과에 따른 평가 후 지급 예정 (참여교수,신진연구인력,전담인력 총 15인 및 대학원생 53인)	7,500
국내여비		
학술활동지원비		
산업재산권 출원등록비		
일반수용비	▸ 학회 포스터 인쇄, 보고서 제본비 ▸ 사무용품 구입비	1,500
회의 및 행사 개최비	▸ 사업단 워크샵 개최비 ▸ 회의비	3,318
각종 행사경비		
기타	▸	
합 계		23,318

6) 교육과정 개발비

(단위: 천원)

산출근거	금액
▸ 교과목 개발 관련 비용(교재 개발비 및 사례조사비)	3,000
▸ 교과목 개발을 위한 실험실습비용	2,000

7) 실험실습 및 산학협력활동 지원비

(단위: 천원)

산출근거	금액
▸ 실험실습 수업을 위한 실습용 재료 구입비	14,092

8) 간접비: 1,865 천원

- 연간 사업비의 2% 이내 계상

[첨부 1] 2020년도 신청학과 소속 전체 교수 현황

기준일	원소속		신청 학과명	성명		직급	연구자 등록번호	전공분야	세부전공분야	전임/ 겸임	참여요건 검증	신임/ 기존	이공계열/ 인문사회계열	임상/ 기초	외국인 /내국인	사업 참여 여부	비고
	대학명	학과명		한글	영문												
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	광전자	전임	O	기존	이공계열		내국인	미참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	반도체소자/회로	전임	O	기존	이공계열		내국인	참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	신경회로망모델링 및학습	겸임	O	신임	이공계열		내국인	참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	회로및시스템	전임	O	기존	이공계열		내국인	참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	반도체소자/회로	전임	O	기존	이공계열		내국인	미참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	전자장/전자기	전임	O	기존	이공계열		내국인	미참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	무선통신	전임	O	기존	이공계열		내국인	미참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	컴퓨터통신/멀티미디어통신	전임	O	기존	이공계열		내국인	미참여	

기준일	원소속		신청 학과명	성명		직급	연구자 등록번호	전공분야	세부전공분야	전임/ 겸임	참여요건 검증	신임/ 기존	이공계열/ 인문사회계열	임상/ 기초	외국인 /내국인	사업 참여 여부	비고
	대학명	학과명		한글	영문												
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	컴퓨터보안	겸임	O	신임	이공계열		내국인	미참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부		겸임	O	신임	이공계열		내국인	미참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	전파공학	전임	O	신임	이공계열		내국인	미참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	집적회로	전임	O	기존	이공계열		내국인	미참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	시각정보처리	전임	O	기존	이공계열		내국인	참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	영상신호처리	전임	O	기존	이공계열		내국인	참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	정보통신	전임	O	기존	이공계열		내국인	참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	정보통신이론	전임	O	신임	이공계열		내국인	미참여	

기준일	원소속		신청 학과명	성명		직급	연구자 등록번호	전공분야	세부전공분야	전임/ 겸임	참여요건 검증	신임/ 기존	이공계열/ 인문사회계열	임상/ 기초	외국인 /내국인	사업 참여 여부	비고
	대학명	학과명		한글	영문												
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	VLSI설계	전임	O	신임	이공계열		내국인	참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	컴퓨터통신/멀티미디어통신	전임	O	기존	이공계열		내국인	미참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	광전자	전임	O	기존	이공계열		내국인	참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	신경회로망구현	전임	O	기존	이공계열		내국인	참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	컴퓨터통신/멀티미디어통신	겸임	O	신임	이공계열		내국인	미참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	반도체소자/회로	전임	O	신임	이공계열		내국인	참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	분산/병렬처리	겸임	O	신임	이공계열		내국인	참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	영상신호처리	전임	O	기존	이공계열		내국인	참여	

기준일	원소속		신청 학과명	성명		직급	연구자 등록번호	전공분야	세부전공분야	전임/ 겸임	참여요건 검증	신임/ 기존	이공계열/ 인문사회계열	임상/ 기초	외국인 /내국인	사업 참여 여부	비고
	대학명	학과명		한글	영문												
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	제어	전임	O	신임	이공계열		내국인	미참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	광전자	전임	O	신임	이공계열		내국인	미참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	전력전자	전임	O	기존	이공계열		내국인	참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	정보통신이론	전임	O	기존	이공계열		내국인	미참여	
2020.05.15	울산과학기술원	전기전자컴퓨터공학부	전기및전자공학과					전기전자컴퓨터공학부	빔물리	전임	O	기존	이공계열		내국인	미참여	

전체 교수 수	전체교수 수	29	기존 교수 수 (참여교수)	전체 교수 수	9	신임교수 수 (참여교수)	전체 교수 수	4
	전임 교수 수	24		전임 교수 수	9		전임 교수 수	2
	겸임 교수 수	5		겸임 교수 수	0		겸임 교수 수	2
전체 참여 교수 수	전체 교수 수	13	이공계열 교수 수 (참여교수)	전체 교수 수	13	인문사회계열 교수 수 (참여교수)	전체 교수 수	0
	전임 교수 수	11		신임 교수 수	4		신임 교수 수	0
	겸임 교수 수	2		기존 교수 수	9		기존 교수 수	0

신임교수 실적 포함 여부	기타 업적물(저서, 특허, 기술이전, 창업 실적) /연구비/ 교육역량 대표실적	신임교수 실적포함여부 : 예

[첨부 2] 2020년도 교육연구단 참여교수의 지도학생 현황

기준일	대학명	신청학과명	성 명		학번	생년 (YYYY)	외국인/ 내국인	자교/타교	지도교수 성명	임상/ 기초	학위과정		사업 참여 여부	비고
			한글	영문							과정	재학학기수		
2020.05.15	울산과학기술원	전기및전자공학과					외국인	타교	김광인		석사	5	미참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	전세영		석사	3	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	심재영		석사	2	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	김성진		석사	3	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	전세영		석사	4	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	정지훈		석사	1	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	이종원		석사	3	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	정지훈		석사	1	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	김성진		석사	4	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	정지훈		석사	2	미참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	이종은		석사	1	미참여	

기준일	대학명	신청학과명	성 명		학번	생년 (YYYY)	외국인/ 내국인	자교/타 교	지도교수 성명	임상/ 기초	학위과정		사업 참여 여부	비고
			한글	영문							과정	재학학기수		
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	김성진		석사	4	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	전세영		석사	3	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	김성진		석사	4	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	장지원		석사	2	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	정지훈		석사	4	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	양승준		석사	1	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	이종은		석사	5	미참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	이종은		석사	3	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	김경록		석사	1	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	심재영		석사	1	참여	

기준일	대학명	신청학과명	성 명		학번	생년 (YYYY)	외국인/ 내국인	자교/타 교	지도교수 성명	임상/ 기초	학위과정		사업 참여 여부	비고
			한글	영문							과정	재학학기수		
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	정지훈		석사	4	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	이종원		석사	3	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	이종은		석사	5	미참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	이종원		박사	1	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	김성진		박사	4	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	김경록		박사	5	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	전세영		박사	5	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	전세영		박사	2	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	이종은		박사	2	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	양현종		박사	10	미참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	양승준		박사	6	미참여	

기준일	대학명	신청학과명	성 명		학번	생년 (YYYY)	외국인/ 내국인	자교/타 교	지도교수 성명	임상/ 기초	학위과정		사업 참여 여부	비고
			한글	영문							과정	재학학기수		
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	양승준		석박사통합	10	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	양현종		석박사통합	11	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	정지훈		석박사통합	10	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	김경록		석박사통합	13	미참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	양현종		석박사통합	8	미참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	김경록		석박사통합	3	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	양현종		석박사통합	8	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	장지원		석박사통합	1	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	양현종		석박사통합	5	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	양현종		석박사통합	5	참여	

기준일	대학명	신청학과명	성 명		학번	생년 (YYYY)	외국인/ 내국인	자교/타 교	지도교수 성명	임상/ 기초	학위과정		사업 참여 여부	비고
			한글	영문							과정	재학학기수		
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	이종원		석박사통합	5	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	김성진		석박사통합	1	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	심재영		석박사통합	7	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	김성진		석박사통합	5	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	장지원		석박사통합	3	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	이규호		석박사통합	11	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	김경록		석박사통합	7	미참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	이종은		석박사통합	11	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	이종원		석박사통합	7	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	심재영		석박사통합	11	미참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	정지훈		석박사통합	11	미참여	

기준일	대학명	신청학과명	성 명		학번	생년 (YYYY)	외국인/ 내국인	자교/타 교	지도교수 성명	임상/ 기초	학위과정		사업 참여 여부	비고
			한글	영문							과정	재학학기수		
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	정지훈		석박사통합	9	미참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	이규호		석박사통합	11	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	김경록		석박사통합	10	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	양현종		석박사통합	7	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	심재영		석박사통합	13	미참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	김경록		석박사통합	11	미참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	이종원		석박사통합	4	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	김성진		석박사통합	5	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	이규호		석박사통합	10	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	자교	김경록		석박사통합	5	참여	
2020.05.15	울산과학기술원	전기및전자공학과					내국인	타교	정지훈		석박사통합	13	미참여	

기준일	대학명	신청학과명	성 명		학번	생년 (YYYY)	외국인/ 내국인	자교/타 교	지도교수 성명	임상/ 기초	학위과정		사업 참여 여부	비고
			한글	영문							과정	재학학기수		
2020.05.15	울산과학 기술원	전기및전자공학과					내국인	자교	심재영		석박사통합	11	참여	
2020.05.15	울산과학 기술원	전기및전자공학과					내국인	타교	김성진		석박사통합	5	참여	
2020.05.15	울산과학 기술원	전기및전자공학과					내국인	타교	정지훈		석박사통합	3	참여	
2020.05.15	울산과학 기술원	전기및전자공학과					내국인	자교	양현종		석박사통합	1	참여	
2020.05.15	울산과학 기술원	전기및전자공학과					내국인	타교	이종원		석박사통합	8	참여	

전체 대학원생 수 (명)	석사	24	참여 대학원생 수 (명)	석사	19	참여비율 (%)	석사	79.17
	박사	8		박사	6		박사	75.00
	석·박사통합	37		석·박사통합	28		석·박사통합	75.68
	계	69		계	53		전체	76.81
자교 학사 전체 대학원생 수 (명)	석사	12	자교 학사 참여 대학원생 수 (명)	석사	10	자교학사참여비율(%)	석사	83.33
	박사	4		박사	3		박사	75.00
	석·박사통합	30		석·박사통합	24		석·박사통합	80.00
	계	46		계	37		전체	80.43
외국인 전체 대학원생 수 (명)	석사	1	외국인 참여 대학원생 수 (명)	석사	0	외국인 참여비율 (%)	석사	0.00
	박사	0		박사	0		박사	-
	석·박사통합	0		석·박사통합	0		석·박사통합	-
	계	1		계	0		전체	0.00