

4단계 BK21사업』 미래인재 양성사업(신산업 분야)

교육연구단 자체평가보고서

접수번호										
신청분야	지능형반도체 (시스템반도체 포함)					단위	전국			
학술연구분야 분류코드	구분	관련분야			관련분야		관련분야			
		중분류	소분류	중분류	소분류	중분류	소분류			
	분류명	전자/정보 통신공학	반도체	전자/정보 통신공학	회로시스템	컴퓨터학	뉴로컴퓨터			
	비중(%)	40			35		25			
교육연구 단명	국문) 초절전 지능형 뇌모방 시스템 공학단 영문) Ultimate neuromorphic intelligent Brain(UniBrain) system engineering									
교육연구 단장	소 속	울산과학기술원 전기전자공학과								
	직 위	교수								
	성명	국문	김경록			전화				
		영문	Kim Kyung Rok			팩스				
					이동전화					
					E-mail					
연차별 총 사업비 (백만원)	구분	1차년도 (20.9~21.2)	2차년도 (21.3~22.2)	3차년도 (22.3~23.2)	4차년도 (23.3~24.2)	5차년도 (24.3~25.2)	6차년도 (25.3~26.2)	7차년도 (26.3~27.2)	8차년도 (27.3~27.8)	
	국고지원금	93.275	186.550	186.550	186.550	186.550	186.550	186.550	93.275	
총 사업기간	2020.9.1.-2027.8.31.(84개월)									
자체평가 대상기간	2020.9.1.-2021.8.31.(12개월)									
<p>본인은 관련 규정에 따라, 『4단계 BK21』 사업 관련 법령, 귀 재단과의 협약에 따라 다음과 같이 자체평가보고서 및 자체평가결과보고서를 제출합니다.</p> <p style="text-align: right;">2021년 9월 17일</p>										
작성자	교육연구단장				김 경 록					
확인자	울산과학기술원 총장				이 용 훈 (인)					

<자체평가 보고서 요약문>

중심어	리딩 이노베이터	교육과 연구의 선순환	창의-혁신적 융합기술
	글로벌 리더 양성	하드웨어(HW)-소프트웨어(SW) 융복합	뉴로컴퓨팅
	지능형 반도체	초절전 지능형 뇌모방 시스템 '유니브레인(UniBrain)'	전계층 holistic scheme 연구방법론
교육연구단의 비전과 목표 달성정도	<ul style="list-style-type: none"> ■ 비전: 반도체 기술혁신 속도를 뛰어넘는 교육-연구개발을 글로벌 선도수준으로 수행 <ul style="list-style-type: none"> - 교육: 초절전 뇌모방 시스템 HW-SW 융복합 혁신인재 양성 [달성] 융복합 혁신인재 양성을 위한 다계층의 우수 대학원생 확보 및 지원 계획 대비 정량적으로 매우 우수 실적 창출. - 연구: 새로운 뉴로컴퓨팅 HW-SW 융복합 연구영역 개척 및 선점 [달성] 반도체소자-회로설계-시스템-소프트웨어 모든 계층에서 우수한 학술적 성과를 거두었으며 또한 각 성과는 계층간에 유기적 연구를 통해 창출됨. - 국제화: 국제학생교류/국제공동연구를 통한 글로벌 선도추구 [달성] ISSCC, VLSI 등 국제적 최고수준의 학회에 연구를 발표하여 참여 대학원생들의 국제적 학생, 연구자 교류를 도모하였고, 인적 네트워크 구축을 촉진하여 국제공동연구를 추진하는 발판을 마련함. ■ 목표: 지능형 반도체 기술의 '리딩 이노베이터(Leading Innovator)' 로의 도약 <ol style="list-style-type: none"> 1. 자기주도형 혁신적 융복합 학습 기반 교육-연구의 선순환 체계 구축 [달성] 새로운 문제를 학생 스스로 창출하고 해결 하도록 장려하며, 교육-연구간 구분 없는 프로젝트 기반 학습 (Project-Based Learning; PBL) 교과목들을 개설하고 성공적으로 시행. 2. 전계층 holistic scheme 융복합 연구 기반 창의-혁신적 융합기술 구현 [달성] 전계층 연구자들간 적극적 교류를 유도하여 계층 간 상호 보완 및 발전을 도모하여 창의-혁신적 융합기술 구현 체계를 구축. 3. 세계 수준의 교육과 국제 교류를 통한 글로벌 리더 양성 및 영향력 확대 [달성] 국제 학술지, 학술대회에 논문 투고를 적극 장려하고 다수의 실적을 창출하여 글로벌 최고 수준의 연구역량을 보유하는 기회를 제공. 		
교육역량 영역 성과	<ul style="list-style-type: none"> ■ 혁신 인재 양성을 위한 우수 대학원생 충원 및 배출 계획 달성 <ul style="list-style-type: none"> - 박사 충원, 배출 실적은 모두 100% 달성 - 석사 충원, 배출 실적(목표)은 각각 19명(15명), 7명(9명)으로 배출 실적은 다소 목표대비 부족하나, 충원,배출 인력을 모두 고려시 충분히 달성했다고 판단됨. ■ 자기주도형 융복합 학습 기반 교육-연구의 선순환 체계의 교육과정 개설 <ul style="list-style-type: none"> - HW-SW 융복교과과정을 신설하여, 계층간 유기적 연구의 필요성을 환기시키고, 특정 분야에 국한되지 않는 도전적, 창의-혁신 연구의식 고취 (AI 시스템, AI 가속기 아키텍처). - 교과목 주제를 주도적으로 탐구하도록 유도하고, 그 결과를 교과목에 다시 반영함으로써 교육-연구 선순환 구현을 목표로 하는 PBL(Project-Based Learning) 과목 개설 (전자소자실험, AI 시스템). ■ 인력양성 지원 및 교육의 국제화 <ul style="list-style-type: none"> - 세계 최고 수준의 국제학회 참석에 경비를 지원하여 참여 대학원생들의 연구 내용 발표, 최근 연구 동향 파악, 인적 네트워크 구축을 장려. - 세계적인 대학들과의 공동연구를 진행, 외국 대학 및 연구기관과의 활발한 연구자 교류 및 실적 창출 중. 		
연구역량 영역 성과	<ul style="list-style-type: none"> ■ HW-SW 융복합 연구 성과 <ul style="list-style-type: none"> - 최근 1년간 본 교육연구단은 융합연구를 통해 Nano Letters, ISSCC 와 같은 		

	<p>우수한 저널, 학회에 논문을 70여편 발표하는 실적을 창출함. 뿐만 아니라 환산 논문 1편당 환산보정 IF가 0.732로 각각의 논문이 질적으로도 매우 우수함.</p> <ul style="list-style-type: none"> - 반도체소자-회로설계-시스템-소프트웨어 전계층에서 우수한 학술적 성과를 거두어내면서, holistic scheme 연구 역량을 향상하였음. <ul style="list-style-type: none"> ■ 연구업적의 질적 우수성 향상 <ul style="list-style-type: none"> - 창의-혁신적 융합 원천기술 구현: 초절전 지능형 뇌모방 시스템 구현을 위한 각 계층별 유기적인 원천요소 IP 확보를 위한 연구를 우선적으로 진행. - 특허 출원 장려 및 등록비 지원을 통해 참여 대학원생들의 개발 기술에 대한 지적 재산을 보호, 창의-혁신적인 새로운 연구를 추구 할수 있는 환경 조성. - 국제 학술지, 학술대회에 논문 투고를 적극 장려하고 다수의 실적을 창출하여 글로벌 최고 수준의 연구역량을 보유하는 기회를 제공함.
<p>산학협력 영역 결과</p>	<ul style="list-style-type: none"> ■ 특허, 창업 실적 창출 <ul style="list-style-type: none"> - 전계층에서 국내외 특허 출원 30건, 등록 9건의 실적을 창출. 각각의 특허는 매우 높은 신규성, 진보성을 지닐 뿐 아니라 융복합 연구의 결과물로서 특허 간 유기성이 높아 지적 재산 침해에 매우 강건함. - 교내 창업기업 (주)터널 실적 : 기진행된 기술이전 9건 등 보유 IP 의 높은 가치를 인정 받아, 기업가치 40억 추산됨과 더불어 투자금 2억 유치 등 우수한 창업·기술사업화 실적 창출 ■ 산학협력을 통한 산업문제 해결 실적 <ul style="list-style-type: none"> - 다수의 삼성미래기술육성센터 과제 및 삼성전자, SK 하이닉스 등의 반도체 기업 전략산학 기반 협력체계 구축 - 라이다/3D 센서 IC의 메모리용량, 노이즈 등의 산업문제를 산학과제 형태의 협력을 통해 새로운 기술을 개발하여 해결하였으며, 국제적 수준의 최첨단 기술로서 새로운 기술 분야를 선도함.
<p>미흡한 부분 / 문제점 제시</p>	<ul style="list-style-type: none"> ■ 교육 영역 <ul style="list-style-type: none"> - 석사배출 실적 및 달성도의 미흡 - FL (Flipped Learning) 과목 개설 실적 미흡 ■ 연구 영역 <ul style="list-style-type: none"> - COVID-19 팬데믹 여파로 수행되지 못한 국제적 연구 교류 성과 - 다수의 연구 실적을 창출하였으나, 계층간 융복합 측면이 두드러지지 않음. ■ 산학협력 영역 <ul style="list-style-type: none"> - 창업 기업의 가치측면은 긍정적이나 구체적 사업화 수행 내용이 부족해 보임.
<p>차년도 추진계획</p>	<ul style="list-style-type: none"> ■ 교육 영역 <ul style="list-style-type: none"> - 당해연도 상당수의 석사과정 인력 충원을 바탕으로 배출 실적을 달성할 계획 - 대학원의 기초핵심 과목에서 계층별로 하나 이상을 FL 교육과정으로 전환할 계획임 (4과목 이상 목표). ■ 연구 영역 <ul style="list-style-type: none"> - 팬데믹이 진정 될 것으로 예상되는 올해 말 혹은 내년 초부터 단기 학술대회 출장 및 장기 해외파견 등을 추진 계획함. - 시도 수준에 머물렀던 융복합 연구를 차년도에는 결과를 적극 응용하여, 특허, 논문 등의 실적에서 우수성을 본격적으로 입증하고자 함. ■ 산학협력 영역 <ul style="list-style-type: none"> - 다수의 기술 이전이 계획되어 있으며, 또한 TIPS 정부심사 R&D 자금 유치를 통한 창업 실적을 창출을 계획 중이며, 이를 바탕으로 시작품 생산을 위한 구체적 전략을 수립 중.

목 차

I. 교육연구단의 구성, 비전 및 목표	5
1. 교육연구단장의 교육·연구·행정 역량	5
2. 대학원 신청학과 소속 전체 교수 및 참여연구진	6
3. 교육연구단의 비전 및 목표 달성정도	7
II. 교육역량 영역	12
1. 교육과정 구성 및 운영 현황과 계획	14
2. 인력양성 계획 및 지원 성과	16
2.1 교육연구단의 우수 대학원생 확보 및 지원 성과	16
2.2 대학원생 학술활동 지원	17
3. 참여대학원생 연구실적의 우수성	19
3.1 참여대학원생 저명학술지 논문의 우수성	19
3.2 참여대학원생 학술대회 대표실적의 우수성	20
3.3 참여대학원생 특허, 기술이전, 창업 실적의 우수성	20
4. 신진연구인력 현황 및 실적	23
5. 참여교수의 교육역량 대표실적	24
6. 교육 프로그램 국제화 현황 및 계획	25
III. 연구역량 영역	26
1. 연구업적물	28
1.1 참여교수 연구업적물의 우수성	28
1.2 연구의 수월성을 대표하는 연구 업적물	31
1.3 중앙정부 및 해외기관 연구비	48
2. 연구의 국제화 현황	49
2.1 참여교수의 국제적 학술활동 참여 실적 및 현황	49
2.2 외국 대학 및 연구기관과의 연구자 교류 실적 및 계획	49
IV. 산학협력 영역	50
1. 참여교수 산학협력 역량	52
1.1 연구비 수주 실적	52
1.2 특허, 기술이전, 창업 실적의 우수성	52
1.3 산학협력을 통한 (지역)산업문제 해결 실적의 우수성	62

1. 교육연구단장의 교육·연구·행정 역량 (변경사항없음)

성 명	한 글	김경록	영 문	Kim Kyung Rok
소 속 기 관	울산과학기술원 전기전자컴퓨터공학부			

교육연구단장 김경록 교수는 지능형반도체 분야 “초절전 지능형 뇌모방 시스템 공학단”의 비전을 누구보다 잘 달성할 수 있는 다음과 같은 탁월한 연구·교육·행정 역량을 가졌다.

(1) 연구역량

- 김경록 교수의 지난 5년간 국제전문 학술지 연구실적은 총 24편으로, 이중 IEEE 논문 12편, Springer Nature 출판그룹 논문 3편으로 질적 우수성이 탁월함. (Q1 비율 62.5 %)
- 특히, Springer Nature 저널 3편 (Nature Electronics, Nature Communications, Scientific Reports) 중 2019년 7월 출판된 Nature Electronics 논문 (대표연구실적 1)은 국내 전기 및 전자공학과 (EE) 최초 출판으로서, 모든 저자가 UNIST 학생과 교수로 구성되어 UNIST EE만의 융복합 교육과 연구를 통해 “3진법 반도체”라는 새로운 반도체 패러다임을 제시한 탁월한 업적임. 이는 교육-연구 선순환 구현의 실제 사례로서, 업적의 선도성과 탁월성을 인정받아 UNIST “젊은특훈교수”에 선정/임용되었음. (2019년 9월)
- 또한, 반도체 분야의 세계 최고 학술대회로 인정받는 VLSI 논문 2편을 출판하였으며, 주로 글로벌 반도체 기업들의 첨단기술 경연장에서 2017년 VLSI 논문은 순수 대학교/대학원 자체 기술로는 국내 유일한 발표논문으로 선정되었고, 2019년 논문은 반도체 소자-회로 융복합 연구 결과의 가치를 인정받아 VLSI Technology와 Circuit program에 모두 포함되어 Joint-Focus Session에서 발표한 탁월한 융복합 연구업적임.
- IEEE 논문 또한 주전공 분야인 ‘전자소자’ (Electron Device Society) 논문 (Electron Device Letters 2편, Transactions on Electron Devices 4편)을 기반으로, 다양한 융복합 연구를 추구하여 ‘컴퓨터’ (Computer Society, ISMVL 2편), ‘마이크로파’ (MTTS, Transactions on Terahertz Science and Technology 2편), ‘안테나’ (Transactions on Antennas and Propagation 1편) 분야 등 3개 이상의 분야에서 질적으로 우수한 IEEE 논문 출판을 통해 차별화된 융복합 연구역량을 보유하고 있음을 확인할 수 있음.

(2) 교육역량

- 김경록 교수는 UNIST EE 재직기간 9년 중 총 6명의 박사, 5명의 석사 학생을 배출하였으며, 이중 박사학위자 1명은 탁월한 연구업적을 인정받아 UNIST Best Research Award를 수상하였으며, 5명 석사학위자 모두 취업 (삼성전자 2명, LG전자 1명, SK 하이닉스 1명) 및 진학 (박사과정 1명) 하였음.
- 박사과정 진학 학생 1명은 Global Ph.D Fellowship (GPF)에 선정되었으며, 2017년 박사학위 취득 후 SK 하이닉스(미래반도체연구소)에 취업하였고, 지도 학생 중 총 3명이 삼성전자 휴먼테크 논문 대상 (은상 2, 장려상 1)을 수상하여, 글로벌 최고 수준의 반도체 기업에서 필요로 하는 인재양성 역량을 보였음.

(3) 행정역량

- 김경록 교수는 UNIST 개교 초기인 2010년부터 재직하여, 대학교/대학원 교육과정/연구 프로그램 제도 확립에 대한 행정경험이 풍부하며, 특히, 학교 대학원위원회 위원으로 자대생이 학부 1, 2학년이었던 초기에 타대생의 UNIST 대학원 유치를 위한 U-SURF/U-WURF 등 인턴십 프로그램을 성공적으로 수행하여, UNIST 대학원 운영의 기틀을 마련하였음.
- 본 교육연구단의 모체인 UNIST 나노전자 뇌모방 시스템 연구센터 (Center for Nanoelectronic Brain-inspired Systems, CNeBS)의 센터장(Director)으로 재직하면서, 센터 구성 및 운영을 위한 행정경험이 풍부하며, 전자공학 내 다양한 학문 분야의 융합을 바탕으로 창의적인 연구 성과를 추구하는 본 교육연구단을 성공적으로 리딩할 것으로 확신함.

2. 대학원 신청학과 소속 전체 교수 및 참여연구진

<표 1-1> 교육연구단 대학원 학과(부) 전임 교수 현황

(단위: 명, %)

신청학과(부)	기준학기	전체교수 수			참여교수 수		
		전임	겸임	계	전임	겸임	계
전기전자공학과	20년 2학기	21	6	27	9	4	13
	21년 1학기	20	6	26	9	4	13

<표 1-2> 최근 1년간 교육연구단 대학원 학과(부) 소속 전임/겸임 교수 변동 내역

연번	성명	변동 학기	전출/전입	변동 사유	비고
1	전세영	2020년 2학기	전출	이직	21.01.31 전출
2	신세운	2020년 2학기	전입	신규 임용	21.02.01 임용
3	장지원	2021년 1학기	전출	이직	21.02.28 전출
4	김명수	2021년 2학기	전입	신규 임용	21.09.01 임용

<표 1-3> 교육연구단 참여교수 지도학생 현황

(단위: 명, %)

신청학과(부)	기준학기	대학원생 수											
		석사			박사			석·박사 통합			계		
		전체	참여	참여 비율 (%)	전체	참여	참여 비율 (%)	전체	참여	참여 비율 (%)	전체	참여	참여 비율 (%)
전기전자공학과	20년 2학기	34	12	35	12	6	50	75	27	36	121	45	37
	21년 1학기	37	20	54	11	5	45	75	24	32	123	49	39
참여교수 대 참여학생 비율		376											

참여인력 구성 변경 및 현황

- 최근 1년간 (2020.9.1~2021.8.31.) 교육연구단 참여교수 중 2명이 교체되었고, 현재 사업 신청 시 참여교수 수 13인을 유지하고 있음.

3. 교육연구단의 비전 및 목표 달성정도

교육연구단의 비전 ‘반도체 기술혁신 속도를 뛰어넘는 교육-연구개발을 글로벌 선도수준으로 수행’ 및 목표 ‘지능형 반도체 기술의 리딩 이노베이터(Leading Innovator) 로의 도약’ 를 계획 대비 **교육, 연구, 산학 모든 측면에서 우수하게 달성함.**

■ 교육 분야

(1) 교육과정 구성 및 운영 성과

자기주도형 융복합 학습 기반 교육-연구의 선순환 체계 구축을 활성화하기 위해 융합교육과정 신설 및 Project-Based Learning (PBL) 과목 개설.

- 융합교육과정 신설
 - 이종은 교수 ‘AI 시스템’ : 효율적인 AI 시스템 구축을 위해, 회로,시스템 및 알고리즘 간의 최적 설계를 목표로하는 융복합 교과목 신설.
 - 이규호 교수 ‘AI 가속기 아키텍처’ : AI 가속기를 위한 하드웨어 아키텍처 설계 기법을 배우는 과목으로서, 반도체 소자 계층에서부터 AI 설계를 수행하는 HW-SW 융복합 교과목.
- PBL 과목 개설
 - 김경록 교수 ‘전자소자실험’ : 지능형 반도체 제작을 하기 위해 실제를 고려한 CMOS 집적공정에 대한 이해 및 소자-회로 동작원리에 대한 융복합적 연구역량 향상을 위한 세계 유일 process-device-circuit co-design을 수행하는 PBL 교과목 개설.
 - 이종은 교수 ‘AI 시스템’ : 상기 융합교육과정 신설 항목에도 포함된 과목으로, HW-SW 융복합 교육 뿐 아니라 PBL 기반의 교육 또한 동시에 수행함. HLS (High-Level Synthesis) 기반의 AI 프로세서 아키텍처 설계 및 합성 프로젝트, Python을 이용하여 AI 프로세서 구동 프로젝트 등을 포함.

(2) 교육연구단의 우수 대학원생 확보 및 지원 성과

- 혁신 인재 양성을 위한 우수 대학원생 충원 및 배출 실적 초과 달성함.
 - 석사 충원 실적: 목표 15명 대비 19명 충원 (127%)
 - 박사 충원 실적: 목표 4명 대비 4명 충원 (100%)

(3) 대학원생 학술활동 지원 성과

- 국제 연구 및 인적 교류 기회 제공
 - 이종은 교수: UC Irvine의 Prof. Fadi Kurdahi 교수팀과 함께 공동으로 저항성 메모리 기반 신경망 가속기 회로-아키텍처 관련 연구를 진행하고 있음.
 - 이종원 교수: Technical University of Munich (Germany) 의 Prof. Mikhail Belkin group 과 III-V 반도체 기반 다중양자우물구조를 이용한 능동/비선형 메타표면 연구를 공동으로 진행하고 있음.
- 주요 학술활동 경비 지원
 - ISSCC, VLSI 등 세계 최고 수준의 국제학회에 참석하는데 경비를 지원하여 참여 대학원생들의 연구 내용 발표, 최근 연구 동향 파악, 인적 네트워크 구축을 장려함.
 - 국내외의 특허 출원 장려 및 등록비 지원을 통해 참여 대학원생들이 개발한 기술에 대한 지적 재산권을 보호하는데 기여하여, 창의-혁신적인 새로운 연구를 추구 할수 있도록 환경을 조성함.
 - 고도의 연구활동을 수월하게 할 수 있도록 최고 수준의 시뮬레이션 (SILVACO TCAD, CALIBRE_NMLVS 등) 실험 환경을 구축함.

- 국제화 역량 향상 지원

- 다수의 석사, 박사를 배출하는 과정에서 학위논문을 100% 영어로 작성함에 따라 학위논문의 수준을 글로벌 스탠다드 수준으로 향상시킴.
- 국제 학술지, 학술대회에 논문 투고를 적극 장려하고 다수의 실적을 창출하여 글로벌 최고 수준의 연구역량을 보유하는 기회를 제공함.

(4) 신진연구인력 현황 및 실적

- 신진연구인력의 확보 및 지원 계획

- 본 교육연구단의 신진연구인력은 참여 교수별로 추천된 연구 실적이 우수한 박사 후 연구원들을 대상으로, 운영위원회의 엄정한 심사과정을 거쳐 선발되었으므로, 우수 신진연구인력 채용 제도를 확립한것으로 판단됨.
- 신진연구인력 (박사 후 연구원) 에게 선정평가 당시 계획한 최대 급여 액수 (350만 원/월) 보다 높은 급여를 보장함으로써 최고 수준의 급여대우를 이행하고 연구활동을 활성화 함. 당해년도의 선례를 통해 다수의 박사 후 연구원들에게 본 제도를 통한 채용 의식을 고취하여 우수한 연구인력 유치를 할 수 있는 환경을 구축함.

- 신진연구인력의 연구 활동 활성화를 위한 제도적 장치

- 연구에 전념 할 수 있도록 PC와 사무가구 일체를 지원, 최적의 환경을 제공하였으며, 연구원 아파트에 입주 할 수 있도록 지원하여 안정적인 정착환경을 마련함.
- 국내외 유수의 대학, 연구소와의 협동 연구를 독려하여 최고 수준의 국제적 연구 역량을 갖출 수 있는 기회를 제공.

- 대학원 차원의 혁신 지표와의 연계성

- 당초 계획한 '수월성 연구 추진 지향' 에 걸맞게 원천기술 연구를 장려함. 당해년도 연구결과는 그 우수성을 입증받아 국내 최대 반도체 분야 학술대회에서 분과 우수 논문상을 수상하는데 기여함. 뿐만아니라 특허 출원 14건/ 등록 5건의 성과를 창출하였으며, 각각의 특허들은 모두 매우 높은 신규성, 진보성을 지닌것으로 평가됨.
- 상기 특허들은 교내 창업기업 주식회사 터널 (대표 : 김경록 교수)의 핵심 IP로서 엄청난 가치를 인정받았으며, 이를 통해 신진연구인력이 원천 기술 기반으로 가치 창출이 가능함을 간접적으로 경험하는 값진 기회가 되어, 기술 사업화 센터의 도움과 함께 독자적 기업 설립에 대한 동기를 부여함.

■ 연구 분야

(1) 교육연구단의 연구 성과

본 교육연구단이 추구하고 있는 연구 목표인 HW와 SW의 융복합 연구를 통한 새로운 연구 분야 선도를 위해 소자부터 회로설계, 시스템, 소프트웨어까지 전계층에 걸쳐 다양한 차세대 지능형 반도체 기술을 개발하고 holistic scheme 역량을 향상시켰으며 연구 결과들을 IF가 높은 저널에 게재함으로써 우수성을 입증하였음.

- 연구실적의 질적 우수성

- 최근 1년의 연구 기간 동안 각 계층의 연구 분야에서 국제적으로 인정받는 우수한 저널과 학술대회를 포함하여 70여편의 학술지 및 학술대회 논문을 게재하고 발표함.
- 환산논문 1편당 환산보정 IF는 0.732로 2021년 목표인 0.622를 크게 뛰어넘는 결과를 달성함.

(* SCI(E) 저널만 고려, 환산논문편수 = 10.8, 환산보정IF합 = 7.93)

● 세부 연구 분야 별 (계층 별) 연구실적

가) 소재/소자 분야 연구실적

- Silicon 기반 높은 전자 이동도 특성을 갖는 고성능 신소자 “FinHEMT” 를 개발, 반도체 소자 분야의 최고 수준 저널인 IEEE Electron Device Letters(EDL)에 논문 게재. FinFET 구조의 Insulator와 Si channel 사이에 SiGe를 삽입하여 Quantum well 채널을 만든 구조로, FinFET의 장점인 좋은 gate controllability와 HEMT의 장점인 고이동도를 모두 취하는 Silicon 기반의 신소자로서, 3진법 반도체의 초절전-고성능 응용 설계의 가능성을 제시함으로써 지능형 반도체로서 범용성 향상을 기대할 수 있음.
- Silicon MOSFET 소자 외 새로운 소재/소자 연구로서, 메타물질 특성을 갖는 III-V 반도체 기반 소자를 구현하고 우수한 신호 검출, 발생 특성을 입증하여 세계적인 학술지인 Nano Letters와 Small Methods에 2021년 게재. 새로운 이종접합 반도체 구조 개발을 통해 초절전 신경망 시스템을 위한 신개념 뉴로모픽 소자를 설계할 수 있는 환경을 구축함.

나) 회로설계 분야 연구실적

- 픽셀 내에 집적된 히스토그램 TDC 기반의 플래쉬 라이다 센서를 개발하여 반도체 집적회로 분야에서 가장 권위있는 학술대회인 International Solid-State Circuits Conference(ISSCC)에 게재함. 개발한 새로운 라이다 센서는 기존 대비 1000배가량으로 데이터 크기를 줄이고, 처리 효율을 극대화할 수 있음. 절대적으로 많은 정보량을 처리해야하는 뇌모방 시스템을 구현함에 있어, CNN 학습을 통한 이미지 프로세싱이나 영상처리를 위한 아날로그 집적회로 구현이 가능해짐. // 줄일것
- 저전력 아날로그 회로 연구의 일환으로 인체의 생체 신호를 모니터링하는 Instrument Amplifier를 설계하고 검증하였으며 연구 결과를 ISSCC와 더불어 가장 권위있는 IEEE Symposium on VLSI Circuits에서 발표하였음. 이 연구로부터 얻어진 저전력 및 저잡음 회로 설계 기술을 초절전 지능형 뇌모방 시스템 설계에 반영할 예정임.

다) 시스템 분야 연구실적

- 3진법 기반 뇌모방 시스템 구현을 위한 새로운 로직 설계 연구를 수행, 다중문턱전압 기반 저전력 3진 인버터 “PT-STI” 및 로직 설계 방법론을 개발하여 반도체 집적회로 분야의 우수저널인 IEEE Transactions on Circuits and Systems I: Regular papers에 (2개의?) 논문을 게재. 삼진 논리 회로가 이전 논리 회로에만 국한되지 않고 디지털 회로의 보다 효율적인 설계를 가능하게 하기 위하여 함께 사용될 수 있음을 제시하여 “3진법 반도체” 기반 초절전 뇌모방 지능형 시스템 반도체의 실현가능성을 재고함.
- 경량 심층신경망(DNN)의 효율적인 처리를 위한 CGRA 확장 연구를 컴퓨터 구조 및 임베디드 시스템 분야 우수 학회인 Proceedings of Design, Automation and Test in Europe (DATE)에 게재함. 이를 통해 추후 시스템 분야에서 개발된 “3진법 반도체” 기반 초절전 뇌모방 신경망 칩과 결합해 자율주행과 헬스케어 같은 다양한 형태의 데이터 처리 및 분석에 적용될 수 있는 아키텍처를 개발함.

라) 소프트웨어 분야 연구실적

- 이미지센서에서 출력되는 영상신호나 라이다 센서의 3D 영상은 데이터량이 많고 복잡하여 효율적인 처리가 어려웠으나 인공지능 기술의 적용으로 기존에 비해 월등한 신호처리가 가능해지고 있음. 초절전 지능형 뇌모방 시스템에도 적용할 수 있는 훌륭한 응용처로 연구단 내에서 영상처리 원천 기술을 연구하고 있으며 이에 대한 결과물을 영상처리 및 컴퓨터 비전 분야 우수저널인 IEEE Transactions on Pattern Analysis and Machine Intelligence 및 Neural Networks에 게재함. 시각정보

의 왜곡을 유발하는 물리적 요인을 실험적으로 명확하게 규명하여 모델링하였으며 이를 활용해 시각 정보를 복원하는 딥러닝 기술을 확보함.

(2) 연구의 국제화 현황 및 실적

- 참여교수의 국제적 학술활동 참여 실적 및 현황
 - 김성진 교수: 반도체 집적회로 분야에서 가장 저명한 학술 대회인 International Solid-State Circuits Conference (ISSCC)에서 International Technical Program Committee (ITPC) 멤버로 참여하고 있음. Imagers, MEMS, Medical, and Display (IMMD) 분과에 소속되어 해당 기간 동안 2021년 ISSCC에서 발표될 논문을 선정하고 학회 운영에 기여하였음.
 - 이규호 교수: 현재까지 반도체 집적회로 및 컴퓨터 분야에서 저명한 학술대회인 IEEE/ACM DATE, IEEE A-SSCC 에서 TPC 멤버로 참여하고 있으며, IEEE AICAS 2021 Organizing Committee로 선정되어 학회 운영에 기여하였음
 - 이종원 교수: 나노기술연구협의회에서 진행하는 국제학회인 Nano Korea 2021 conference 에서 Organizing Committee 로 학회 운영에 기여하였음
- 참여교수의 국제 공동연구 현황
 - 이종은 교수: UC Irvine의 Prof. Fadi Kurdahi 교수팀과 함께 공동으로 저항성 메모리 기반 신경망 가속기 회로-아키텍처 관련 연구를 진행하고 있음.
 - 이종원 교수: Technical University of Munich (Germany) 의 Prof. Mikhail Belkin group 과 III-V 반도체 기반 다중양자우물구조를 이용한 능동/비선형 메타표면 연구를 공동으로 진행하고 있음.
- 외국 대학 및 연구기관과의 연구자 교류 실적 및 현황
 - 이종은 교수: UC Irvine의 Prof. Fadi Kurdahi 교수팀과 함께 공동으로 저항성 메모리 기반 신경망 가속기 회로-아키텍처 관련 연구를 진행하고 있음.
 - 이종원 교수: Technical University of Munich (Germany) 의 Prof. Mikhail Belkin group 과 III-V 반도체 기반 다중양자우물구조를 이용한 능동/비선형 메타표면 연구를 공동으로 진행하고 있음.

■ 산학 분야

(1) 특허, 기술이전, 창업 실적의 우수성

- (주)터넬(대표자: 김경록 교수)은 기진행된 기술이전 9건 등 보유 IP 의 높은 가치를 인정 받아, 기업 가치 40억 추산됨과 더불어 투자금 2억 유치 등 우수한 창업·기술사업화 실적 창출
- 전계층에서 국내외 특허 출원 30건, 등록 9건의 실적을 창출. 각각의 특허는 매우 높은 신규성, 진보성을 지닐 뿐 아니라 융복합 연구의 결과물로서 특허 간 유기성이 높아 지적 재산 침해에 매우 강건함.

(2) 산학협력을 통한 (지역)산업문제 해결 실적의 우수성

- 다수의 삼성미래기술육성센터 과제 및 삼성전자, SK 하이닉스 등의 반도체 기업 전략산학 기반 협력체계 구축.
- 김성진 교수는 라이다/3D 센서 IC의 메모리용량, 노이즈 등의 산업문제를 산학과제 협력을 통해 새로운 기술을 개발하여 해결하였으며, 국제적 수준의 최첨단 기술로서 새로운 기술 분야를 선도함.

■ 결론 및 요약

본 교육연구단은 지능형 반도체 기술의 ‘리딩 이노베이터’ 로 도약하고자, 최근 1년간 4단계 BK21 사업을 통하여 교육, 연구, 국제화 부분에서 모두 우수한 실적을 창출하였음. (‘교육연구단의 비전/목표 구현을 위한 정량적 목표치 및 실적 요약’ 참조)

금번 실적과 같은 추이로 사업이 진행 된다면, 본 교육연구단의 비전인 ‘반도체 기술혁신 속도를 뛰어넘는 교육과 연구개발을 글로벌 선도수준으로 수행’ 을 위해 ‘교육-연구 선순환 구현’, ‘창의-혁신적 융합기술’, ‘글로벌 리더 양성’ 을 온전히 달성할 수 있을 것으로 기대됨. 사업이 종료되는 2027년에는 지능형 반도체 분야의 혁신적 미래가치를 창조하는데 공헌할 수 있는 융복합 혁신인재 배출 및 지능형 반도체의 새로운 패러다임을 전환을 통해 글로벌 신시장을 창출 및 선점 할 수 있을 것으로 판단됨.

* 교육연구단의 비전/목표 구현을 위한 정량적 목표치 및 실적 요약

구분	내용	현황(실적)	최근 1년간 실적	목표(사업 7년차 기준)	비고
교육과정	융합교육과정	IoT 센서설계 저전력 시스템(2)	AI System/ AI Accelerator Architectures (2)	총 10개 HW-SW 융합 교과목 구축 및 운영: 신설(4)/개선(4)	일부 AI 대학원 코드 쉐어 고려
	Project-Based Learning (PBL)	Microelectronics Lab/ Analog System Design (2)	AI System/ 전자소자실험 (2)	PBL 교과목 전환 (5) 산학 창의자율연구 개설(1)	
	Flipped Learning (FL)	인공지능/컴퓨터 구조/확률/전력전 자(학부 4과목)	-	대학원 기초핵심 FL 교과목 전환 (4과목 이상)	
대학원생 충원	석사/박사/통합과 정) 충원 (명)	(최근 3년간) 총 33/32/(12)	(최근 1년간) 총 19/4/(5)	누적 총 105/64 명 (교수 1인당 석사1.5 /박사1)	
대학원생 배출	석사/박사 배출 (명)	(최근 3년간) 총 28/9	(최근 1년간) 총 7/4	누적 총 94/46 명 (석사 2년/박사 5년 연한)	
연구 수월성	논문 환산 편수	11.7편/년 (1인당 0.89편)	10.8편/년 (1인당 0.87편)	글로벌 평균보다 74% 더 인	세계 최초 원천 연구 및 질적 우수 지향
	환산보정 피인용수(FWCI)	81.2/46.6=1.74 (환산논문 1편당)	생략 - 논문발표 1년 미만, 인용 수 산정불가	용되는 우수한 현황 기반 새로운 연구 영역 개척 목표로 Top-tier 저널/학회 출판	
	환산논문 1편당 환산보정IF (ES)	30.3/49.0*=0.61 상위 20% Q1우수 (56.6/49.0*=1.15, 상위 6% L1우수) (*포스터논문제외 총 환산편수)	7.93/10.8* = 0.732 (16.7/10.8* = 1.54) (*포스터논문제외 총 환산편수)	최종 7년차 기준 IF = 0.70** **2018 JCR EE 카테고리 기준상위 15%, 연평균 2% 향상 (지능형반도체 분야특성 고려 하면 매우 도전적인 목표임)	
국제화	교육프로그램 국제화	AI Programming 기초/심화 (2)	-	STAR-MOOC 플랫폼 기반 국제공동교육과정 구축 (4)	
	국제공동연구 /국제교류수행	(최근 3년간) 12건	(최근 1년간) 2건	매년 10건 이상 (논문출판 장단기파견, 석학초빙, 세미나 교류/개최 포함)	
	외국어 강의 /영어글쓰기	100% 영어강의/ 100% 영어학위논문작성 지속 유지 및 강화			

□ 교육역량 대표 우수성과

(1) 교육과정 구성 및 운영 성과

자기주도형 융복합 학습 기반 교육-연구의 선순환 체계 구축을 활성화하기 위해 융합교육과정 신설 및 Project-Based Learning (PBL) 과목 개설. 교육과정은 세계 탑 대학들의 수업을 벤치마킹하여 국제적 연구 역량을 갖도록 구성함

- 융합교육과정 신설
 - 이종은 교수 ‘AI 시스템’: 효율적인 AI 시스템의 설계 및 최적화를 위한 아키텍처 및 시스템 수준의 기법들을 소개한다. 수업 주제들에는 뉴럴넷 프로세서 아키텍처 설계, 컴파일 기법, 모델 최적화 기법 등을 포함되며, AI 알고리즘과 회로 및 시스템 소프트웨어의 융복합 교과목으로 신설.
 - 이규호 교수 ‘AI 가속기 아키텍처’: AI 가속기를 위한 하드웨어 아키텍처 설계 기법을 배우는 과목이다. AI와 CMOS 반도체 설계등의 분야를 HW-SW 융복합 교과목으로서 1차년도에 신설.
- PBL 과목 개설
 - 김경록 교수 ‘전자소자실험’: 지능형 반도체 제작을 하기 위해 실제를 고려한 CMOS 집적공정에 대한 이해 및 소자-회로 동작원리에 대한 융복합적 연구역량 향상을 위한 세계 유일 process-device-circuit co-design을 수행하는 PBL 교과목 개설.
 - 이종은 교수 ‘AI 시스템’: 상기 융합교육과정 신설 항목에도 포함된 과목으로, HW-SW 융복합 교육 뿐 아니라 PBL 기반의 교육 또한 동시에 수행함. HLS (High-Level Synthesis) 기반의 AI 프로세서의 아키텍처 설계 및 합성 프로젝트, Python을 이용하여 AI 프로세서 구동 프로젝트 등을 포함.

(2) 교육연구단의 우수 대학원생 충원 및 지원 성과

- 혁신 인재 양성을 위한 우수 대학원생 충원 및 배출 계획을 전반적으로 달성하였음

최근 1년간 대학원생 충원 및 배출 실적					
구분		계획(2021)	실적	달성도	비고
충원 (재학생)	석사	15	19	127 %	- 석·박사 통합과정의 경우, 5학기부터는 박사학위과정으로 계산
	박사	4	4	100 %	
배출 (졸업생)	석사	9	7	78 %	- 당해연도 석사충원실적이 계획을 상회하므로, 추후 석사배출실적 개선 예상
	박사	4	4	100 %	

(3) 대학원생 학술활동 지원 성과

- 국제 연구 및 인적 교류 기회 제공
 - 이종은 교수: UC Irvine의 Prof. Fadi Kurdahi 교수팀과 함께 공동으로 저항성 메모리 기반 신경망 가속기 회로-아키텍처 관련 연구를 진행하고 있음.
 - 이종원 교수: Technical University of Munich (Germany) 의 Prof. Mikhail Belkin group 과 III-V

반도체 기반 다중양자우물구조를 이용한 능동/비선형 메타표면 연구를 공동으로 진행하고 있음.

- 주요 학술활동 경비 지원

- ISSCC, VLSI 등 세계 최고 수준의 국제학회에 참석하는데 경비를 지원하여 참여 대학원생들의 연구 내용 발표, 최근 연구 동향 파악, 인적 네트워크 구축을 장려함.
- 국내외 특허 출원 장려 및 등록비 지원을 통해 참여 대학원생들이 개발한 기술에 대한 지적 재산권을 보호하는데 기여하여, 창의-혁신적인 새로운 연구를 추구 할수 있도록 환경을 조성함.
- 고도의 연구활동을 수월하게 할 수 있도록 최고 수준의 시뮬레이션 (SILVACO TCAD, CALIBRE_NMLVS 등) 실험 환경을 구축함.

- 국제화 역량 향상 지원

- 다수의 석사, 박사를 배출하는 과정에서 학위논문을 100% 영어로 작성함에 따라 학위논문의 수준을 글로벌 스탠다드 수준으로 향상시킴.
- 국제 학술지, 학술대회에 논문 투고를 적극 장려하고 다수의 실적을 창출하여 글로벌 최고 수준의 연구역량을 보유하는 기회를 제공함.

(4) 신진연구인력 현황 및 실적

- 신진연구인력의 확보 및 지원 계획

- 본 교육연구단의 신진연구인력은 참여 교수별로 추천된 연구 실적이 우수한 박사 후 연구원들을 대상으로, 운영위원회의 엄정한 심사과정을 거쳐 선발되었으므로, 우수 신진연구인력 채용 제도를 확립한것으로 판단됨.
- 신진연구인력 (박사 후 연구원) 에게 선정평가 당시 계획한 최대 급여 액수 (350만 원/월) 보다 높은 급여를 보장함으로써 최고 수준의 급여대우를 이행하고 연구활동을 활성화 함. 당해년도의 선례를 통해 다수의 박사 후 연구원들에게 본 제도를 통한 채용 의식을 고취하여 우수한 연구인력 유치를 할 수 있는 환경을 구축함.

- 신진연구인력의 연구 활동 활성화를 위한 제도적 장치 마련

- 연구에 전념 할 수 있도록 PC와 사무가구 일체를 지원, 최적의 환경을 제공하였으며, 연구원 아파트에 입주 할 수 있도록 지원하여 안정적인 정착환경을 마련함.
- 국내외 유수의 대학, 연구소와의 협동 연구를 독려하여 최고 수준의 국제적 연구 역량을 갖출 수 있는 기회를 제공.

- 대학원 차원의 혁신 지표와의 연계성

- 당초 계획한 '수월성 연구 추진 지향' 에 걸맞게 원천기술 연구를 장려함. 당해년도 연구결과는 그 우수성을 입증받아 국내 최대 반도체 분야 학술대회에서 분과 우수 논문상을 수상하는데 기여함. 뿐만아니라 특허 출원 14건/ 등록 5건의 성과를 창출하였으며, 각각의 특허들은 모두 매우 높은 신규성, 진보성을 지닌것으로 평가됨.
- 상기 특허들은 교내 창업기업 주식회사 터널 (대표 : 김경록 교수)의 핵심 IP로서 엄청난 가치를 인정받았으며, 이를 통해 신진연구인력이 원천 기술 기반으로 가치 창출이 가능함을 간접적으로 경험하는 값진 기회가 되어, 기술 사업화 센터의 도움과 함께 독자적 기업 설립에 대한 동기를 부여함.

1. 교육과정 구성 및 운영 현황과 계획

(1) 교육과정 구성 및 운영 성과

본 연구교육연구단의 ‘초절전 뇌모방 시스템 HW-SW 융복합 혁신인재 양성’ 교육비전에 따라 지능형반도체 기술을 선도해 나갈 인재 양성을 위하여 반도체소자부터 시스템 소프트웨어에 이르는 전자공학의 핵심 분야를 체계적으로 융합하여 자기주도형 교육-연구 선순환을 구현하고 적극적인 국제 교류를 통한 글로벌 리더를 양성할 수 있는 교과과정을 구성 및 운영함.

■ 융합교육과정 신설

기존의 학문의 틀에서 벗어나 다양한 학문간 융복합 교육 과정을 제공하고자 교과목을 반도체소자-회로-시스템-소프트웨어로 분류하고 교과목 간의 연결 체계를 구축. 핵심 교육 주제를 하드웨어-소프트웨어 융합설계, AI 시스템, 저전력 시스템 설계 등으로 분류하였음.

- 이종은 교수 ‘AI 시스템’

효율적인 AI 시스템의 설계 및 최적화를 위한 아키텍처 및 시스템 수준의 기법들을 소개한다. 수업 주제들에는 뉴럴넷 프로세서 아키텍처, 뉴럴넷 프로세서를 위한 컴파일 기법, 고급 딥 뉴럴 네트워크, 뉴럴 네트워크의 양자화 등 모델 최적화 기법 등이 포함될 수 있다. 하드웨어-소프트웨어를 아우르는 AI 시스템 설계 최적화 기술을 습득할 수 있음.

- 이규호 교수 ‘AI 가속기 아키텍처’

AI 가속기를 위한 하드웨어 아키텍처 설계 기법을 배우는 과목이다. AI와 CMOS 반도체 설계의 융복합 교육 교과목으로서 1차년도에 신설됨.

■ PBL (Project-Based Learning) 과목 개설

학생들이 각 교과목 주제와 관련된 최신 연구 주제를 주도적으로 탐구할 수 있도록 하고, 우수한 탐구 결과를 교과목에 다시 반영하는 교육-연구 선순환 구현을 목표로, 교과목의 주제와 관련된 최신 기술 논문을 학생 스스로 찾아 내용을 이해한 후 발표하는 자기주도형 세미나를 교과목 내에 접목하는 방식으로 진행됨 다음과 같이 PBL 과목 개설.

- 김경록 교수 ‘전자소자실험’

지능형 반도체 제작을 하기 위해 필요한 회로 디자인부터 공정 설계를 통한 실제 CMOS 제작까지의 과정을 이해할 수 있는 융복합 교과목을 개발하고 이를 전기 및 전자공학과 대학원 과정에 개설하였음. 해당 교과목은 단위 회로 설계를 위한 레이아웃 디자인부터 공정 설계 시뮬레이션을 기반하여 산화, 확산, 포토리소그래피, 이온주입, 증착/식각 공정등 CMOS 전 공정을 학생들이 실제로 실험/실습해보고, 실제 측정 결과와 시뮬레이션 결과 비교를 통해 이론과 설계를 모두 체득하게 할 수 있으며, 이를 기반으로 최적의 CMOS 집적공정 설계에 위한 일종의 Best Performance Design Competition 성격의 중간, 기말 Term Project를 수행, 세계 탑 대학들의 CMOS Fabrication(KAIST), Device Simulation(MIT), Circuit Simulation(Stanford) 수업을 벤치마킹하여 학생들에게 실재를 고려한 CMOS 집적공정에 대한 이해 및 소자-회로 동작원리에 대한 융복합적 이해도를 위한 세계 유일 process-device-circuit co-design을 수행하는 PBL 과목임.

- 이종은 교수 ‘AI 시스템’

상기 융합교육과정 신설 항목에도 포함된 과목으로, HW-SW 융복합 교육 뿐 아니라 PBL 기반의 교육 또한 동시에 수행함. 첫 번째 프로젝트에서는 HLS (High-Level Synthesis) 기반의 AI 프로세서

의 아키텍처 설계 및 합성을 수행하고, 두 번째 프로젝트에서는 Python을 이용하여 AI 프로세서를 구동시키는 것을 수행하게 됨.

(2) 세계 수준의 교육과 국제 교류를 통한 글로벌 리더 양성

학생들이 국외 세계적인 대학, 기업과 연구소에 진출하여 국제적인 리더로 성장할 수 있도록 국제화된 교육 환경을 제공함.

- 100% 영어 강의, 100% 영어 학위 논문 작성, 영어 세미나 과목 운영.
- 다양한 국가 출신의 우수한 학생들을 모집하여 교내에서 자연스럽게 영어를 사용할 수 있는 기회와 각국 문화를 체험하고 교류할 수 있는 환경 제공.
- 최근 1년간 배출된 석사, 박사들의 학위 논문 작성 과정에서 100% 영어 사용.

2. 인력양성 계획 및 지원 성과

2.1 교육연구단의 우수 대학원생 확보 및 지원 성과

(1) 교육연구단 소속 대학원생 인력 충원 및 배출 실적

<표 2-1> 최근 1년간 (2020.9.1.~2021.8.31.) 참여대학원생 충원 및 배출 실적 (단위: 명)

구분		계획	실적			비고
		2021년	2020년 2학기	2021년 1학기	계 (달성도)	
충원 (재학생)	석사	15	5	14	19 (127 %)	- 석·박사 통합과정의 경우, 5학기부터는 박사학위과정으로 계산
	박사	4	1	3	4 (100 %)	
배출 (졸업생)	석사	9	5	2	7 (78 %)	- 당해연도 석사충원실적이 계획을 상회하므로, 추후 석사배출실적 개선 예상
	박사	4	2	2	4 (100 %)	

(2) 우수 대학원생 확보를 위한 프로그램 진행

- UNIST는 개교 이래 다양한 대학원 홍보 프로그램을 통하여 적극적이고 지속적으로 우수 대학원생 유치·확보에 힘써 왔음.
- 우수 대학원생 확보를 위한 활동은 본교 학부생의 동대학원 진학을 위한 활동과 타교 학부생 유치를 위한 활동으로 나눌 수 있음.

● 본교생 유치를 위한 전략 및 프로그램

- 연구 인턴십: 본교 3, 4학년 학생을 대상으로 연구 인턴십 교과목을 필수로 하고 있음. 학부 과정 중에 미리 연구실 연구 활동을 경험하게 하여 대학원 과정 진학에 대한 자신감을 키우고, 대학원생과의 유대감을 향상시켜 본 대학원 진학을 장려함.
- 포스터 발표회: 학부생을 대상으로 연 2회에 걸쳐 포스터 발표회를 개최하고 우수한 연구를 한 학생에게는 학회논문 및 저널 투고를 적극 장려하여 연구에 대한 흥미를 고취함.
- 대학원 Lab Tour: 학부생들의 연 2회에 걸친 대학원 Lab 투어를 통하여 학부생들과 교수 및 대학원생들의 만남을 주선하고, 평소에 관심 있는 학문 분야에 대한 궁금증을 해소하고 흥미를 고취하여 대학원 진학 적극 장려 및 인턴십 기회 제공함.

● 교육연구단의 대학원생 지원을 위한 프로그램

본 교육연구단은 선발된 대학원생들이 편안한 환경에서 연구에 전념할 수 있도록 다양한 대학원생 지원 프로그램을 시행함.

- HW-SW 융복합 혁신인재 양성을 위한 맞춤형 커리큘럼 운영: Hardware와 Software에 대한 이해와 지식을 두루 갖춘 미래형 인재를 양성하기 위하여 HW와 SW를 통합한 시스템에 대한 교육을 진행하는 실용적인 융복합 교과목들을 개설하였으며, 본인의 연구 분야가 아닌 부분도 전체적 관점에서 이해할 수 있도록 기본적 HW와 SW의 소양을 습득할 수 있는 커리큘럼을 운영하고 있음. 대표적으로 지능형 반도체 제작을 하기 위해 회로 디자인부터 CMOS 공정 제작까지의 과정을 이해할 수 있는 교과목을 개발했으며 지능형 시스템에서 핵심적인 역할을 담당하는 아날로그-디지털 컨버터에 대한 과목 그리고 AI 가속기와 algorithm에 대해 이해할 수 있는 과목들을 개설하여 HW-SW 융복합 지능형 반도체 기술에 대한 고급 인력의 역량 강화를 지원함.
- 창업 지원 프로그램: 본교에서 운영 중인 창업보육센터와 기술사업화센터를 통하여 대학원생이 주체적으로 본인의 연구를 창업으로 연계할 수 있는 지원제도를 마련하였음. 기술, 경영, 행정, 자금 등 다방면의 지원을 통하여 개발 단계의 기술이 사업화 단계로 진입할 수 있도록 하는 것을 목적으로 하여, 현재 교내 창업기업 (주터널 (대표자: 김경록 교수)은 우수한 창업 실적을 창출하였음
- 글로벌 인재양성 지원: 전 과목 100% 영어수업을 통하여 세계 무대에서 각국의 연구자들과

원활한 커뮤니케이션 바탕으로 연구를 수월하게 수행할 수 있는 환경 제공. 구체적으로 영어논문 작성, 학술대회 발표 등에 도움이 되는 영문 교정, 발표 모니터링 서비스 등을 제공하였으며, 이를 통해 국제 학술지, 학술대회에 논문 투고하여 다수의 실적을 창출하는데 기여함.

2.2 대학원생 학술활동 지원

(1) 국제 연구 교류 및 인적 교류 기회 제공

- 해외 학교/연구 기관과의 구체적인 교류 협력을 통해 우수 대학원생들에게 공동 연구의 기회를 제공하고자 하였으며, 참여교수인 심재영 교수는 UCSD의 Truong Nguyen 교수의 초청으로 세미나 발표를 했으며, 인공지능 기술을 이용한 시각정보처리 주제로 연구 협 및 교류를 지속할 계획임.
- 국제공동연구 확대 및 지원 : 세계 최고 수준의 대학/기관들과 공동연구를 확대하고, 참여 대학원생들의 공동연구/공동 논문 작성을 위한 국제학술대회 및 여름학교 참가를 통한 연구 및 네트워킹 활동을 전폭적으로 지원할 것임. 김경록 교수는 미국 로렌스버클리랩 (LBNL) CS department의 High-performance computing group (Leader, PI: Dr. David Donofrio)에서 협업 제안을 받았으며, 추후 T-CMOS 기반 초절전 뇌모방 시스템 연구의 완성도를 제고했을 때, 최상위 반도체 설계 계층인 Computer Architecture 연구를 협업할 예정임.

(2) 주요 학술활동 경비 지원

- 학술대회 참석경비 지원: 참여 대학원생들의 연구 내용 발표, 최신 연구 동향 파악, 인적 네트워크 구축을 장려하기 위해 분야별 주요 국제학술대회에 참석할 때 경비 지원함.
- 기술 세미나 참석 경비 지원: 참여 대학원생들이 연구를 수행하는 데 필요한 실무 기술을 배울 수 있는 세미나에 참석하도록 적극 장려하고 해당 경비를 지원함.
- 특허 출원 장려 및 등록비 지원: 기술을 개발했을 경우, 지적 재산권 보호를 위해 특허 출원을 적극적으로 장려하고, 국제 특허 등록에 필요한 비용 지원함.
- 연구회 활동 지원: 참여 대학원생들의 공동 연구를 활성화할 수 있도록 내부 세미나, 연구회, 워크숍 등의 활동을 장려하고 지원함.

(3) 국제화 역량 향상 지원

- 영어 능력 향상 지원: 본교의 모든 수업은 100% 영어로 진행되므로 참여 대학원생들이 강의 청취, 질의응답, 발표 등을 통해 기술적인 내용을 영어로 효과적으로 의사소통하는 능력을 습득할 수 있도록 지원함. 또한, 본교의 언어교육원에 있는 다양한 영어강의를 수강할 수 있도록 제도적으로 지원함으로써 대학원생들의 영어 능력을 향상하고자 함. 이를 통해 외국 대학 및 연구기관과의 연구 협업 작업을 더욱 수월하게 했음.
- 영어 논문 작성 능력 향상 지원: 본교의 학위논문은 100% 영어로 작성하므로, 학위논문의 수준을 글로벌 스탠다드로 향상하고, 특히 세계 최고 수준의 질적으로 우수한 논문 성과 창출을 위하여, 참여 대학원생들이 본교 언어교육원에서 technical writing 관련 수업을 수강할 수 있도록 제도적으로 지원함.
- 국제 저명 학술지 및 학술대회 논문 투고 적극 장려 : 참여 대학원생들이 전기, 전자, 컴퓨터 공학 분야에서 국제적으로 저명한 학술지 및 학술대회에 논문을 투고하도록 적극적으로 장려함. 이에 IEEE EDL, Nano Letters 등의 국제 학술지, IEEE ISSCC, VLSI 등의 국제 학술대회에 논문 발표 실적을 거둘 수 있었음.

(4) 기타 학술활동 지원

- 정보 검색 능력 향상 지원: 본교 도서관에서 제공하는 전기, 전자, 컴퓨터 공학 분야 학술자료 가이드 프로그램을 적극적으로 활용하여 대학원생들이 관련 분야 참고서적, 학위 논문, 주요학술지 등을 효율적으로 검색할 수 있도록 지원함.
- 한국연구재단 국내 우수 등재학술지 논문 투고 및 게재 적극 장려: 대학원생들이 자신들의 연구 성과를 국내 연구진들에게 소개하고 논의할 수 있도록 국내 우수 등재학술지 논문 투고 및 게재를 적극적으로 장려함.

3. 참여대학원생 연구실적의 우수성

3.1 참여대학원생 저명학술지 논문의 우수성

- (1) Kim, Sunmean, et al. "A logic synthesis methodology for low-power ternary logic circuits." IEEE Transactions on Circuits and Systems I: Regular Papers 67.9 (2020): 3138-3151.
 - 다중문턱전압 기반 저전력 3진 인버터 "PT-STI" 및 로직 설계 방법론 개발 - 소자의 body effect 사용하여 최소 개수의 CNTFET 기반 초저전력 삼진로직 합성 방법 제안하여 복잡한 삼진 함수들을 제안된 방법론을 사용하여 더 효율적인 회로로 설계, 이진 설계에 비해 전력 지연 곱(PDP) 크게 개선됨을 보임. MUX만 사용하는 이전 설계 방법과 달리 MUX와 함께 합성 논리 게이트를 사용하여 트랜지스터 수를 확연히 줄일 수 있음을 보여줌. 삼진 논리 회로가 이진 논리 회로에만 국한되지 않고 디지털 회로의 보다 효율적인 설계를 가능하게 하기 위하여 함께 사용될 수 있음을 제시함.
- (2) Kim, Sung-Ho, et al. "Scaling and Variation Predictions for Silicon Fin-Based High Electron Mobility Transistor." IEEE Electron Device Letters 41.11 (2020): 1621-1624.
 - 실리콘 기반 높은 전자 이동도 특성을 갖는 고성능 신소자 "FinHEMT" - FinFET 구조의 Insulator와 Si channel 사이에 SiGe를 삽입하여 Quantum well 채널을 만든 구조로, 얇은 SiGe이 Insulator처럼 동작하는 특성을 이용하여 surface roughness scattering을 억제하여 FinFET의 이동도 한계를 극복한 bulk-Si 수준의 이동도를 얻을 수 있음. OFF-state에서는 SiGe과 Si이 모두 depletion되어 낮은 off-current를 가질 것으로 기대되며, gate voltage가 커짐에 따라 SiGe과 Si의 conduction band off-set으로 인해 형성된 Si QW channel에 전자가 모이고 높은 gate overdrive voltage에서는 SiGe Layer에 전자가 모이지만 그 양은 QW Channel의 10%수준으로 낮아 Si QW channel로 동작하는 소자라고 할 수 있음. 즉, FinFET의 장점인 좋은 gate controllability와 HEMT의 장점인 고이동도를 모두 취하는 Silicon 기반의 신소자로서 초고집적화 된 반도체 시장의 이슈를 해결할 유망한 소자 기술로 인정됨.
- (3) Kim, Daeik, et al. "Giant Nonlinear Circular Dichroism from Intersubband Polaritonic Metasurfaces." Nano Letters 20.11 (2020): 8032-8039.
 - 다중양자우물(MQW) 구조와 플라즈모닉 나노 안테나를 이용하여 1에 가까운 거대한 원형 이색 성을 갖는 비선형 고조파 발생 메타소자를 실험적으로 입증함. 비선형 고조파 발생 메타소자의 문제점인 낮은 고조파 발생 효율과 낮은 원형 이색 성을 해결하기 위해 다중양자우물 구조와 플라즈모닉 나노 안테나를 결합시켜 높은 고조파 발생 효율을 얻는 동시에 1에 가까운 굉장히 높은 원형 이색 성을 갖는 메타소자를 만들었다. 또한, 세 개의 양자우물 구조를 디자인하여 하나의 메타표면에서 제2고조파와 제3고조파가 동시 또는 선택적으로 발생시킬 수 있게 설계하였다. 본 연구를 이용하여 비선형 다중 홀로그램 이미지, 선택적 비선형 고조파 발생을 개발할 수 있다. 본 메타표면 기반 비선형 광원은 별도의 위상 접합조건이 필요없어 소형으로 제작 가능하며, 제작 비용 또한 저렴해 높은 가격의 홀로그램 이미지, 중적외선 레이저를 혁신적으로 대체할 수 있다.
- (4) Hwang, Inyong, et al. "Ultrasensitive Molecule Detection Based on Infrared Metamaterial Absorber with Vertical Nanogap." Small Methods (2021): 2100277.
 - 메타물질 흡수체 구조체에서 유전층만 선택적으로 등방성 건식 식각공정을 통해 10 nm 급 수직 나노갭을 형성하여 초민감 분자검출 달성을 실험적으로 입증함. 초민감 분자검출을 입증하기 위해 약 2.8 nm 크기의 단일분자층이 사용됨. 메타물질 흡수체의 10 nm급 수직 나노갭 사이에 유도되는 강력한 중적외선 근접장 에너지가 검출분자의 분자 진동모드로 에너지 교환이 일어나면서 분자 고유

진동모드를 크게 증폭시킬 수 있음. 개발된 메타물질을 사용하면 단일분자층 중적외선 반사차이 신호를 36% 까지 향상시킬 수 있으며 이는 메타물질 기반 기존 기술 대비 3배 이상 향상됨. 이는 메타물질 기반의 단일분자층 검출연구에서 가장 높은 신호를 달성함. 또한, 개발된 메타물질은 나노 임프린트 리소그래피 공정으로 제작되어 대면적, 대량생산이 가능함을 보임.

3.2 참여대학원생 학술대회 대표실적의 우수성

(1) Park, Yongjae, et al. "A 3.8- μ W/Ch, 15-G Ω Total Input Impedance Chopper Stabilized Amplifier with Dual Positive Feedback Loops and Auto-calibration Scheme." 2021 Symposium on VLSI Circuits. IEEE, 2021.

- 자동 calibration 기반 dual 정 귀한 피드백 설계 - PCB에서 생기는 기생 커패시터로 인한 센서 input impedance 감소를 막기위해 dual 정 귀한 피드백을 제안함. 기존의 단일 정 귀한 피드백은 amplifier 내에서 생기는 기생 커패시터를 제거하는데 효율적이거나 PCB에서 오는 외부 기생 커패시터를 제거하는 데 비효율적이었음. 제안된 dual 정 귀한 피드백은 amplifier 내부 기생 커패시터 뿐만 아니라 PCB 외부 기생 커패시터 또한 제거함으로써 최소한의 노이즈로 input impedance를 크게 증가시킬 수 있었고, 또한 내부 기생 커패시터를 더욱 미세하게 제거함으로써 기존의 방식보다 높은 input impedance 증가율을 보였다.

(2) Kim, Bumjun, et al. "7.2 A 48 \times 4013.5 mm Depth Resolution Flash LiDAR Sensor with In-Pixel Zoom Histogramming Time-to-Digital Converter." 2021 IEEE International Solid-State Circuits Conference (ISSCC). Vol. 64. IEEE, 2021.

- 픽셀 내에 집적된 히스토그램 TDC 기반의 플래쉬 LiDAR 센서를 반도체 집적회로 분야에서 권위적인 학술 대회인 International Solid-State Circuits Conference(ISSCC)에 게재 - 특정 공간의 거리 정보를 획득하는 센서에는 다양한 방식이 있으나 그 중 LiDAR 센서는 자율주행 자동차 등 3차원 공간인식의 필요가 있는 곳에서 활용성과 중요성이 점차 증가되고 있다. 다만, 기존의 센서들은 많은 양의 데이터를 사용해야 한다는 점이 문제였다. 위 연구에선 칩 내부에서 데이터 처리를 간소화할 수 있는 히스토그램 TDC를 통해 기존 센서 대비 1000배가량 데이터 크기를 줄였고, 이를 통해 영상처리 혹은 CNN을 통한 비전 어플리케이션을 위한 프로세서에 부담을 줄여 3차원 영상 데이터가 실시간 데이터 프로세싱 어플리케이션에도 사용될 수 있음을 제시함.

3.3 참여대학원생 특허, 기술이전, 창업 실적의 우수성

■ 창업실적

3진법 반도체 제조 및 회로 디자인 (김경록, 류민우)

- 세계 최초로 상용 CMOS Foundry를 활용하여 삼진로직시스템을 8인치 상에 집적공정으로 제작했으며 산포 검증을 통해 우수한 feasibility를 입증하였을 뿐만 아니라 동작전압, 정전류 스케일링의 가능성을 훌륭히 입증했고, 이를 기반으로 삼진소자 원천특허 및 삼진소자 제작방법, 회로설계 관련 IP를 확보 T-CMOS 기술로 (주)터넬 Ternell Corp.을 창업하여 기술이전 9건 진행. 최근 기업가치 40억 추산됨과 더불어 투자금 2억7만원 유치하여 기술적, 경제적, 과학적 성과 분야에서 모두 우수성

을 입증함

■ 특허실적 (등록건만 작성)

- (1) 트랜지스터 소자, 이를 포함하는 삼진 인버터 장치, 및 이의 제조 방법 (T-FINFET) (김경록, 정재원, 최영은, 김우석, 장지원)
 - 핀 구조체 하부 불순물 필름 또는 이온주입 공정 이용하여 SubFin 도핑 기반 정전류 형성층 통하여 드레인과 기판 사이에 게이트 전압으로부터 독립적인 정전류를 형성하며, 기존 FINFET과 같은 구조의 삼진 인버터 제작 방법 제안함으로써 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함
- (2) 로직-인-메모리를 위한 3진 메모리 셀 및 이를 포함하는 메모리 장치 (6T T-SRAM) (김경록, 정재원, 최영은)
 - 기존 이진 6T SRAM과 같은 공정 및 면적을 가지면서 3진 메모리 셀 동작을 할 수 있는 삼진 SRAM 설계법 확보를 통하여 T-SRAM array/macro 설계 및 3진 정보 저장 및 읽기에 적합한 고성능/저전력의 새로운 주변 회로들을 제작 및 설계 IP 확보 가능하게 하였으며, 및 로직-인-메모리 향 신개념 기능성 3차원 메모리 아키텍처 연구로 확장시켰다는 점에서 우수성을 입증함
- (3) 트랜지스터 소자, 이를 포함하는 삼진 인버터 장치, 및 이의 제조 방법 (Halo T-CMOS) (김경록, 정재원, 최영은, 김우석)
 - Halo 도핑 기반 정전류 형성층 통하여 드레인과 기판 사이에 게이트 전압으로부터 독립적인 정전류를 형성하며, 기존 CMOS 인버터와 같은 구조의 삼진 인버터 제작 방법 제안함으로써 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함
- (4) 트랜지스터 소자, 이를 포함하는 삼진 인버터 장치, 및 이의 제조 방법 (Retrograde Well T-CMOS) (김경록, 정재원, 최영은, 김우석)
 - Retrograde Well 도핑 기반 정전류 형성층 통하여 드레인과 기판 사이에 게이트 전압으로부터 독립적인 정전류를 형성하며, 기존 CMOS 인버터와 같은 구조의 삼진 인버터 제작 방법 제안함으로써 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함
- (5) 로직-인-메모리를 위한 3진 메모리 셀 및 이를 포함하는 메모리 장치 (6T T-SRAM) (김경록, 정재원, 최영은)
 - 기존 이진 6T SRAM과 같은 공정 및 면적을 가지면서 3진 메모리 셀 동작을 할 수 있는 삼진 SRAM 설계법 확보를 통하여 T-SRAM array/macro 설계 및 3진 정보 저장 및 읽기에 적합한 고성능/저전력의 새로운 주변 회로들을 제작 및 설계 IP 확보 가능하게 하였으며, 및 로직-인-메모리 향 신개념 기능성 3차원 메모리 아키텍처 연구로 확장시켰다는 점에서 우수성을 입증함
- (6) 3상 DUAL ACTIVE BRIDGE(DAB) 컨버터의 저부하 효율 개선을 위한 스위칭 알고리즘 (정지훈, 최현준)
 - 기존 3상 DAB 컨버터의 영전압 스위칭 범위를 확장시켜 저부하 효율을 개선하고 이를 통해 에너지 밀도를 증가시킬 수 있음.
- (7) Induction heat cooking apparatus to implement WPT and PFC power converter (Younghwan Kwack, Jaekyung Yang, Seongho Son, Yongsoo Lee, Jeehoon Jung, Hwapyeong Park, and Mina Kim)

- WPT와 PFC 전력 컨버터를 구현시키기 위한 유도열 조리기기를 제안함.

(8) 유도 가열 장치 (정지훈, 박화평, 정시훈)

- LAM 기법의 동작 알고리즘을 제안하고 이를 통해 LAM 기법을 사용하는 IH 시스템이 전부하 영역에서 높은 전력변환 효율을 가질 수 있음.

(9) 유도 가열 장치 (정지훈, 박화평, 정시훈)

- 유도 가열 장치에 사용되는 용기의 저항값에 따라서 워킹 코일의 공진 주파수를 조절함으로써, 유도 가열 장치의 동작 주파수를 상승시키지 않고도 다양한 용기의 사용이 가능함.

4. 신진연구인력 현황 및 실적

(1) 신진연구인력의 확보 및 지원 계획

- 본 교육연구단의 신진연구인력은 참여 교수별로 추천된 연구 실적이 우수한 박사 후 연구원들을 대상으로, 운영위원회의 엄정한 심사과정을 거쳐 선발되었으므로, 우수 신진연구인력 채용 제도를 확립한것으로 판단됨.
- 신진연구인력 (박사 후 연구원) 에게 선정평가 당시 계획한 최대 급여 액수 (350만 원/월) 보다 높은 급여를 보장함으로써 최고 수준의 급여대우를 이행하고 연구활동을 활성화 함. 당해년도의 선례를 통해 다수의 박사 후 연구원들에게 본 제도를 통한 채용 의식을 고취하여 우수한 연구인력 유치를 할 수 있는 환경을 구축함.

(2) 신진연구인력의 연구 활동 활성화를 위한 제도적 장치

- 연구에 전념 할 수 있도록 PC와 사무가구 일체를 지원, 최적의 환경을 제공하였으며, 연구원 아파트에 입주 할 수 있도록 지원하여 안정적인 정착환경을 마련함.
- 국내외 유수의 대학, 연구소와의 협동 연구를 독려하여 최고 수준의 국제적 연구 역량을 갖출 수 있는 기회를 제공.

(3) 대학원 차원의 혁신 지표와의 연계성

- 당초 계획한 '수월성 연구 추진 지향' 에 걸맞게 원천기술 연구를 장려함. 당해년도 연구결과는 그 우수성을 입증받아 국내 최대 반도체 분야 학술대회에서 분과 우수 논문상을 수상하는데 기여함. 뿐만아니라 특허 출원 14건/ 등록 5건의 성과를 창출하였으며, 각각의 특허들은 모두 매우 높은 신규성, 진보성을 지닌것으로 평가됨.
- 상기 특허들은 교내 창업기업 주식회사 터넬 (대표 : 김경록 교수)의 핵심 IP로서 엄청난 가치를 인정받았으며, 이를 통해 신진연구인력이 원천 기술 기반으로 가치 창출이 가능함을 간접적으로 경험하는 값진 기회가 되어, 기술 사업화 센터의 도움과 함께 독자적 기업 설립에 대한 동기 부여함.

5. 참여교수의 교육역량 대표실적

<표> 해당 신산업분야 문제해결을 위한 참여교수의 교육역량 대표실적

연번	참여교수명	연구자등록번호	세부전공분야	대학원 교육관련 대표실적물	DOI번호/SBN/인터넷 주소 등
참여교수의 교육관련 대표실적의 우수성					
1	김정록		반도체소자/회로	새로운 대학원 교과목 개발 및 개설(전자소자실험)	없음
	<p>지능형 반도체에서 핵심적인 CMOS 소자 및 회로 집적기술을 실제 UNIST UCRF 나노팩 클린룸에서 실험/실습할 수 있는 실험교과 목을 개발하고 이를 전기 및 전자공학과 대학원 과정에 개설하였음. 해당 교과목에서는 산화, 확산, 사진, 이온주입, 증착/식각 공정 등 기본 단위공정부터 시작하여 저항, 다이오드, 트랜지스터 등 집적할 수 있는 CMOS 전 공정을 학생들이 실제로 실험/실습해 보고, 공정 전 시뮬레이션 실습을 수행하여 공정 후 측정과의 비교를 통해 이론과 실제를 모두 체득하게 할 수 있으며, 이를 기반으로 최적의 CMOS 집적공정 설계를 위한 일종의 Best Performance Design Competition 성격의 기말 Term Project를 수행, 학생들에게 실제를 고려한 CMOS 집적공정에 대한 이해 및 소자-회로 동작원리에 대한 융복합적 이해도를 높이는 대표적인 Project-Based Learning (PBL) 교과목임.</p>				
2	이종은		회로-시스템-소프트웨어	새로운 대학원 교과목 개발 및 개설 (AI 시스템)	없음
	<p>효율적인 AI 시스템의 설계 및 최적화를 위한 아키텍처 및 시스템 수준의 기법들을 소개한다. 수업 주제들에는 뉴럴넷 프로세서 아키텍처, 뉴럴넷 프로세서를 위한 컴파일 기법, 고급 딥 뉴럴 네트워크, 뉴럴 네트워크의 양자화 등 모델 최적화 기법 등이 포함될 수 있다. 본 교과목은 프로젝트 기반 학습 (Project-Based Learning; PBL) 교과목으로서, 첫 번째 프로젝트에서는 HLS (High-Level Synthesis) 기반의 AI 프로세서의 아키텍처 설계 및 합성을 수행하고, 두 번째 프로젝트에서는 Python을 이용하여 AI 프로세서를 구동시키는 것을 수행함으로써, 하드웨어-소프트웨어를 아우르는 AI 시스템 설계 최적화 기술을 습득할 수 있음.</p>				
3	이규호		소자-회로-소프트웨어	새로운 대학원 교과목 개발 및 개설 (AI 가속기 아키텍처)	없음
	<p>AI 가속기를 위한 하드웨어 아키텍처 설계 기법을 배우는 과목. AI와 CMOS 반도체 설계의 융복합 교육 교과목으로서 1차년도에 신설됨.</p>				

6. 교육 프로그램 국제화 현황 및 계획

- 이종은 교수: 석박통합 2명 (Faaiz Asim, Chenghao Quan) 유치
- 100% 영어 공용화 캠퍼스 기반 교육프로그램의 국제화: 당초 계획대로 진행중
- 외국대학 및 연구소와의 인적교류 계획: 해외 대학 및 연구소와의 인턴십 준비 중 (2021년에는 COVID-19로 인한 해외여행 자제에 따라 지원자가 없었으나, 2022년 중에 장/단기 인턴십 진행할 계획)
- 해외 석학 초청 및 활용 계획: 2021년에는 COVID-19로 인한 해외여행 자제에 따라 석학 초청이 어려웠지만, 2022년부터는 석학 초청 및 활용이 가능할 것으로 예상
- UNIST 국제협력센터 활용 계획: 우수 외국인 학생의 한국 Visa 발급, 입국 및 정착등의 부분에 국제협력센터 활용
- 우수 외국인 학생 유치 계획: COVID-19에도 불구하고 우수한 외국인 학생을 유치하고 있으며, 2022년에는 더욱 우수한 학생들을 선발할 수 있을 것으로 기대.
- 외국 대학과의 연구 수행을 위한 계획: 2021년에는 COVID-19로 인하여 실적이 없었으나, 2022년도 부터 해외 대학 및 연구소로의 장/단기 인턴십 진행할 계획.

□ 연구역량 대표 우수성과

■ 논문실적

- 김경록 교수 : 다중문턱전압 기반 저전력 3진 인버터 “PT-STI“ 및 로직 설계 방법론을 반도체 집적회로 분야의 우수저널인 IEEE Transactions on Circuits and Systems I: Regular papers에 게재함. 소자의 body effect 사용하여 최소 개수의 CNTFET 기반 초저전력 삼진로직 합성 방법 제안하여 복잡한 삼진 함수들을 제안된 방법론을 사용하여 더 효율적인 회로로 설계하여 이진 설계에 비해 전력 지연 곱(PDP) 크게 개선됨을 보임. 삼진 논리 회로가 이진 논리 회로에만 국한되지 않고 디지털 회로의 보다 효율적인 설계를 가능하게 하기 위하여 함께 사용될 수 있음을 제시하여 “3진법 반도체” 기반 초절전 뇌모방 지능형 시스템 반도체의 실현가능성을 재고함.
- 이종원 교수 : III-V 반도체 다중양자우물구조의 거대 2차 및 3차 비선형 전기감수율 및 C3/C4 회전대칭성을 적용한 메타표면을 이용해 원편광 방향에 따라 선택적인 제2 또는 제3고조파 발생이 가능함을 실험적으로 구현하였고, 세계적인 학술지 Nano Letters에 게재함. 이러한 새로운 이중접합 반도체 구조 개발은 초절전 신경망 시스템을 위한 신개념 뉴로모픽 소자를 설계할 수 있는 환경을 구축함.
- 김성진 교수 : 픽셀 내에 집적된 히스토그램 TDC 기반의 플래쉬 라이다 센서를 반도체 집적회로 분야에서 권위적인 학술대회인 International Solid-State Circuits Conference(ISSCC)에 게재함. 라이다 센서는 데이터 정확도, 형상 왜곡 및 광 변화에 대한 강인성 측면에서의 이점으로 인해 널리 사용중이나 많은 양의 데이터 처리가 필요하다는 점이 문제임. 이번 연구는 이러한 데이터 처리를 간소화할 수 있는 디자인으로 기존의 라이다 센서 대비 1000배가량의 데이터 크기를 줄일 수 있음. 설계한 라이다 센서를 바탕으로 초당 데이터 수의 양이 줄어서 데이터를 효율적으로 처리할 수 있어 뇌모방 신경망 중 CNN 학습을 통한 이미지 프로세싱이나 영상처리를 위한 아날로그 집적회로 구현이 가능해짐.
또한 nW 전력 레벨의 32kHz 크리스털 오실레이터를 반도체 집적회로 분야의 우수저널인 IEEE Transactions on Circuit and System II: Express Briefs에 게재함. 낮은 소모전력 특성을 지닌 크리스털 오실레이터를 이용하여 향후 초저전력 뇌모방 시스템 기반 IoT devices를 위한 저전력 발진기 아날로그 회로 개발에 성공함.
- 이규호 교수 : 다양한 스펙트럼의 인공지능 시스템 반도체 제작 기법 및 실례를 통한 인공지능 SoC 구조 분석을 반도체 집적회로 분야의 우수저널인 IEEE Transactions on Circuit and System I: Regular papers에 게재함. 이를 통해 메모리 구조에서 발생하는 여러 가지 비이상성과 변동성을 극복하고 안정적인 계산을 수행할 수 있는 인메모리 컴퓨팅 회로 설계 방법론을 구축하여 다양한 뉴럴 연산기 구조 제작법 및 알고리즘 경량화 기법을 연구할 수 있어 초절전 신경망 시스템 반도체 설계 환경을 구축함.
- 이종은 교수 : 경량 심층신경망(DNN)의 효율적인 처리를 위한 CGRA 확장 연구를 컴퓨터 구조 및 임베디드 시스템 분야 우수 학회인 Proceedings of Design, Automation and Test in Europe (DATE)에 게재함. 이를 통해 추후 시스템 분야에서 개발된 “3진법 반도체” 기반 초절전 뇌모

방 신경망 칩과 결합해 자율주행과 헬스케어 같은 다양한 형태의 데이터 처리 및 분석에 적용될 수 있는 아키텍처를 개발함.

■ 특허실적

- 특허명 : 트랜지스터 소자, 이를 포함하는 삼진 인버터 장치, 및 이의 제조 방법 (T-FinFET)
출원/등록국가 : 대한민국, 출원/등록번호: 10-2264230, 출원/등록연도: 2021
 - 핀 구조체 하부 불순물 필름 또는 이온주입 공정 이용하여 SubFin 도핑 기반 정전류 형성층 통하여 드레인과 기판 사이에 게이트 전압으로부터 독립적인 정전류를 형성하며, 기존 FinFET과 같은 구조의 삼진 인버터 제작 방법 제안함으로써 향상된 공정 노드에서도 Ternary CMOS 설계 및 제작 가능성을 입증하여 향후 “3진법 반도체” 기술 기반으로 초저전력 반도체 시장을 이끌어 나갈 지적재산을 확보했다는 점에서 우수성을 입증함.
- 특허명 : 로직-인-메모리를 위한 3진 메모리 셀 및 이를 포함하는 메모리 장치 (6T T-SRAM)
출원/등록국가 : 대한민국, 출원/등록번호: 10-2206020, 출원/등록연도: 2021
 - 기존 이진 6T SRAM과 같은 공정 및 면적을 가지면서 3진 메모리 셀 동작을 할 수 있는 삼진 SRAM 설계법 확보를 통하여 T-SRAM array/macro 설계 및 3진 정보 저장 및 읽기에 적합한 고성능/저전력의 새로운 주변 회로들을 제작 및 설계 IP 확보 가능하게 하였으며, 및 로직-인-메모리 향 신개념 기능성 3차원 메모리 아키텍처 연구로 확장시켰다는 점에서 우수성을 입증함. 이를 통해 향후 초저전력 3진 메모리 셀을 기반으로 IoT devices 용 AI 반도체 표준기술 확보 가능성을 입증함.
- 특허명 : 터널 전계효과트랜지스터 및 이를 포함하는 삼진 인버터
출원/등록국가 : 대한민국, 출원/등록번호: 10-2021-0085769, 출원/등록연도: 2021
 - Tunnel FET 구조로 Ternary CMOS를 설계함으로써, 게이트 의존적 전류를 열확산 메커니즘이 아닌, 양자역학적 밴드간 터널링 메커니즘으로 구현 함으로써 60mV/dec 미만의 향상된 Switching 능력, 이른바 Steep-Slope 특성을 바탕으로 동작전압 Scaling을 가능하게 하여 더욱 우수한 초저전력 Ternary CMOS를 개발한다. 향후 동작전압 0.3 V를 가지는 초저전력 뇌모방 시스템 반도체 설계를 위한 반도체 소자 설계 방법론을 구축함.
- 특허명 : 3진 메모리 셀을 포함하는 메모리 장치 (3진가중치셀)
출원/등록국가: 대한민국, 출원/등록번호: 10-2021-0084149, 출원/등록연도: 2021
 - 기존 이진 메모리 셀과 같은 소자 수, 같은 레이아웃 면적으로 삼진 메모리 셀 설계할 수 있으며, 기존 삼진 메모리 셀 대비 면적 효율 2배 이상, 소모전력 1000배 이상 절감가능함을 보여 우수성을 입증하였다. 이를 통해 초절전 뇌모방 시스템 용 3진 연산가속기 설계 방법론 확보를 통해 우수성을 입증함.
- 특허명 : 테라헤르츠 파 검출을 위한 성능인자가 독립적인 일체형 전계효과 트랜지스터-안테나 융합소자
출원/등록국가: 대한민국, 출원/등록번호: 10-2021-0082531, 출원/등록연도: 2021
 - 어레이 위치에 따른 검출 특성 변화로 데이터를 송수신 할 수 있는 안테나 장치 특허를 출원함.

1. 연구업적물

1.1 참여교수 연구업적물의 우수성

(1) 연구실적의 질적 우수성

- 2020년 9월부터 2021년 8월까지 1년의 연구 기간 동안 각 연구 분야에서 국제적으로 인정받는 우수한 저널과 학술대회를 포함하여 70여편의 학술지 및 학술대회 논문을 게재하고 발표하였음.
- SCI(E) 저널만 고려할 때 환산논문 편수는 10.8편이고 모든 논문의 환산보정 IF 총합은 7.93으로 계산됨. 따라서 환산논문 1편당 환산보정 IF는 0.732로 본 교육연구단이 목표로 하였던 0.622를 크게 뛰어넘는 결과를 달성하였음.
- 본 교육연구단이 추구하고 있는 연구 목표인 HW와 SW의 융복합 연구를 통한 새로운 연구 분야 선도를 위해 소자부터 회로설계, 시스템, 소프트웨어까지 전계층에 걸쳐 다양한 차세대 지능형 반도체 기술을 개발하고 holistic scheme 역량을 향상시켰으며 연구 결과들을 IF가 높은 저널에 게재함으로써 우수성을 입증하였음.
- 대표적으로 신소자 연구 결과를 Nano Letters에 게재하였고 아날로그 회로 연구 결과를 IEEE ISSCC 및 VLSI 학술대회에서 발표하였으며 전력 계통 시스템 연구 결과를 IEEE TPE 및 IE에 게재하였음. 또한 로직 설계 방법 및 인공지능 하드웨어 설계 연구 결과를 IEEE TCAS I 및 DATE 학회에 게재하고 발표하였으며 소프트웨어 분야의 최신 딥러닝 연구 결과를 IEEE TPAMI에 게재하였음. IEEE ISSCC 및 VLSI 학회는 본 사업단의 연구 계획서에 명시되어 있는 목표 학회들로 우수성이 이미 입증되어 있으며 Nano Letters는 IF 11.2의 저널로 물리, 화학, 재료 분야에서 상위 10%에 랭크되어 있는 우수 저널임. IEEE IE 또한 전기전자분야에서 10% 내에 들고 계측설비 분야에서는 2위에 올라 있는 우수 저널임. 마지막으로 IEEE TPAMI는 IF 16.4로 전기전자분야 2위에 올라있는 최우수 저널임.

(2) 세부 연구 분야 별 연구실적

가) 소재/소자 분야 연구실적

- 실리콘 기반 높은 전자 이동도 특성을 갖는 고성능 신소자 “FinHEMT” 개발: FinFET 구조의 Insulator와 Si channel 사이에 SiGe를 삽입하여 Quantum well 채널을 만든 구조로, 얇은 SiGe이 Insulator처럼 동작하는 특성을 이용하여 surface roughness scattering을 억제하여 FinFET의 이동도 한계를 극복한 bulk-Si 수준의 이동도를 얻을 수 있음. OFF-state에서는 SiGe과 Si이 모두 depletion 되어 낮은 off-current를 가질 것으로 기대되며, gate voltage가 커짐에 따라 SiGe과 Si의 conduction band off-set으로 인해 형성된 Si QW channel에 전자가 모이고 높은 gate overdrive voltage에서는 SiGe Layer에 전자가 모이지만 그 양은 QW Channel의 10%수준으로 낮아 Si QW channel로 동작하는 소자라고 할 수 있음. FinFET의 장점인 좋은 gate controllability와 HEMT의 장점인 고이동도를 모두 취하는 Silicon 기반의 신소자로서 초고집적화 된 반도체 시장의 이슈를 해결할 유망한 소자 기술로 인정되어 반도체 소자 분야의 최고 수준 저널인 IEEE Electron Device Letters(EDL)에 논문 게재됨. 본 연구 결과는 3진법 반도체의 초절전-고성능 응용 설계의 가능성을 제시함으로써 지능형 반도체로서 범용성 향상을 기대할 수 있음
- 초절전 지능형 뇌모방 시스템 및 3진법 반도체 기술 구현을 위해 기존의 주류 소자인 Si MOSFET 소자 외에 새로운 동작 원리에 기반한 신개념 뉴로모픽 소자 개발이 필수임. 새로운 소재와 동작 원리에 기반한 신개념 소자에 대한 이론과 실험 연구를 진행하고 있으며 2021년도에는 III-V 반도체 소자 연구에서 성과를 보여 세계적인 학술지인 Nano Letters와 Small Methods에 게재함. 구체적으로는 III-V 반도체 다중양자우물구조의 거대 2차 및 3차 비선형 전기감수율 및 C3/C4 회전대칭성을 적용한 메타표면을 이용해 원편광 방향에 따라 선택적인 제2 또는 제3고조파 발생이 가능함을

실험적으로 구현한 연구로 새로운 이중접합 반도체 구조 개발을 통해 초절전 신경망 시스템을 위한 신개념 뉴로모픽 소자를 설계할 수 있는 환경을 구축함.

나) 회로설계 분야 연구실적

- 아날로그 회로 기반의 저전력 센서 및 시스템 연구 관련 결과로 IoT 센서를 위한 초절전 nW 전력 레벨의 32kHz 크리스털 오실레이터 회로를 구현하였으며 반도체 집적회로 분야의 우수저널인 IEEE Transactions on Circuit and System II: Express Briefs에 게재함. 낮은 소모전력 특성을 지닌 크리스털 오실레이터를 이용하여 향후 초저전력 뇌모방 시스템 기반 IoT Devices를 위한 저전력 발진기 아날로그 회로 개발에 성공함.
- 픽셀 내에 집적된 히스토그램 TDC 기반의 플래쉬 라이다 센서를 반도체 집적회로 분야에서 가장 권위있는 학술대회인 International Solid-State Circuits Conference(ISSCC)에 게재함. 라이다 센서는 데이터 정확도, 형상 왜곡 및 광 변화에 대한 강인성 측면에서의 이점으로 인해 널리 사용중이나 많은 양의 데이터 처리가 필요하다는 점이 문제임. 이번 연구는 이러한 데이터 처리를 간소화할 수 있는 디자인으로 기존의 라이다 센서 대비 1000배가량의 데이터 크기를 줄일 수 있음. 설계한 라이다 센서를 바탕으로 초당 데이터 수의 양이 줄어서 데이터를 효율적으로 처리할 수 있어 뇌모방 신경망 중 CNN 학습을 통한 이미지 프로세싱이나 영상처리를 위한 아날로그 집적회로 구현이 가능해짐.
- 저전력 아날로그 회로 연구의 일환으로 인체의 생체 신호를 모니터링하는 Instrument Amplifier를 설계하고 검증하였으며 연구 결과를 ISSCC와 더불어 가장 권위있는 IEEE Symposium on VLSI Circuits에서 발표하였음. 이 연구로부터 얻어진 저전력 및 저잡음 회로 설계 기술을 초절전 지능형 뇌모방 시스템 설계에 반영할 예정임.
- 지능형 뇌모방 시스템의 주요 응용처인 데이터센터가 소모하는 막대한 전력을 공급하기 위한 DC 그리드 연구를 진행하고 있으며 연구 결과를 전력전자 분야의 우수저널인 IEEE Transactions on Power Electronics 및 IEEE Transactions on Industrial Electronics에 6편을 게재함. 전력 계통 연구를 통해 추가 전압 밸런서 없이 바이폴라 전압 레벨을 밸런싱할 수 있는 향상된 DAB dc-dc 컨버터와 높은 전력 변환 효율과 양방향 전력 변환 능력을 얻기 위해 전류 공급 CLLC 공진형 컨버터 등 다양한 컨버터를 구현하였으며 높은 시스템 효율성을 달성하고 유지 관리할 수 있는 태양광(PV) 시스템을 위한 차동 전력 처리(DPP)를 개발함.

다) 시스템 분야 연구실적

- 3진법 반도체 기반 초절전 지능형 뇌모방 시스템 구현을 위해 필수적인 새로운 로직 설계 방법론을 연구하고 있으며 이에 대한 결과물을 반도체 집적회로 분야의 우수저널인 IEEE Transactions on Circuits and Systems I: Regular papers에 2개의 논문을 게재함. 연구 결과는 다중문턱전압 기반 저전력 3진 인버터 “PT-STI” 및 로직 설계 방법에 대한 것으로 자의 body effect 사용하여 최소 개수의 CNTFET 기반 초저전력 삼진로직 합성 방법 제안하여 복잡한 삼진 함수들을 제안된 방법론을 사용하여 더 효율적인 회로로 설계하여 이진 설계에 비해 전력 지연 곱(PDP) 크게 개선됨을 보임. 삼진 논리 회로가 이진 논리 회로에만 국한되지 않고 디지털 회로의 보다 효율적인 설계를 가능하게 하기 위하여 함께 사용될 수 있음을 제시하여 “3진법 반도체” 기반 초절전 뇌모방 지능형 시스템 반도체의 실현가능성을 재고함.
- 또한 다양한 스펙트럼의 인공지능 시스템 반도체 제작 기법 및 실례를 통한 인공지능 SoC 구조 분석을 반도체 집적회로 분야의 우수저널인 IEEE Transactions on Circuit and System I: Regular papers에 게재함. 이를 통해 메모리 구조에서 발생하는 여러 가지 비이상성과 변동성을 극복하고 안정적인 계산을 수행할 수 있는 인메모리 컴퓨팅 회로 설계 방법론을 구축하여 다양한 뉴럴 연산

기 구조 제작법 및 알고리즘 경량화 기법을 연구할 수 있어 초절전 신경망 시스템 반도체 설계 환경을 구축함.

- 경량 심층신경망(DNN)의 효율적인 처리를 위한 CGRA 확장 연구를 컴퓨터 구조 및 임베디드 시스템 분야 우수 학회인 Proceedings of Design, Automation and Test in Europe (DATE)에 게재함. 이를 통해 추후 시스템 분야에서 개발된 “3진법 반도체” 기반 초절전 뇌모방 신경망 칩과 결합해 자율주행과 헬스케어 같은 다양한 형태의 데이터 처리 및 분석에 적용될 수 있는 아키텍처를 개발함.

라) 소프트웨어 분야 연구실적

- 이미지센서에서 출력되는 영상신호나 라이다 센서의 3D 영상은 데이터량이 많고 복잡하여 효율적인 처리가 어려웠으나 인공지능 기술의 적용으로 기존에 비해 월등한 신호처리가 가능해지고 있음. 초절전 지능형 뇌모방 시스템에도 적용할 수 있는 훌륭한 응용처로 연구단 내에서 영상처리 원천 기술을 연구하고 있으며 이에 대한 결과물을 영상처리 및 컴퓨터 비전 분야 우수저널인 IEEE Transactions on Pattern Analysis and Machine Intelligence 및 Neural Networks에 게재함. 시각정보의 왜곡을 유발하는 물리적 요인을 실험적으로 명확하게 규명하여 모델링하였으며 이를 활용해 시각 정보를 복원하는 딥러닝 기술을 확보함.

1.2 연구의 수월성을 대표하는 연구업적물

〈표〉 최근 1년간(2020.9.1-2021.08.31) 참여교수 대표연구업적물 실적(저널논문, 학술대회논문)

연번	교수명	연구자등록번호	이공/인문사회계열	전공분야	실적구분	대표연구업적물 상세내용
				세부전공분야		
대표연구업적물의 적합성과 우수성						
1	김경록		이공계열	전기전자	저널논문	①저자명: 김선민, 이승운, 박성해, 김경록, 강석형 ②논문제목: A Logic Synthesis Methodology for Low-Power Ternary Logic Circuits ③학술지명: IEEE Transactions on Circuits and Systems I: Regular papers ④권(호), 페이지: 67(9), 3138-3151 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도:2020 ⑦DOI번호(해당시): 0.1109/TCSI.2020.2990748
				회로및시스템		
다중문턱전압 기반 저전력 3진 인버터 “PT-STI” 및 로직 설계 방법론 개발 - 소자의 body effect 사용하여 최소 개수의 CNTFET 기반 초저전력 삼진로직 합성 방법 제안하여 복잡한 삼진 함수들을 제안된 방법론을 사용하여 더 효율적인 회로로 설계, 이진 설계에 비해 전력 지연 곱(PDP) 크게 개선됨을 보임. MUX만 사용하는 이진 설계 방법과 달리 MUX와 함께 합성 논리 게이트를 사용하여 트랜지스터 수를 확연히 줄일 수 있음을 보여줌. 삼진 논리 회로가 이진 논리 회로에만 국한되지 않고 디지털 회로의 보다 효율적인 설계를 가능하게 하기 위하여 함께 사용될 수 있음을 제시함.						
2	김경록		이공계열	전기전자	저널논문	①저자명: 김성호, 박종율, 장지원, 김경록 ②논문제목: Scaling and Variation Predictions for Silicon Fin-Based High Electron Mobility Transistor ③학술지명: IEEE Electron Device Letters ④권(호), 페이지: 41(11), 1621-1624 ⑤공동저자 중 대표업적물 제출 참여교수 수: 2 ⑥게재연도: 2020 DOI 번호(해당시): 10.1109/LED.2020.3026053
				반도체소자/회로		
실리콘 기반 높은 전자 이동도 특성을 갖는 고성능 신소자 “FinHEMT” - FinFET 구조의 Insulator와 Si channel 사이에 SiGe를 삽입하여 Quantum well 채널을 만든 구조로, 얇은 SiGe이 Insulator처럼 동작하는 특성을 이용하여 surface roughness scattering을 억제하여 FinFET의 이동도 한계를 극복한 bulk-Si 수준의 이동도를 얻을 수 있음. OFF-state에서는 SiGe과 Si이 모두 depletion되어 낮은 off-current를 가질 것으로 기대되며, gate voltage가 커짐에 따라 SiGe과 Si의 conduction band off-set으로 인해 형성된 Si QW channel에 전자가 모이고 높은 gate overdrive voltage에서는 SiGe Layer에 전자가 모이지만 그 양은 QW Channel의 10%수준으로 낮아 Si QW channel로 동작하는 소자라고 할 수 있음. 즉, FinFET의 장점인 좋은 gate controllability와 HEMT의 장점인 고이동도를 모두 취하는 Silicon 기반의 신소자로서 초고집적화 된 반도체 시장의 이슈를 해결할 유망한 소자 기술로 인정됨.						
3	김경록		이공계열	전기전자	학술대회논문	①저자명: 김경록, 김성호, 송유빈, 박종율 ②논문제목: Highly-Scalable and Variation-Immune Fin-Based High Electron Mobility Transistor with Improved RF Characteristics ③학술대회명: The 28th Korean Conference on Semiconductors ④주최기관: ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥발표연도: 2021
				반도체소자/회로		

	기존의 FinFET소자에 SiGe를 삽입하여 Strained-silicon Quantum well channel로 동작하게 함으로써 FinFET 대비 cut off frequency가 향상 됨을 시뮬레이션으로 입증한 연구로서, 국내 반도체 학술대회논문으로 채택됨.					
4	김경록		이공계열	전기전자	학술대회논문	①저자명: 김경록, 박종율, 류민우, 김성호, 송유빈 ②논문제목: Physical Modeling of Plasma-Wave Transistors for Both Resonant and Non-Resonant THz Detection Mechanism ③학술대회명: The 28th Korean Conference on Semiconductors ④주최기관: ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥발표연도: 2021
				반도체소자/회로		
테라헤르츠 공진모드와 비공진모드 검출기를 동시에 모사할 수 있는 모델을 제시하는 연구로서, 공진과 비공진 검출기를 융합하는 연구로서 국내 반도체 학술대회논문으로 채택됨.						
5	김경록		이공계열	전기전자	학술대회논문	①저자명: 김경록, 장이산, 안상효, 류민우 ②논문제목: A Study on Parasitic Effects of Si-FET for Plasmonic Terahertz Detector ③학술대회명: The 28th Korean Conference on Semiconductors ④주최기관: ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥발표연도: 2021
				반도체소자/회로		
Si-FET에서 발생하는 기생 요소에 의한 테라헤르츠 검출기 특성변화에 대한 연구로서, FET의 기생효과와 검출기의 기생효과를 융합하여 분석하는 연구로서 국내 반도체 학술대회논문으로 채택됨.						
6	김경록		이공계열	전기전자	학술대회논문	①저자명: 김경록, 안상효, 류민우, 장이산 ②논문제목: Reset Circuit Analysis for Multi-pixel THz Imaging System ③학술대회명: The 28th Korean Conference on Semiconductors ④주최기관: ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥발표연도: 2021
				반도체소자/회로		
SPICE 시뮬레이션을 통해 플라즈모닉 동작을 모사하는 FET 모델을 구현하고 이를 기반으로 리셋회로를 통한 검출기 on/off가 가능함을 시뮬레이션으로 검증함으로써, 테라헤르츠 검출회로 모사가 가능함을 입증함. 이는 THz 검출기의 소자-회로 융복합 연구를 가능케하는 업적으로 국내 반도체 학술대회논문으로 채택됨.						
7	김경록		이공계열	전기전자	학술대회논문	①저자명: 김경록, 류민우, 박종율, 장이산, 안상효 ②논문제목: Edge Channel Effect of Three-Dimensional FinFET on Plasmonic THz Detection Characteristics ③학술대회명: The 28th Korean Conference on Semiconductors ④주최기관: ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥발표연도: 2021
				반도체소자/회로		

테라헤르츠 주파수 대역에서 검출기의 구조적 변화에 따른 특성을 분석하는 연구로서, 구조변화에 따라 아날로그(RF)-전자기(EM)의 특성을 분석하는 융합 연구로서 국내 반도체 학술대회논문으로 채택됨.						
8	김경록		이공계열	전기전자	학술대회논문	①저자명: 김경록, 안상효, 장이산, 류민우 ②논문제목: Characterization of Non-resonant Plasmonic Terahertz Detector ③학술대회명: The 28th Korean Conference on Semiconductors ④주최기관: ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥발표연도: 2021
				반도체소자/회로		
테라헤르츠 검출기 및 측정 시스템을 구현하여 플라스틱을 투과하는 테라헤르츠 주파수 특성을 이용, 메탈과 플라스틱을 구분하여 이미징할 수 있음을 검증하였고, 소자뿐만 아니라 시스템까지 구현하는 융복합 연구로서 국내 반도체 학술대회논문으로 채택됨.						
9	김경록		이공계열	전기전자	학술대회논문	①저자명: 김경록, 최영은, 정재원, 김우석, 전재현 ②논문제목: Compact Modeling and Corner Analysis of Ternary-CMOS ③학술대회명: The 28th Korean Conference on Semiconductors ④주최기관: ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥발표연도: 2021
				반도체소자/회로		
Ternary-CMOS(T-CMOS) 소자의 process variation 고려하여 제작된 spice compact model이 단위 회로 재현 가능함을 입증하였으며, IC Chip 디자인에 있어 필수적인 소자의 corner 특성을 고려하여 3진 시스템 구현이 가능하다는 점에 있어 의미있는 결과를 가져옴.						
10	김경록		이공계열	전기전자	학술대회논문	①저자명: 김경록, 김우석, 정재원, 최영은, 전재현 ②논문제목: A Novel Ternary-CMOS Based on Tunneling-Only Current Mechanism for Ultra-Enhanced Power-Scalability Using Steep-Slope Device Characteristics ③학술대회명: The 28th Korean Conference on Semiconductors ④주최기관: ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥발표연도: 2021
				반도체소자/회로		
Beyond CMOS 기술로 제안되고 있는 steep-slope 소자의 특성을 활용하여 극한의 VDD scaling이 (~0.3 V) 가능한 새로운 형태의 초절전 뇌모방 시스템 3진법 반도체 소자를 제안하여 극한의 VDD 스케일링(~0.3 V)이 가능한 새로운 초절전 3진법 반도체 패러다임을 창출할 것으로 기대됨.						
11	김경록		이공계열	전기전자	학술대회논문	①저자명: 김경록, 전재현, 정재원, 최영은, 김우석 ②논문제목: Analysis and Characterization of Pass Transistor-Based Ternary Inverter for Optimized LowPower Design ③학술대회명: The 28th Korean Conference on Semiconductors ④주최기관: ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥발표연도: 2021
				반도체소자/회로		

						⑥발표연도: 2021
	6개의 트랜지스터로 구성된 저전력 3진법 회로 구현을 통해 문턱전압 변화에 따른 3진법 회로의 DC특성과 Transient 특성 연구 및 최적의 PDP(Power Delay Product) 조건을 분석함. 이는 저전력과 동시에 고속 동작이 가능한 3진법 회로를 구현할 수 있는 가능성을 제시하였다.					
12	김경록		이공계열	전기전자 반도체소자/ 회로	학술대회논문	①저자명: 김경록, 송유빈, 김성호, 박종율 ②논문제목: Improved Hot Carrier Reliability in Fin-Based High Electron Mobility Transistor ③학술대회명: The 28th Korean Conference on Semiconductors ④주최기관: ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥발표연도: 2021
	동일한 Total EOT를 갖는 FinFET과 비교하여 FinHEMT의 Gate leakage current가 개선되었고 고온영역에서의 Reliability 또한 안정적인 특성을 입증함. 이는 Fin FET의 구조적 특성과 화합물반도체의 물질적 특성을 융합하여 개선한 연구결과로서 국내 반도체 학술대회논문으로 채택됨.					
13	김경록		이공계열	전기전자 반도체소자/ 회로	학술대회논문	①저자명: 김경록, 정재원, 최영은, 김우석, 전재현, 정중은 ②논문제목: Demonstration of Highly Scalable Ternary-CMOS with Compact Model ③학술대회명: The 28th Korean Conference on Semiconductors ④주최기관: ⑤공동저자 중 대표업적물 제출 참여교수 수: ⑥발표연도: 2021
	28-nm CMOS 파운드리를 이용하여 삼진 소자 제작 및 분석을 통해 열공정 버짓 감소에 따라 T-CMOS의 SCALABILITY가 상당히 향상됨을 입증하였고, 2진법에서 3진법으로의 디지털 패러다임 전환에 기여할 것으로 기대되며 이에 우수성을 인정받아 현장우수포스터상 수상함					
14	김성진		이공계열	전기전자 회로및시스템	저널논문	①저자명: 박지호, 신용태, 최재혁, 김성진 ②논문제목: A 5.02nW 32-kHz Self-Reference Power Gating XO with Fast Startup Time Assisted by Negative Resistance and Initial Noise Boosters ③학술지명: IEEE Transactions on Circuits and Systems II: Express Briefs ④권(호), 페이지: Early Access ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021 ⑦DOI번호(해당시): 10.1109/TCSII.2021.3077589
	초저전력 시스템 구동을 위한 nW 전력 레벨의 32kHz 크리스털 오실레이터 개발					
15	김성진		이공계열	전기전자 회로및시스템	학술대회논문	①저자명: 박용재, 차지형, 한수현, 박지호, 김성진 ②논문제목: A 3.8-uW/Ch, 15-Gohm Total Input Impedance Chopper Stabilized Amplifier with Dual Positive Feedback Loops and Auto-calibration Scheme ③학술지명: IEEE Symposium on VLSI Circuits ④권(호), 페이지: pp. 1-2 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1

						⑥게재연도: 2021 ⑦DOI번호(해당시): 10.23919 /VLSICircuits52068.2021.9492508
						자동으로 보정되는 정귀환 루프를 기반으로 높은 입력 저항과 작은 전력을 소모하는 chopping amplifier
16	김성진		이공계열	전기전자	회로및시스템	학술대회 논문
				회로및시스템		
						①저자명: 김범준, 박성혁, 전정훈, 최재혁, 김성진 ②논문제목: A 48×40 13.5-mm Depth Resolution Flash LiDAR Sensor with In-pixel Zoom Histogramming Time-to-Digital Converter ③학술지명: IEEE International Solid-State Circuits Conference ④권(호), 페이지: pp. 108-109 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021 ⑦DOI번호(해당시): 10.1109 /ISSCC42613.2021.9366022
						픽셀 내에 집적된 히스토그램 TDC 기반의 플래쉬 라이다 센서
17	이종은		이공계열	전기전자	회로및시스템	학술대회 논문
				회로및시스템		
						①저자명: 이세기, 이수길, 이종은, 최종문, 권도완, 홍승광, 권기원 ②논문제목: Architecture-Accuracy Co-optimization of ReRAM-based Low-cost Neural Network Processor ③학술지명: Proc. of the 30th ACM Great Lakes Symposium on VLSI (GLSVLSI) ④권(호), 페이지: 427-432 ⑤공동저자 중 대표업적물 제출 참여교수 수: 2 ⑥게재연도: 2020 ⑦DOI 번호(해당시): 10.1145/3386263.3406954
						ReRAM 기반 저비용 신경망 프로세서의 아키텍처 정확도 최적화
18	이종은		이공계열	전기전자	회로및시스템	저널논문
				회로및시스템		
						①저자명: 심현욱, 이종은 ②논문제목: Bitstream-based Neural Network for Scalable, Efficient and Accurate Deep Learning Hardware ③학술지명: Frontiers in Neuroscience ④권(호), 페이지: 14, 543472 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2020 ⑦DOI 번호(해당시): 10.3389 /fnins.2020.543472
						확장 가능하고 효율적이며 정확한 딥 러닝 하드웨어를 위한 비트스트림 기반 신경망
19	이종은		이공계열	전기전자	회로및시스템	저널논문
				회로및시스템		
						①저자명: Mohammed E. Fouda, 이수길, 이종은, 김건환, Fadi Kurdahi and Ahmed Eltawil ②논문제목: IR-QNN Framework: An IR Drop-Aware Offline Training of Quantized Crossbar Arrays

						③학술지명: IEEE Access ④권(호), 페이지: 8, 228392-228408 ⑤공동저자 중 대표업적물 제출 참여교수 수: 3 ⑥게재연도: 2020 ⑦DOI 번호(해당시): 10.1109 /ACCESS.2020.3044652
IR drop 문제를 위한 교육 및 검증 프레임워크						
20	이종은		이공계열	전기전자 회로및시스템	학술대회 논문	①저자명: 이준기, 이종은 ②논문제목: NP-CGRA: Extending CGRAs for Efficient Processing of Light-weight Deep Neural Networks ③학술지명: Proc. of Design, Automation and Test in Europe (DATE) ④권(호), 페이지: 1408-1413 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021 ⑦DOI 번호(해당시): 10.23919 /DATE51398.2021.9474256
NP-CGRA: 경량 심층 신경망의 효율적인 처리를 위한 CGRA 확장						
21	이종은		이공계열	전기전자 회로및시스템	학술대회 논문	①저자명: 정기주, Mohammed Fouda, 이수길, 이종은, Ahmed Eltawil and Fadi Kurdahi ②논문제목: Cost- and Dataset-free Stuck-at Fault Mitigation for ReRAM-based Deep Learning Accelerators ③학술지명: Proc. of Design, Automation and Test in Europe (DATE) ④권(호), 페이지: 1733-1738 ⑤공동저자 중 대표업적물 제출 참여교수 수: 3 ⑥게재연도: 2021 ⑦DOI 번호(해당시): 10.23919 /DATE51398.2021.9474226
ReRAM 기반 딥 러닝 가속기를 위한 오류 완화						
22	이종은		이공계열	전기전자 회로및시스템	학술대회 논문	①저자명: 오상윤, 심현욱, 이수길, 이종은 ②논문제목: Automated Log-Scale Quantization for Low-Cost Deep Neural Networks ③학술지명: Proc. of Design, Automation and Test in Europe (DATE) ④권(호), 페이지: 742-751 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
저비용 심층 신경망을 위한 자동화된 로그 스케일 양자화						
23	이규호		이공계열	전기전자 회로및시스템	저널 논문	①저자명: 이규호, 이진목, 최성필, 유희준 ②논문제목: The Development of Silicon for AI: Different Design Approaches ③학술지명: IEEE Transactions on Circuits

				템		and Systems I ④권(호), 페이지: 67(12), 4719-4732 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2020 ⑦DOI 번호(해당시):10.1109/TCSI.2020.2996625
다양한 스펙트럼의 인공지능 시스템 반도체 제작 기법과 제작 실례를 통한 인공지능 SoC 구조						
24	이규호		이공계열	전기전자 회로및시스템	저널논문	①저자명: 이규호 ②논문제목: Architecture of Neural Processing Unit for Deep Neural Networks ③학술지명: Elsevier Advances in Computers ④권(호), 페이지: 122, 217-245 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021 ⑦DOI 번호(해당시):10.1016/bs.adcom.2020.11.001
심층 신경망 연산 가속을 위한 뉴럴 연산기 구조 제작 기법과 주요 착안점에 대한 고찰						
25	이규호		이공계열	전기전자 회로및시스템	학회논문	①저자명: 정주은, 이규호 ②논문제목: An Energy-Efficient Deep Neural Network Accelerator Design ③학술지명: Proc of IEEE Asilomar Conference on Signals, Systems, and Computers ④권(호), 페이지: 272-276 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2020 ⑦DOI 번호(해당시):10.1109/ieeconf51394.2020.9443508
심층 신경망 가속을 위한 알고리즘 경량화 기법 및 다양한 가속기 구조의 비교 분석						
26	정지훈		이공계열	전기전자 전력전자	저널논문	①저자명: 김민아, 광상규, Katherine A. Kim, 정지훈 ②논문제목: Enhanced Computation Performance of Photovoltaic Models for Power Hardware-in-the-Loop Simulation ③학술지명: IEEE Transactions on Industrial Electronics ④권(호), 페이지: 68(8), 6952 - 6961 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021 ⑦DOI 번호(해당시):10.1109/TIE.2020.3001813
PV PHIL 시뮬레이션을 위한 실시간 시뮬레이션 성능을 향상시키기 위해 효과적인 초기값 선택 방법을 적용한 PV 시뮬레이션 모델을 제안함						
27	정지훈		이공계열	전기전자 전력전자	저널논문	①저자명: 이준영, 정지훈 ②논문제목: Modified Three-port DAB Converter Employing Voltage Balancing Capability for Bipolar DC Distribution

						System ③학술지명: IEEE Transactions on Industrial Electronics (Early Access) ④권(호), 페이지: 1-1 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021 ⑦DOI 번호(해당시): 10.1109/TIE.2021.3102425
추가적인 전압 밸런서 없이 바이폴라 전압 레벨을 밸런싱할 수 있는 3포트 DAB 컨버터를 제안함.						
28	정지훈		이공계열	전기전자	저널 논문	①저자명: 김민아, 박화평, 정지훈 ②논문제목: Spread Spectrum Technique with Random-Linear Modulation for EMI Mitigation and Audible Noise Elimination in IH Appliances ③학술지명: IEEE Transactions on Industrial Electronics (Early Access) ④권(호), 페이지: 1-1 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021 ⑦DOI 번호(해당시):10.1109/TIE.2021.3102405
				전력전자		
유도 가열(IH) 기기를 위한 무작위 선형 변조 확산 스펙트럼 기술(SST)을 제안함. 제안된 방법은 EMI 방출을 효과적으로 완화하고 가청 소음을 제거할 수 있으며 다른 변조 방식에 비해 전체 고조파 왜곡(THD)을 억제할 수 있음.						
29	정지훈		이공계열	전기전자	저널 논문	①저자명: 정희정, 박승빈, 정지훈 ②논문제목: Segmented Differential Power Processing Converter Unit and Control Algorithm for Photovoltaic Systems ③학술지명: IEEE Transactions on Power Electronics ④권(호), 페이지: 36(7), 7797 - 7809 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021 ⑦DOI 번호(해당시): 10.1109/TPEL.2020.3044417
				전력전자		
높은 시스템 효율성을 달성하고 유지 관리할 수 있는 태양광(PV) 시스템을 위한 차동 전력 처리(DPP)를 제안함.						
30	정지훈		이공계열	전기전자	저널 논문	①저자명: 박화평, 김민아, 정지훈 ②논문제목: Bidirectional CLLC Resonant Converter Employing PLC Capability and EM Noise Reduction Technique for Small-Sized ESS Application ③학술지명: IEEE Journal of Emerging and Selected Topics in Industrial Electronics ④권(호), 페이지: 2(3), 277 - 286 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021 ⑦DOI 번호(해당시): 10.1109/JESTIE.2021.3061902
				전력전자		

	비대칭 펄스폭 변조 및 확산 스펙트럼 변조를 사용하는 전류 공급 커패시터-인덕터-인덕터-커패시터 (CLLC) 공진형 컨버터를 제안하여 엄격한 출력 전압 조정을 통한 양방향 전력 변환, EM 잡음 완화 및 전력선 통신의 세 가지 기능을 달성.					
31	정지훈		이공계열	전기전자	저널 논문	①저자명: 김민아, 박화평, 정지훈 ②논문제목: Hybrid Input Power Balancing Method of Modular Power Converters for High Efficiency, High Reliability, and Enhanced Dynamic Performance ③학술지명: IEEE Transactions on Industrial Electronics (Early Access) ④권(호), 페이지: 1-1 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021 ⑦DOI 번호(해당시):10.1109/TIE.2021.3080214
				전력전자		
IPOP 모듈러 전력 변환기의 높은 전력 변환 효율, 높은 신뢰성, 향상된 동적 성능을 얻기 위한 하이브리드 입력 전력 균형 방법을 제안함.						
32	정지훈		이공계열	전기전자	저널 논문	①저자명: 김민아, 박화평, 정지훈 ②논문제목: Bidirectional Current Fed CLLC Resonant Converter Employing Asymmetric PWM ③학술지명: IEEE Transactions on Energy Conversion (Early Access) ④권(호), 페이지: 1-1 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021 ⑦DOI 번호(해당시): 10.1109/TEC.2021.3076450
				전력전자		
높은 전력 변환 효율과 양방향 전력 변환 능력을 얻기 위해 전류 공급 CLLC 공진형 컨버터를 제안함.						
33	정지훈		이공계열	전기전자	저널 논문	①저자명: 허경욱, 정지훈 ②논문제목: 컨버터와 DC 마이크로그리드 사고 상황의 상호작용을 검증하기 위한 실시간 전력 시뮬레이션 테스트 베드 ③학술지명: The Transactions of the Korean Institute of Power Electronics (전력전자학회 논문지) ④권(호), 페이지: 26(2), 150-157 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021 ⑦DOI 번호(해당시): 10.6113 /TKPE.2021.26.2.150
				전력전자		
전력 HIL 시뮬레이션 기법을 사용하여 별도의 그리드 시설과 위험한 실험 없이도 다양한 고장 조건을 시뮬레이션할 수 있는 20 kW DC 마이크로그리드 테스트베드 제안						
34	정지훈		이공계열	전기전자	저널 논문	①저자명: 최현준, 서봉교, 류명효, 조영표, 정지훈 ②논문제목: Effective Magnetic Component Design of Three-Phase Dual-Active-Bridge Converter for LVDC Distribution System ③학술지명: IEEE Transactions on Industrial Electronics
				전력전자		

						④권(호), 페이지: 68(3), 1828 - 1840 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021 ⑦DOI 번호(해당시):10.1109/TIE.2020.2972462
저전압 직류 배전 시스템용 3P-DAB(3상 Dual-Active-Bridge) 컨버터의 전력 변환 효율을 향상시키기 위해 실용적인 설계 방법론을 제안함.						
35	정지훈		이공계열	전기전자	저널논문	①저자명: 이준영, 김호성, 정지훈 ②논문제목: Enhanced Dual-Active-Bridge DC-DC Converter foBalancing Bipolar Voltage Level of DC Distribution System ③학술지명: IEEE Transactions on Industrial Electronics ④권(호), 페이지: 67(12), 10399 - 10409 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2020 ⑦DOI 번호(해당시):10.1109/TIE.2019.2959503
				전력전자		
추가 전압 밸런서 없이 바이폴라 전압 레벨을 밸런싱할 수 있는 향상된 DAB dc-dc 컨버터를 제안함.						
36	정지훈		이공계열	전기전자	저널논문	①저자명: 최현준, 이원빈, 정지훈 ②논문제목: Practical Controller Design of Three-Phase Dual Active Bridge Converter for Low Voltage DC Distribution System ③학술지명: Electronics ④권(호), 페이지: 9(12), 2101 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2020 ⑦DOI 번호(해당시): 10.3390/electronics9122101
				전력전자		
ESR이 3P-DAB 변환기에 미치는 영향을 제시하고 용량성 출력 필터의 ESR을 포함하는 3P-DAB 변환기의 일반화된 평균 소신호 모델(SSM)을 제안함.						
37	정지훈		이공계열	전기전자	저널논문	①저자명: 진주일, 김민아, 한진욱, 강계룡, 정지훈 ②논문제목: Input voltage selection method of half-bridge series resonant inverters for all-metal induction heating applications using high turn-numbered coils ③학술지명: Journal of Power Electronics ④권(호), 페이지: 20, 1629-1637 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2020 ⑦DOI 번호(해당시): 10.1007/s43236-020-00147-y
				전력전자		
강자성 및 비강자성체 용기를 모두 가열하기 위한 All-metal 유도가열 시스템에서 적절한 입력전압을 FHA를 사용하여 전력 손실을 분석하고 유효성 검증						
38	정지훈		이공계열	전기전자	저널논문	①저자명: 박화평, 강예성, 강석형, 정지훈 ②논문제목: FPGA Controller Design for High-Frequency LLC Resonant Converters ③학술지명: IEEJ Journal of Industry
				전력전자		

						Applications ④권(호), 페이지: 9(5), 523-529 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥계재연도: 2020 ⑦DOI 번호(해당시): 10.1541/ieejia.9.523
스위칭 주파수 해상도와 동적 성능을 개선하기 위해 LLC 공명 변환기에 대한 FPGA 기반의 제어기 설계를 제안하고 HIL(Hardware-in-the-loop) 시스템을 통해 검증						
39	정지훈		이공계열	전기전자	저널논문	①저자명: 김민아, 박화평, 정지훈 ②논문제목: Practical Design Methodology of IH and IPT Dual-Functional Apparatus ③학술지명: IEEE Transactions on Power Electronics ④권(호), 페이지: 35(9), 8897 - 8901 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥계재연도: 2020 ⑦DOI 번호(해당시): 10.1109/TPEL.2020.2976054
				전력전자		
IH 및 IPT(Inductive power transfer) 이중 기능 장치의 실용적인 설계 방법론을 제안하여 전력단 설계 제한 및 IH 장치와의 호환성을 높이기 위한 IPT 모드의 설계 방법 제시						
40	정지훈		이공계열	전기전자	학회논문	①저자명: 박화평, 김민아, 백중복, 강모세, 정지훈 ②논문제목: 유도 가열 시스템의 신뢰성 향상을 위한 실시간 최소 스위칭 주파수 추적 기법 ③학술지명: 전력전자학술대회논문집 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥계재연도: 2021
				전력전자		
유도 가열 시스템의 신뢰성을 향상시키기 위한 실시간 최소 스위칭 주파수 추적 기법을 제안						
41	정지훈		이공계열	전기전자	학회논문	①저자명: 김근욱, 정지훈 ②논문제목: 유도가열기 인버터의 고압 출력을 위한 모듈형 입력-병렬 출력-직렬 구조 ③학술지명: 전력전자학술대회논문집 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥계재연도: 2021
				전력전자		
유도가열기용 폴 브릿지 컨버터를 모듈화, 입력-병렬, 출력-직렬연결을 통해 출력 전압 및 전력을 증대하는 방법을 제안						
42	정지훈		이공계열	전기전자	학회논문	①저자명: 윤창우, 이준영, 백주원, 정지훈 ②논문제목: 전력 비동조화가 적용된 QAB 컨버터 분석 및 설계에 관한 연구 ③학술지명: 전력전자학술대회논문집 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥계재연도: 2021
				전력전자		

QAB 컨버터에서의 전력 비동조화 달성을 위해 직렬 인덕터의 배치를 새롭게 제안						
43	정지훈		이공계열	전기전자	학회논문	①저자명: 전찬오, 김민아, 김호성, 정지훈 ②논문제목: 단독운전모드 동작에서의 Triple-Active-Bridge 컨버터 제어 알고리즘 및 소신호 모델링을 기반으로 한 제어기 설계 ③학술지명: 전력전자학술대회논문집 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
				전력전자		
2-인덕터 타입 TAB 컨버터에서의 계통연계 / 단독운전모드 제어 알고리즘을 제안 및 단독운전모드로 동작하는 TAB 컨버터의 소신호 모델 유도						
44	정지훈		이공계열	전기전자	학회논문	①저자명: Kwabena Opoku Bempah, 이준영, 허경욱, 류명효, 정지훈 ②논문제목: DC Microgrid Testbed System Employing Quadruple-Active-Bridge (QAB) Converter and Power Hardware-in-the-Loop (HIL) Simulation ③학술지명: 전력전자학술대회논문집 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
				전력전자		
DC 마이크로그리드 테스트베드 구현을 위해 PHIL 시뮬레이션과 함께 사용되는 QAB 컨버터를 제안						
45	정지훈		이공계열	전기전자	학회논문	①저자명: 김현지, 허경욱, 정지훈 ②논문제목: 유도 가열 시스템의 부하 임피던스 추정을 위한 Time-Split 기법 ③학술지명: 전력전자학술대회논문집 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
				전력전자		
낮은 샘플링 주파수에서의 유도가열기 실시간 부하 임피던스 추정을 위한 Time-Split 기법 제안						
46	정지훈		이공계열	전기전자	학회논문	①저자명: 이준영, 류명효, 정지훈 ②논문제목: 양극성 DC 배전 시스템을 위해 전압 밸런싱이 추가된 T-type 구조의 단일단 Dual-Active-Bridge DC-DC 컨버터 ③학술지명: 전력전자학술대회논문집 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
				전력전자		
전압 밸런싱 기능이 추가된 T-type 구조의 단일단Dual-Active-Bridge (DAB) 컨버터 제안						
47	정지훈		이공계열	전기전자	학회논문	①저자명: 김민아, 박화평, 정지훈 ②논문제목: Hybrid Power Balancing Method of Modular Power Converters to Achieve Enhanced Efficiency and Dynamic Performance ③학술지명: 2021 IEEE Applied Power Electronics Conference and Exposition
				전력전자		

						(APEC) ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021 DOI 번호(해당시): 10.1109 /APEC42165.2021.9487079
향상된 효율과 동특성을 달성하기 위한 모듈화 컨버터의 하이브리드 전력 밸런싱 방법을 제안						
48	정지훈		이공계열	전기전자	학회 논문	①저자명: 허경욱, 최현준, 정지훈 ②논문제목: Power Hardware-in-the-Loop Simulation for DC Microgrid Reliability Test ③학술지명: 2020 IEEE 9th International Power Electronics and Motion Control Conference (IPEMC2020-ECCE Asia) ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2020 ⑦DOI 번호(해당시): 10.1109 /IPEMC-ECCEAsia48364.2020.9367766
				전력전자		
PHIL 시뮬레이션 기법을 사용하여 DC 마이크로그리드의 신뢰성을 보일 수 있는 테스트베드를 제안						
49	정지훈		이공계열	전기전자	학회 논문	①저자명: 김민아, 박화평, 정지훈 ②논문제목: Wireless Power Transfer System with Reduced EMI Emission Employing Spread Spectrum Technique ③학술지명: 2020 IEEE PELS Workshop on Emerging Technologies: Wireless Power Transfer (WoW) ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2020 ⑦DOI 번호(해당시): 10.1109 /WoW47795.2020.9291307
				전력전자		
EV 무선충전기에서의 EMI 방출을 감소시키기 위한 스프레드 스펙트럼 기법을 제안						
50	정지훈		이공계열	전기전자	학회 논문	①저자명: 박화평, 김민아, 백중복, 강모세, 정지훈 ②논문제목: Spread Spectrum Based Power Line Communication and EM Noise Reduction Technique for Bidirectional HB CLLC Resonant Converter ③학술지명: 2020 IEEE Energy Conversion Congress and Exposition (ECCE) ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2020 ⑦DOI 번호(해당시): 10.1109 /ECCE44975.2020.9236232
				전력전자		
양방향 Half-Bridge CLLC 공진형 컨버터에서의 EM노이즈 감소와 전력선 통신 기능의 추가 제안						
51	김성진		이공계열	전기전자	학술대회 논문	①저자명: 강주빈, 박용재, 황정해, 김성진 ②논문제목: An Optimized Symmetric

				회로및시스템		Pinned Photodiode Structure for Indirect Time-of-Flight Pixels ③학술지명: 반도체공학회 하계학술대회 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥계재연도: 2021
Indirect Time-of-Flight 픽셀에 집적되는 최적 다이오드 구조 제안 및 구현 검증						
52	김성진		이공계열	전기전자 반도체소자	학술대회 논문	①저자명: 한수현, 김범준, 박성혁, 김성진 ②논문제목: A Low-Power High-Linearity Analog Counter for Histogramming Time-to-Analog Converter ③학술지명: 반도체공학회 하계학술대회 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥계재연도: 2021
시간을 아날로그 전압으로 변환해주는 히스토그램 Time-to-Analog Converter 회로 및 이를 위한 아날로그 카운터 구조 제안						
53	이종원		이공계열	전기전자 반도체소자	저널 논문	①저자명: 김대익, 유재연, 황인용, 박성진, Frederic Demmerle, Gerhard Boehm, Markus-Cristian Amann, Mikhail A. Belkin, 이종원 ②논문제목: Giant nonlinear circular dichroism from intersubband polaritonic metasurfaces ③학술지명: Nano Letters ④권(호), 페이지: 20(11), 8032-8039 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥계재연도: 2020 ⑦DOI 번호(해당시): 10.1021/acs.nanolett.0c02978
III-V 반도체 다중양자우물구조의 거대 2차 및 3차 비선형 전기감수율 및 C3/C4 회전대칭성을 적용한 메타표면을 이용해 원편광 방향에 따라 선택적인 제2 또는 제3고조파 발생이 가능함을 실험적으로 구현함.						
54	이종원		이공계열	전기전자 반도체소자	저널 논문	①저자명: 황인용, 김민균, 유재연, 이지혜, 최준혁, 박수아, 장원석, 이종원, 정주연 ②논문제목: Ultrasensitive molecule detection based on infrared metamaterial absorber with vertical nanogap ③학술지명: Small Methods ④권(호), 페이지: 5(8), 2100277 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥계재연도: 2021 ⑦DOI 번호(해당시):10.1002/smt.202100277
실리콘 기판위에 metal-insulator-metal 구조를 기반으로 insulator 의 열방향 건식식각으로 형성한 vertical nanogap 을 갖는 메타물질을 제작했으며, 이를 이용해 2.8nm 두께의 단일 분자층의 기록적인 탐지 신호를 실험적으로 획득함.						
55	이종원		이공계열	전기전자	학술대회 논문	①저자명: 박재현, 장예슬, 서용곤, 윤형도, 이종원

				회로및시스 템		②논문제목: A study on the design and manufacture power systems of non-contact chemical agent detectors based on the semiconductor laser ③학술지명: International Conference on Information and Communication Technology Convergence ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021 ⑦DOI 번호(해당시):10.1109/ICTC49870.2020.9289388
III-V 반도체 기반 양자폭포레이저 및 MCT 광검출기 구동을 위한 analog integrator, power control unit, signal processing unit 설계 및 개발						
56	이종원		이공계 열	전기전자	학술대 회 논문	①저자명: 박성진, 유재연, 손정우, 이종원 ②논문제목: Stand-off Chemical Detection using wavelength-tunable quantum cascade lasers ③학술지명: 2020년 한국센서학회 추계학술대회 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
				회로및시스 템		
III-V 반도체 기반 양자폭포레이저 및 MCT 광검출기를 통합한 화학탐지기를 이용해 standoff 로 liquid chemical 을 탐지 및 식별할 수 있는 분석법을 제안 및 구현 검증						
57	이종원		이공계 열	전기전자	학술대 회 논문	①저자명: 황인용, 김민균, 정주연, 이종원 ②논문제목: Ultrasensitive biomolecule detection based on metamaterial absorber with vertical nanogap ③학술지명: 2020년 한국센서학회 추계학술대회 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
				반도체소자		
실리콘 기판위에 metal-insulator-metal 구조를 기반으로 insulator 의 옆방향 건식식각으로 형성한 vertical nanogap 을 갖는 메타물질을 제작했으며, 이를 이용해 2.8nm 두께의 단일 분자층의 기록적인 탐지 신호를 실험적으로 획득함.						
58	이종원		이공계 열	전기전자	학술대 회 논문	①저자명: 정형주, 황인용, 유재연, Frederic Demmerle, Gerhard Boehm, Mikhail A. Belkin, 이종원 ②논문제목: Electrically tunable quarter waveplate based on intersubband polaritonic metasurfaces ③학술지명: 한국광학회 2021 동계학술발표회 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
				반도체소자		

III-V 반도체 다중양자우물구조의 거대 전기광학현상 및 Quantum-confined Stark effect 를 적용한 메타표면을 이용해 전기적으로 반사광의 polarization state 를 변화시킬 수 있는 능동변환 파장판을 제안 및 실험적으로 구현함						
59	이종원		이공계열	전기전자	학술대회 논문	①저자명: 황인용, 김민균, 유재연, 정주연, 이종원 ②논문제목: Surface-enhanced infrared absorption spectroscopy based on metamaterial absorber with vertical nanogap ③학술지명: 한국광학회 2021 동계학술발표회 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
				반도체소자		
실리콘 기판위에 metal-insulator-metal 구조를 기반으로 insulator 의 옆방향 건식식각으로 형성한 vertical nanogap 을 갖는 메타물질을 제작했으며, 이를 이용해 2.8nm 두께의 단일 분자층의 기록적인 탐지 신호를 실험적으로 획득함.						
60	이종원		이공계열	전기전자	학술대회 논문	①저자명: 정형주, 황인용, 유재연, Fredereic Demmerle, Gerhard Boehm, Mikhail A. Belkin, 이종원 ②논문제목: Electrically tunable quarter waveplate based on intersubband polaritonic metasurfaces ③학술지명: CLEO 2021 conference ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
				반도체소자		
III-V 반도체 다중양자우물구조의 거대 전기광학현상 및 Quantum-confined Stark effect 를 적용한 메타표면을 이용해 전기적으로 반사광의 polarization state 를 변화시킬 수 있는 능동변환 파장판을 제안 및 실험적으로 구현함						
61	이종원		이공계열	전기전자	학술대회 논문	①저자명: 황인용, 김민균, 유재연, 정주연, 이종원 ②논문제목: Ultrasensitive Surface-enhanced Infrared Absorption Spectroscopy based on Metamaterial Absorber with Vertical Nanogap ③학술지명: 대한기계학회 마이크로/나노공학부문 2021년 춘계학술대회 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
				반도체소자		
메타물질 흡수체 구조체에서 유전층만 선택적으로 등방성 건식 식각공정을 통해 10 nm 급 수직나노갭을 형성하여 초민감 분자검출 달성을 실험적으로 입증함. 초민감 분자검출을 입증하기 위해 약 2.8 nm 크기의 단일분자층이 사용됨. 메타물질 흡수체의 10 nm급 수직 나노갭 사이에 유도되는 강력한 중적외선 근접장 에너지가 검출분자의 분자 진동모드로 에너지 교환이 일어나면서 분자 고유 진동모드를 크게 증폭시킬 수 있음. 개발된 메타물질을 사용하면 단일분자층 중적외선 반사차이 신호를 36% 까지 향상시킬 수 있으며 이는 메타물질 기반 기존 기술 대비 3배 이상 향상됨. 이는 메타물질 기반의 단일분자층 검출연구에서 가장 높은 신호를 달성함. 또한, 개발된 메타물질은 나노임프린트 리소그래피 공정으로 제작되어 대면적, 대량생산이 가능함을 보임.						

62	이종원		이공계열	전기전자	학술대회 논문	①저자명: 황인용, 김민균, 유재연, 정주연, 이종원 ②논문제목: Ultrasensitive Surface-enhanced Infrared Absorption Spectroscopy based on Metamaterial Absorber with Vertical Nanogap ③학술지명: Nano Korea 2021 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
				반도체소자		
실리콘 기판위에 metal-insulator-metal 구조를 기반으로 insulator 의 옆방향 건식식각으로 형성한 vertical nanogap 을 갖는 메타물질을 제작했으며, 이를 이용해 2.8nm 두께의 단일 분자층의 기록적인 탐지 신호를 실험적으로 획득함.						
63	이종원		이공계열	전기전자	학술대회 논문	①저자명: 정형주, 황인용, 유재연, Frederic Demmerle, Gerhard Boehm, Mikhail A. Belkin, 이종원 ②논문제목: Electrically tunable quarter waveplate based on intersubband polaritonic metasurfaces ③학술지명: Nano Korea 2021 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
				반도체소자		
III-V 반도체 다중양자우물구조의 거대 전기광학현상 및 Quantum-confined Stark effect 를 적용한 메타표면을 이용해 전기적으로 반사광의 polarization state 를 변화시킬 수 있는 능동변환 파장판을 제안 및 실험적으로 구현함.						
64	이종원		이공계열	전기전자	학술대회 논문	①저자명: 유재연, 박성진, 황인용, 김대익, Frederic Demmerle, Gerhard Boehm, Mikhail A. Belkin, 이종원 ②논문제목: Electrical control of Second-Harmonic-Generation from nonlinear polaritonic metasurface ③학술지명: Nano Korea 2021 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
				반도체소자		
III-V 반도체 다중양자우물구조의 거대 2차 광학비선형성 및 Quantum-confined Stark effect 를 적용한 메타표면을 이용해 전기적으로 제2고조파의 세기를 조절할 수 있는 능동변환 비선형 메타표면을 제안 및 실험적으로 구현함.						
65	이종원		이공계열	전기전자	학술대회 논문	①저자명: 손정우, 유재연, 박성진, 황인용, Frederic Demmerle, Gerhard Boehm, Mikhail A. Belkin, 이종원 ②논문제목: Electrically-tunable Difference-Frequency-Generation from nonlinear polaritonic metasurface ③학술지명: Nano Korea 2021 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
				반도체소자		

III-V 반도체 다중양자우물구조의 거대 2차 광학비선형성 및 Quantum-confined Stark effect 를 적용한 메타표면을 이용해 전기적으로 차주파수 발생의 세기를 조절할 수 있는 능동변환 비선형 메타표면을 제안 및 실험적으로 구현함.						
66	이종원		이공계열	전기전자	학술대회 논문	①저자명: 박성진, Frederic Demmerle, Gerhard Boehm, Mikhail A. Belkin, 이종원 ②논문제목: Electrically-tunable Third-Harmonic Generation from Plasmonic Metasurfaces Coupled to Intersubband Transitions ③학술지명: Nano Korea 2021 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
				반도체소자		
III-V 반도체 다중양자우물구조의 거대 3차 광학비선형성 및 Quantum-confined Stark effect 를 적용한 메타표면을 이용해 전기적으로 제3고조파 발생의 세기를 조절할 수 있는 능동변환 비선형 메타표면을 제안 및 실험적으로 구현함.						
67	이종원		이공계열	전기전자	학술대회 논문	①저자명: 김대익, Frederic Demmerle, Gerhard Boehm, Mikhail A. Belkin, 이종원 ②논문제목: Efficient third harmonic generation from Mie resonance coupled to intersubband transitions ③학술지명: Nano Korea 2021 ④권(호), 페이지: - ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연도: 2021
				반도체소자		
III-V 반도체 다중양자우물구조의 거대 3차 광학비선형성 및 Mie resonator 구조를 적용한 메타표면을 이용해 고효율 제3고조파 발생을 유도할 수 있는 비선형 메타표면을 제안 및 실험적으로 구현함.						

1.3 중앙정부 및 해외기관 연구비

<표 3-1> 최근 1년간(2020.9.1.-2021.8.31.) 이공계열 참여교수 1인당 정부 및 해외기관 연구비 수주 실적

항 목	수주액(천원)		
	3년간(2017.1.1.-2019.12.31.) 실적 (선정평가 보고서 작성내용)	최근 1년간(2020.9.1.-2021.8.31.) 실적	비고
정부 연구비 수주 총 입금액	7,291,245.125	5,849,840.974	
해외기관(산업체 제외) 연구비 수주 총 (환산)입금액	0	0	
이공계열 참여교수 수	13	12	(2021년 9월 1일자 참여교수 1인 제외)
1인당 총 연구비 수주액	560,865.0096	487,486.748	

2. 연구의 국제화 현황

2.1 참여교수의 국제적 학술활동 참여 실적 및 현황

(1) 참여교수의 국제적 학술활동 참여 실적 및 현황

본 교육연구단 참여교수의 국제적 학술활동 중 질적 우수성을 나타내는 하이라이트 활동 내용을 다음과 같이 정리하였다.

- 김성진 교수: 반도체 집적회로 분야에서 가장 저명한 학술 대회인 International Solid-State Circuits Conference (ISSCC)에서 International Technical Program Committee (ITPC) 멤버로 참여하고 있음. Imagers, MEMS, Medical, and Display (IMMD) 분과에 소속되어 해당 기간 동안 2021년 ISSCC에서 발표될 논문을 선정하고 학회 운영에 기여하였음.
- 이규호 교수: 현재까지 반도체 집적회로 및 컴퓨터 분야에서 저명한 학술대회인 IEEE/ACM DATE, IEEE A-SSCC 에서 TPC 멤버로 참여하고 있으며, IEEE AICAS 2021 Organizing Committee로 선정되어 학회 운영에 기여하였음
- 이종원 교수: 나노기술연구협의회에서 진행하는 국제학회인 Nano Korea 2021 conference 에서 Organizing Committee 로 학회 운영에 기여하였음

(2) 향후 추진계획

COVID-19의 세계적 확산으로 인해 국제적 학술활동에 많은 어려움이 있었으나, 팬데믹이 진정될 것으로 예상되는 올해 말 혹은 내년 초부터는 국제 학술대회 참여 및 초청강연, 기조연설 등의 활동을 활성화 할 계획임.

2.2 외국 대학 및 연구기관과의 연구자 교류 실적 및 계획

- 이종은 교수: UC Irvine과 함께 공동으로 논문을 집필하고 있음
- 이종원 교수: Technical University of Munich (Germany) 의 Prof. Mikhail Belkin group 과 III-V 반도체 기반 다중양자우물구조를 이용한 능동/비선형 메타표면 연구를 공동으로 진행하고 있음.

□ 산학협력 대표 우수성과

(1) 교육연구단 산학협력 대표 창업 성과

○ 김경록 교수

- (주) 터넬 창업 (자본금: 20,000천원, 창업연도: 2019년, 창업기술명: 3진법 반도체 제조 및 회로 디자인)
- 세계 최초로 상용 CMOS Foundry를 활용하여 삼진로직시스템을 8인치 상에 집적공정으로 제작했으며 산포검증을 통해 우수한 feasibility를 입증하였을 뿐만 아니라 동작전압, 정전류 스케일링의 가능성을 훌륭히 입증했고, 이를 기반으로 삼진소자 원천특허 및 삼진소자 제작방법, 회로설계 관련 IP를 확보함. T-CMOS 기술로 (주)터넬 Ternell Corp.을 창업하여 기술이전 9건 진행함. 최근 **기업가치 40억 추산**됨과 더불어 **투자금 2억7만원을 유치**하여 기술적, 경제적, 과학적 성과 분야에서 모두 우수성을 입증함.

(2) 교육연구단 산학협력 대표 특허 성과

○ 김경록 교수

- 특허 등록: 5건 (국내 5건), 특허 출원: 16건 (미국 5건, PCT 4건, 국내 7건)
- 핀 구조체 하부 불순물 필름 또는 이온주입 공정 이용하여 SubFin 도핑 기반 정전류 형성층 통하여 드레인과 기판 사이에 게이트 전압으로부터 독립적인 정전류를 형성하며, 기존 FINFET과 같은 구조의 삼진 인버터 제작 방법 제안
- 기존 이진 6T SRAM과 같은 공정 및 면적을 가지면서 3진 메모리 셀 동작을 할 수 있는 삼진 SRAM 설계법 확보를 통하여 T-SRAM array/macro 설계 및 3진 정보 저장 및 읽기에 적합한 고성능/저전력의 새로운 주변 회로들을 제작 및 설계 IP 확보
- Halo 도핑 기반 정전류 형성층 통하여 드레인과 기판 사이에 게이트 전압으로부터 독립적인 정전류를 형성하며, 기존 CMOS 인버터와 같은 구조의 삼진 인버터 제작 방법 제안
- Retrograde Well 도핑 기반 정전류 형성층 통하여 드레인과 기판 사이에 게이트 전압으로부터 독립적인 정전류를 형성하며, 기존 CMOS 인버터와 같은 구조의 삼진 인버터 제작 방법 제안
- 기존 이진 8T SRAM과 같은 공정 및 면적을 가지면서 3진 메모리 셀 동작을 할 수 있는 삼진 SRAM 설계법 확보를 통하여 T-SRAM array/macro 설계 및 3진 정보 저장 및 읽기에 적합한 고성능/저전력의 새로운 주변 회로들을 제작 및 설계 IP 확보
- Tunnel FET 구조로 Ternary CMOS를 설계함으로써, 게이트 의존적 전류를 열확산 메커니즘이 아닌, 양자역학적 밴드간 터널링 메커니즘으로 구현 함으로써 60mV/dec 미만의 향상된 Switching 능력, 이른바 Steep-Slope 특성을 바탕으로 동작전압 Scaling을 가능함을 제안
- N-, p-type 삼진 TFET 소자를 3D 적층하여 top-view에서 단일소자 면적 구현하여 초고집적화 실현 및 적층 된 drain간에 contact mdtal 없이 output 출력 가능하게 하여 공정 단순화 실현
- 기존 이진 메모리 셀과 같은 소자 수, 같은 레이아웃 면적으로 삼진 메모리 셀 설계할 수 있으며, 기존 삼진 메모리 셀 대비 면적 효율 2배 이상, 소모전력 10000배 이상 절감 가능함을 보임
- Tunnel PN Junction 사용하여 CNT 기반의 새로운 삼진 인버터 설계방법 제시, 기존 CNT 기반 삼진 인버터 대비 소자수 감소(6→4) 및 필요 VT 중 감소(3→2) 실현, 실제 Wafer 집적을 위한 구체적 physical layout 설계 방법론 제시, FEOL 수준에서의 Area 이득을 확보할 수 있는 설계법 확보

○ 정지훈 교수

- 특허 등록: 4건 (미국 1건, 국내 4건), 특허 출원: 6건 (국내 6건)
- 기존 3상 DAB 컨버터의 영전압 스위칭 범위를 확장시켜 저부하 효율을 개선하고 이를 통해 에너지 밀도를 증가시킬 수 있음을 제안
- WPT와 PFC 전력 컨버터를 구현시키기 위한 유도열 조리기기를 제안
- LAM 기법의 동작 알고리즘을 제안하고 이를 통해 LAM 기법을 사용하는 IH 시스템이 전부하 영역

에서 높은 전력변환 효율을 가질 수 있음을 제안

- 유도 가열 장치에 사용되는 용기의 저항값에 따라서 워킹 코일의 공진 주파수를 조절함으로써, 유도 가열 장치의 동작 주파수를 상승시키지 않고도 다양한 용기의 사용이 가능함을 제안
- 유도가열기 인버터를 모듈화하고, 모듈화 된 복수의 유도가열기 인버터를 IPOS(Input-Parallel Output-Series) 연결 함으로써, 유도가열 인버터 회로의 출력 전압을 유도가열기 인버터의 개수(N) 배 만큼 높여 동작시키는, 고입출력을 달성
- 모듈화 된 유도가열기를 IPOS 연결하여 출력 전압을 인버터의 개수(N)배만큼 높이고 이로 인해 전체 시스템의 전력을 높이고 모듈별로 부하를 나눠서 처리하므로 전체 시스템의 안정도를 향상할 수 있는 방법을 제시
- IH기구의 EMI 및 가청 소음을 줄이기 위한 RANDOM LINEAR 대역확산 기법을 제안
- 3상 PWM 인버터를 DCM 스위칭 기법으로 구동함에 있어 CCM 스위칭 기법보다 낮은 스위칭 손실을 갖기 위한 인덕턴스 값을 선정하고 적용함으로써 동일한 조건에서 CCM 스위칭 기법보다 스위칭 손실을 저감할 수 있는 방법을 제안
- 전류원 포트를 포함하는 다채널 컨버터의 구성을 제안하여 PV 및 배터리 어플리케이션에 사용 시에도 안정적인 동작을 가능케 함
- 저부하에서는 영전압 스위칭을 달성하여 스위칭 손실을 최소화하고, 고부하에서는 무효 전력을 최소화하여 도통손실을 감소시키는 전류원 듀얼 능동 브릿지 컨버터 제어 방법을 제안

○ 김성진 교수

- **특허 출원: 6건 (국내 6건)**

- 뇌전도 신호를 감지하기 위한 전극에 있는 DC 오프셋 전압을 상쇄시켜 증폭 장치의 포화를 방지하는 회로 및 구동 방법을 제안
- 뇌전도 신호를 효율적으로 감지하기 위해 입력 임피던스를 크게 증가시킬 수 있는 정귀환 회로를 포함하는 증폭 회로를 제안
- BJT 소자의 온도 특성에 따라 주파수가 변하는 오실레이터 회로 및 동작 방법을 제안
- 고정 전류가 없어 전력 소모가 매우 작은 VCO 양자화기를 이용하여 전류 신호를 디지털로 변환해주는 회로 제시
- 빛의 비행 시간(TOF)를 감지하고 이에 기초하여 거리를 감지하는 라이다 센서 장치 및 측정 방법을 제안
- 뇌에 대한 이해를 위해 많은 수의 신경세포로부터 배출되는 전기 신호를 동시에 감지하기 위한 다중 전극 시스템 및 동작 방법

○ 이종원 교수

- **특허 출원: 2건 (국내 2건)**

- III-V 다중양자우물구조의 거대 2, 3차 광학비선형성 및 C3, C4 회전대칭 구조를 적용한 비선형 메타표면을 이용해 원편광 방향에 따른 선택적 제2 또는 제3고조파 발생 소자를 제안
- III-V 다중양자우물구조의 거대 전기광학현상 및 Quantum-confined Stark effect 를 이용해 전기적으로 반사광의 편광을 조절할 수 있는 능동 파장판 소자를 제안

1. 참여교수 산학협력 역량

1.1 연구비 수주 실적

〈표 4-1〉 최근 1년간(2020.9.1.-2021.8.31.) 이공계열 참여교수 1인당 국내외 산업체 및 지자체 연구비 수주 실적

항 목	수주액(천원)		
	3년간(2017.1.1.-2019.12.31.) 실적 (선정평가 보고서 작성내용)	최근 1년간(2020.9.1.-2021.8.31.) 실적	비고
국내외 산업체 연구비 수주 총 입금액	3,319,252.127	1,635,447.040	
지자체 연구비 수주 총 입금액	118,900	109,380.087	
이공계열 참여교수 수	13	12	(2021년 9월 1일자 참여교수 1인 제외)
1인당 총 연구비 수주액	264,473.2405	136,287.253	

1.2 특허, 기술이전, 창업 실적의 우수성

연번	교수 성명	전공분야	세부전공분야	실적 구분	특허, 기술이전, 창업 상세내용
	특허, 기술이전, 창업 실적의 우수성				
1	김경록	전기공학	반도체소자 /회로	창업	①창업자: 김경록, 류민우 ②창업기술명: 3진법 반도체 제조 및 회로 디자인 ③창업회사명: (주)터넬 ④창업자본금: 20,000천원 ⑤창업연도: 2019년
	세계 최초로 상용 CMOS Foundry를 활용하여 삼진로직시스템을 8인치 상에 집적공정으로 제작했으며 산 포 검증을 통해 우수한 feasibility를 입증하였을 뿐만 아니라 동작전압, 정전류 스케일링의 가능성을 훌륭 히 입증했고, 이를 기반으로 삼진소자 원천특허 및 삼진소자 제작방법, 회로설계 관련 IP를 확보 T-CMOS 기술로 (주)터넬 Ternell Corp.을 창업하여 기술이전 9건 진행. 최근 기업가치 40억 추산됨과 더불어 투자금 2억7만원 유치하여 기술적, 경제적, 과학적 성과 분야에서 모두 우수성을 입증함				
2	김경록	전기공학	반도체소자 /회로	특허 (등록)	①발명자: 김경록, 정재원, 최영은, 김우석, 장지원 ②특허명: 트랜지스터 소자, 이를 포함하는 삼진 인버터 장 치, 및 이의 제조 방법 (T-FINFET) ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2264230 ⑤출원/등록연도: 2021
	핀 구조체 하부 불순물 필름 또는 이온주입 공정 이용하여 SubFin 도핑 기반 정전류 형성층 통하여 드레 인과 기판 사이에 게이트 전압으로부터 독립적인 정전류를 형성하며, 기존 FINFET과 같은 구조의 삼진 인버터 제작 방법 제안함으로써 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함				
3	김경록	전기공학	반도체소자	특허	①발명자: 김경록, 정재원, 최영은

			/회로	(등록)	②특허명: 로직-인-메모리를 위한 3진 메모리 셀 및 이를 포함하는 메모리 장치 (6T T-SRAM) ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2206020 ⑤출원/등록연도: 2021
기존 이진 6T SRAM과 같은 공정 및 면적을 가지면서 3진 메모리 셀 동작을 할 수 있는 삼진 SRAM 설계법 확보를 통하여 T-SRAM array/macro 설계 및 3진 정보 저장 및 읽기에 적합한 고성능/저전력의 새로운 주변 회로들을 제작 및 설계 IP 확보 가능하게 하였으며, 및 로직-인-메모리 향 신개념 기능성 3차원 메모리 아키텍처 연구로 확장시켰다는 점에서 우수성을 입증함					
4	김경록	전기공학	반도체소자 /회로	특허 (등록)	①발명자: 김경록, 정재원, 최영은, 김우석 ②특허명: 트랜지스터 소자, 이를 포함하는 삼진 인버터 장치, 및 이의 제조 방법 (Halo T-CMOS) ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2197036 ⑤출원/등록연도: 2020
Halo 도핑 기반 정전류 형성층 통하여 드레인과 기판 사이에 게이트 전압으로부터 독립적인 정전류를 형성하며, 기존 CMOS 인버터와 같은 구조의 삼진 인버터 제작 방법 제안함으로써 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함					
5	김경록	전기공학	반도체소자 /회로	특허 (등록)	①발명자: 김경록, 정재원, 최영은, 김우석 ②특허명: 트랜지스터 소자, 이를 포함하는 삼진 인버터 장치, 및 이의 제조 방법 (Retrograde Well T-CMOS) ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2197037 ⑤출원/등록연도: 2020
Retrograde Well 도핑 기반 정전류 형성층 통하여 드레인과 기판 사이에 게이트 전압으로부터 독립적인 정전류를 형성하며, 기존 CMOS 인버터와 같은 구조의 삼진 인버터 제작 방법 제안함으로써 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함					
6	김경록	전기공학	반도체소자 /회로	특허 (등록)	①발명자: 김경록, 정재원, 최영은 ②특허명: 로직-인-메모리를 위한 3진 메모리 셀 및 이를 포함하는 메모리 장치 (8T T-SRAM) ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2172380 ⑤출원/등록연도: 2020
기존 이진 8T SRAM과 같은 공정 및 면적을 가지면서 3진 메모리 셀 동작을 할 수 있는 삼진 SRAM 설계법 확보를 통하여 T-SRAM array/macro 설계 및 3진 정보 저장 및 읽기에 적합한 고성능/저전력의 새로운 주변 회로들을 제작 및 설계 IP 확보 가능하게 하였으며, 및 로직-인-메모리 향 신개념 기능성 3차원 메모리 아키텍처 연구로 확장시켰다는 점에서 우수성을 입증함					

7	김경록	전기공학	반도체소자 /회로	특허 (출원)	①발명자: 김경록, 정재원, 최영은 ②특허명: TERNARY MEMORY CELL AND MEMORY DEVICE INCLUDING THE SAME ③출원/등록국가: 미국 ④출원/등록번호: 17/424,490 ⑤출원/등록연도: 2021
	기존 이진 6T SRAM과 같은 공정 및 면적을 가지면서 3진 메모리 셀 동작을 할 수 있는 삼진 SRAM 설계법 확보를 통하여 T-SRAM array/macro 설계 및 3진 정보 저장 및 읽기에 적합한 고성능/저전력의 새로운 주변 회로들을 제작 및 설계 IP 확보 가능하게 하였으며, 및 로직-인-메모리 향 신개념 기능성 3차원 메모리 아키텍처 연구로 확장시켰다는 점에서 우수성을 입증함				
8	김경록	전기공학	반도체소자 /회로	특허 (출원)	①발명자: 김경록, 정재원, 최영은 ②특허명: TERNARY MEMORY CELL FOR LOGIC-IN-MEMORY AND MEMORY DEVICE INCLUDING THE SAME ③출원/등록국가: 미국 ④출원/등록번호: 17/424,492 ⑤출원/등록연도: 2021
	기존 이진 6T SRAM과 같은 공정 및 면적을 가지면서 3진 메모리 셀 동작을 할 수 있는 삼진 SRAM 설계법 확보를 통하여 T-SRAM array/macro 설계 및 3진 정보 저장 및 읽기에 적합한 고성능/저전력의 새로운 주변 회로들을 제작 및 설계 IP 확보 가능하게 하였으며, 및 로직-인-메모리 향 신개념 기능성 3차원 메모리 아키텍처 연구로 확장시켰다는 점에서 우수성을 입증함				
9	김경록	전기공학	반도체소자 /회로	특허 (출원)	①발명자: 김경록, 정재원, 최영은, 김우석, 장지원 ②특허명: 터널 전계효과트랜지스터 및 이를 포함하는 삼진 인버터 2nd ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2021-0085769 ⑤출원/등록연도: 2021
	Tunnel FET 구조로 Ternary CMOS를 설계함으로써, 게이트 의존적 전류를 열확산 메커니즘이 아닌, 양자역학적 밴드간 터널링 메커니즘으로 구현 함으로써 60mV/dec 미만의 향상된 Switching 능력, 이른바 Steep-Slope 특성을 바탕으로 동작전압 Scaling을 가능하게 하여 더욱 우수한 초저전력 Ternary CMOS를 개발한다. 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함				
10	김경록	전기공학	반도체소자 /회로	특허 (출원)	①발명자: 김경록, 정재원, 최영은, 김우석 ②특허명: 삼진 인버터 및 그 제조방법 (3D Stacked 구조) ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2021-0085671 ⑤출원/등록연도: 2021
	N-, p-type 삼진 TFET 소자를 3D 적층하여 top-view에서 단일소자 면적 구현하여 초고집적화 실현 및 적층 된 drain간에 contact mdtal 없이 output 출력 가능하게 하여 공정 단순화 실현하였으며, 형태적, 원리적 측면의 특허 우수성을 가짐				

11	김경록	전기공학	반도체소자 /회로	특허 (출원)	①발명자: 김경록, 정재원, 최영은, 김우석, 장지원 ②특허명: TRANSISTOR ELEMENT, TERNARY INVERTER APPARATUS COMPRISING SAME, AND METHOD FOR PRODUCING SAME (T-FINFET) ③출원/등록국가: 미국 ④출원/등록번호: 17/419,700 ⑤출원/등록연도: 2021
					핀 구조체 하부 불순물 필름 또는 이온주입 공정 이용하여 SubFin 도핑 기반 정전류 형성층 통하여 드레인과 기판 사이에 게이트 전압으로부터 독립적인 정전류를 형성하며, 기존 FINFET과 같은 구조의 삼진 인버터 제작 방법 제안함으로써 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함
12	김경록	전기공학	반도체소자 /회로	특허 (출원)	①발명자: 김경록, 정재원, 최영은, 김우석 ②특허명: TRANSISTOR ELEMENT, TERNARY INVERTER APPARATUS COMPRISING SAME, AND METHOD FOR PRODUCING SAME (Halo T-CMOS) ③출원/등록국가: 미국 ④출원/등록번호: 17/419,692 ⑤출원/등록연도: 2021
					Halo 도핑 기반 정전류 형성층 통하여 드레인과 기판 사이에 게이트 전압으로부터 독립적인 정전류를 형성하며, 기존 CMOS 인버터와 같은 구조의 삼진 인버터 제작 방법 제안함으로써 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함
13	김경록	전기공학	반도체소자 /회로	특허 (출원)	①발명자: 김경록, 정재원, 최영은, 김우석 ②특허명: TRANSISTOR DEVICE, TERNARY INVERTER DEVICE INCLUDING SAME, AND MANUFACTURING METHOD THEREFOR (Retrograde Well T-CMOS) ③출원/등록국가: 미국 ④출원/등록번호: 17/419,676 ⑤출원/등록연도: 2021
					Retrograde Well 도핑 기반 정전류 형성층 통하여 드레인과 기판 사이에 게이트 전압으로부터 독립적인 정전류를 형성하며, 기존 CMOS 인버터와 같은 구조의 삼진 인버터 제작 방법 제안함으로써 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함
14	김경록	전기공학	반도체소자 /회로	특허 (출원)	①발명자: 김경록, 정재원, 최영은, 김우석, 김명 ②특허명: 3진 메모리 셀을 포함하는 메모리 장치 (3진가중치셀) ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2021-0084149 ⑤출원/등록연도: 2021

<p>기존 이진 메모리 셀과 같은 소자 수, 같은 레이아웃 면적으로 삼진 메모리 셀 설계할 수 있으며, 기존 삼진 메모리 셀 대비 면적 효율 2배 이상, 소모전력 10000배 이상 절감가능함을 보여 우수성을 입증함</p>					
15	김경록	전기공학	반도체소자 /회로	특허 (출원)	<p>①발명자: 김경록, 정재원, 최영은, 김우석 ②특허명: 3진 메모리 셀에 기반한 TCAM 장치 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2021-0084150 ⑤출원/등록연도: 2021</p>
<p>타 설계 기술은 3진 정보 저장을 위해 두개의 bitcell을 필요로하나, 우리는 bitcell과 동일면적의 단일 T-SRAM cell (TritCell™) 하나만 있어도 되며 기존 TCAM 개비 필요 소자 수 감소(16T-->10T) 및 Off 상태 수준의 전류로 저장 동작하므로 소모전력 대폭 절감하여 우수성을 입증함</p>					
16	김경록	전기공학	반도체소자 /회로	특허 (출원)	<p>①발명자: 김경록, 정재원, 최영은, 김우석, 전재현 ②특허명: 3진수 논리회로 (CNT 기반) ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2021-0081048 ⑤출원/등록연도: 2021</p>
<p>Tunnel PN Junction 사용하여 CNT 기반의 새로운 삼진 인버터 설계방법 제시, 기존 CNT 기반 삼진 인버터 대비 소자수 감소(6-->4) 및 필요 VT 중 감소(3-->2) 실현, 실제 Wafer 집적을 위한 구체적 physical layout 설계 방법론 제시, FEOL 수준에서의 Area 이득을 확보할 수 있는 설계법 확보를 통해 우수성 입증함</p>					
17	김경록	전기공학	반도체소자 /회로	특허 (출원)	<p>①발명자: 김경록, 정재원, 최영은, 김우석, 장지원 ②특허명: 트랜지스터 제조 방법 및 삼진 인버터 제조 방법 (고농도 Epi sub T-CMOS) ③출원/등록국가: PCT ④출원/등록번호: KR2020/016416 ⑤출원/등록연도: 2020</p>
<p>기존 Ternary CMOS 소자 공정은 Ion Implantation 이나 Film 을 이용한 dopant diffusion 공정 방식으로 진행 되었다. 최근 소자의 소형화에 따라 FinFET 과 같은 MOSFET 의 주된 공정 방식에서 Epitaxial Growth 를 이용한 공정이 진행되고 있으나, 이에 대한 Ternary-CMOS 제작 방법은 아직 연구되지 않은 부분이다. 향후 기존 CMOS 수준의 집적도를 갖기 위해서는 해당 공정 방식을 이용한 지적재산을 확보할 필요가 있다. Sub-Fin 에 Epitaxial Growth를 이용한 공정을 바탕으로하여 최신 CMOS 공정 노드 수준에도 적용가능하며 높은 집적능력을 갖는, 안정적인 게이트 전압에 무관한 OFF상태의 정전류를 갖는 Ternary CMOS 소자 및 그 제조 방법이 제공될 수 있다.</p>					
18	김경록	전기공학	반도체소자 /회로	특허 (출원)	<p>①발명자: 김경록, 정재원, 최영은, 김우석, 장지원 ②특허명: 트랜지스터, 이의 제조 방법, 및 이를 포함하는 삼진 인버터 (T-NWFET) ③출원/등록국가: PCT ④출원/등록번호: KR2020/016414 ⑤출원/등록연도: 2021</p>

	<p>기존 Ternary CMOS 소자 공정은 Ion Implantation 이나 Film 을 이용한 dopant diffusion 공정 방식으로 진행 되었다. 최근 소자의 소형화에 따라 Gate controllability 를 강화시키기 위하여 Gate 전면에 전계인가를 할 수 있는 소자가 연구되고 있으며, 그중 Nanowire는 가장 유망한 Gate All-Around 소자이다. 향후 기존 CMOS 수준의 집적도를 갖기 위해서는 해당 공정 방식을 이용한 지적재산을 확보할 필요가 있으며, Sub-Fin Ternary CMOS 구조에 Nanowire 공정을 적용하여 최신 CMOS 공정 노드 수준에도 적용가능하며 높은 집적능력을 갖는, 안정적인 게이트 전압에 무관한 OFF상태의 정전류를 갖는 Ternary CMOS 소자 및 그 제조 방법에 대한 지적재산 확보했다는 점에서 우수성을 입증함</p>				
19	김경록	전기공학	반도체소자 /회로	특허 (출원)	①발명자: 김경록, 정재원, 최영은, 김우석, 장지원 ②특허명: 트랜지스터, 이를 포함하는 삼진 인버터, 및 트랜지스터의 제조 방법 (T-NCFET) ③출원/등록국가: PCT ④출원/등록번호: KR2020/016415 ⑤출원/등록연도: 2020
	<p>기존 Ternary CMOS 소자 공정은 게이트 의존적 전류를 기존 CMOS와 같은 원리로 구현함에 따라, 열확산 메커니즘 특성상 약 60mV/dec 의 Switching 능력에 한계가 있었다. Ternary CMOS의 초저전력 특성을 더욱 향상시키기 위해서는 동작전압 Scaling을 이 필수이며, 이를 위하여 기존 Switching 능력의 한계를 극복할 수 있는 발상이 필요하다. 정전류 형성층이 존재하는 기존의 Ternary CMOS 구조에서 게이트 절연체의 일부 혹은 전체에 강유전체 특성을 지닌 절연체(Ferroelectric insulator)를 적용, 설계 제작하여 강유전체의 Negative (Differential) Capacitance 혹은 NC 특성을 이용하여 60mV/dec 미만의 향상된 Switching 능력, 이른바 Steep-Slope 특성을 바탕으로 동작전압 Scaling을 가능하게 하여 더욱 우수한 초저전력 Ternary CMOS를 개발한다. 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보가 필수적이며, 이에 우수성을 입증함</p>				
20	김경록	전기공학	반도체소자 /회로	특허 (출원)	①발명자: 김경록, 정재원, 최영은, 김우석, 장지원 ②특허명: 터널 전계효과트랜지스터 및 이를 포함하는 삼진 인버터 (T-TFET) ③출원/등록국가: PCT ④출원/등록번호: KR2020/016417 ⑤출원/등록연도: 2020“
	<p>Tunnel FET 구조로 Ternary CMOS를 설계함으로써, 게이트 의존적 전류를 열확산 메커니즘이 아닌, 양자역학적 밴드갭 터널링 메커니즘으로 구현 함으로써 60mV/dec 미만의 향상된 Switching 능력, 이른바 Steep-Slope 특성을 바탕으로 동작전압 Scaling을 가능하게 하여 더욱 우수한 초저전력 Ternary CMOS를 개발이 필수적임. 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보한 점에서 우수성을 입증함</p>				
21	김경록	전기공학	반도체소자 /회로	특허 (출원)	①발명자: 김경록, 류민우, 장이산, 라메시파텔, 안상효 ②특허명: 테라헤르츠 파 검출을 위한 성능인자가 독립적인 일체형 전계효과 트랜지스터-안테나 융합소자 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2021-0082531 ⑤출원/등록연도: 2021
	<p>어레이 위치에 따른 검출 특성 변화로 데이터를 송수신 할 수 있는 안테나 장치 특허를 출원함.</p>				

22	김경록	전기공학	반도체소자 /회로	특허 (출원)	①발명자: 김경록, 장이산, 류민우, 안상효 ②특허명: 실리콘 링 전계효과트랜지스터 어레이에 의한 활성 안테나 장치 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2020-0113599 ⑤출원/등록연도: 2020
트랜지스터와 안테나 융합 소자를 통해 상호 전달 손실을 최소화할 수 있는 검출기 제작특허를 출원함.					
23	정지훈	전기공학	전력전자	특허 (등록)	①발명자: 정지훈, 최현준 ②특허명: 3상 DUAL ACTIVE BRIDGE(DAB) 컨버터의 저부하 효율 개선을 위한 스위칭 알고리즘 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2264561 ⑤출원/등록연도: 2021
기존 3상 DAB 컨버터의 영전압 스위칭 범위를 확장시켜 저부하 효율을 개선하고 이를 통해 에너지 밀도를 증가시킬 수 있음.					
24	정지훈	전기공학	전력전자	특허 (등록)	①발명자: Younghwan Kwack, Jaekyung Yang, Seongho Son, Yongsoo Lee, Jeehoon Jung, Hwapyeong Park, and Mina Kim ②특허명: Induction heat cooking apparatus to implement WPT and PFC power converter ③출원/등록국가: 미국 ④출원/등록번호: US 15862537 ⑤출원/등록연도: 2021
WPT와 PFC 전력 컨버터를 구현시키기 위한 유도열 조리기기를 제안함.					
25	정지훈	전기공학	전력전자	특허 (등록)	①발명자: 정지훈, 박화평, 정시훈 ②특허명: 유도 가열 장치 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2201189 ⑤출원/등록연도: 2021
LAM 기법의 동작 알고리즘을 제안하고 이를 통해 LAM 기법을 사용하는 IH 시스템이 전부하 영역에서 높은 전력변환 효율을 가질 수 있음.					
26	정지훈	전기공학	전력전자	특허 (등록)	①발명자: 정지훈, 박화평, 정시훈 ②특허명: 유도 가열 장치 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2172413 ⑤출원/등록연도: 2020

	유도 가열 장치에 사용되는 용기의 저항값에 따라서 워킹 코일의 공진 주파수를 조절함으로써, 유도 가열 장치의 동작 주파수를 상승시키지 않고도 다양한 용기의 사용이 가능함.				
27	정지훈	전기공학	전력전자	특허 (출원)	①발명자: 정지훈 김근욱 구성영 이기욱 ②특허명: 고입출력을 위한 모듈형 입력-병렬 출력-직렬 연결 유도가열 인버터 회로 및 인버터 회로의 동작 방법 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2021-0112114 ⑤출원/등록연도: 2021
유도가열기 인버터를 모듈화하고, 모듈화된 복수의 유도 가열기 인버터를 IPOS(Input-Parallel Output-Series) 연결 함으로써, 유도 가열 인버터 회로의 출력 전압을 유도 가열기 인버터의 개수(N)배 만큼 높여 동작시키는, 고입출력을 달성					
28	정지훈	전기공학	전력전자	특허 (출원)	①발명자: 정지훈 김근욱 구성영 이기욱 ②특허명: 고압출력을 위한 모듈형 입력-병렬 출력-직렬 연결 유도 가열 인버터 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2021-0085396 ⑤출원/등록연도: 2021
모듈화 된 유도 가열기를 IPOS 연결하여 출력 전압을 인버터의 개수(N)배만큼 높이고 이로 인해 전체 시스템의 전력을 높이고 모듈별로 부하를 나눠서 처리하므로 전체 시스템의 안정도를 향상할 수 있는 방법을 제시.					
29	정지훈	전기공학	전력전자	특허 (출원)	①발명자: 정지훈, 김민아, 정시훈, 강계룡, 한진욱 ②특허명: 유도 가열 장치 및 유도 가열 장치의 제어 방법 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2021-0022101 ⑤출원/등록연도: 2021
IH기구의 EMI 및 가청 소음을 줄이기 위한 RANDOM LINEAR 대역확산 기법을 제안					
30	정지훈	전기공학	전력전자	특허 (출원)	①발명자: 정지훈 허경욱 ②특허명: 스위칭 손실 저감을 위한 3상 PWM 인버터의 스위칭 제어 장치 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2020-0147689 ⑤출원/등록연도: 2020
3상 PWM 인버터를 DCM 스위칭 기법으로 구동함에 있어 CCM 스위칭 기법보다 낮은 스위칭 손실을 갖기 위한 인덕턴스 값을 선정하고 적용함으로써 동일한 조건에서 CCM 스위칭 기법보다 스위칭 손실을 저감할 수 있는 방법을 제안.					
31	정지훈	전기공학	전력전자	특허	①발명자: 정지훈 김민아

				(출원)	②특허명: 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 전력 제어 방법 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2020-0146819 ⑤출원/등록연도: 2020
전류원 포트를 포함하는 다채널 컨버터의 구성을 제안하여 PV 및 배터리 어플리케이션에 사용 시에도 안정적인 동작을 가능케 함					
32	정지훈	전기공학	전력전자	특허 (출원)	①발명자: 정지훈 최현준 ②특허명: CURRENT-FED DUAL ACTIVE BRIDGE CONVERTER의 효율 향상을 위한 새로운 제어 방법 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2020-0116203 ⑤출원/등록연도: 2020
저부하에서는 영전압 스위칭을 달성하여 스위칭 손실을 최소화하고, 고부하에서는 무효 전력을 최소화하여 도통손실을 감소시키는 전류원 듀얼 능동 브릿지 컨버터 제어 방법을 제안.					
33	김성진	전자/정보 통신공학	회로 및 시스템	특허 (출원)	①발명자: 김성진, 박용재 ②특허명: DC 오프셋 상쇄를 위한 뇌전도 신호 증폭 장치 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2020-0077375 ⑤출원/등록연도: 2020
뇌전도 신호를 감지하기 위한 전극에 있는 DC 오프셋 전압을 상쇄시켜 증폭 장치의 포화를 방지하는 회로 및 구동 방법					
34	김성진	전자/정보 통신공학	회로 및 시스템	특허 (출원)	①발명자: 김성진, 박용재 ②특허명: 임피던스 부스팅하는 뇌전도 신호 증폭 장치 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2020-0113207 ⑤출원/등록연도: 2020
뇌전도 신호를 효율적으로 감지하기 위해 입력 임피던스를 크게 증가시킬 수 있는 정귀환 회로를 포함하는 증폭 회로					
35	김성진	전자/정보 통신공학	회로 및 시스템	특허 (출원)	①발명자: 김성진, 신창용 ②특허명: CMOS 온도 센서 및 이의 동작 방법 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2020-0156537 ⑤출원/등록연도: 2020
BJT 소자의 온도 특성에 따라 주파수가 변하는 오실레이터 회로 및 동작 방법					

36	김성진	전자/정보 통신공학	회로 및 시스템	특허 (출원)	①발명자: 김성진, 박지호 ②특허명: VCO 양자화기를 이용한 저전력 변조기 장치 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2020-0156555 ⑤출원/등록연도: 2020
					고정 전류가 없어 전력 소모가 매우 작은 VCO 양자화기를 이용하여 전류 신호를 디지털로 변환해주는 회로 제시
37	김성진	전자/정보 통신공학	회로 및 시스템	특허 (출원)	①발명자: 김성진, 김범준 ②특허명: TOF(TIME OF FLIGHT)를 이용한 거리 측정 장치 및 방법 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2020-0116503 ⑤출원/등록연도: 2021
					빛의 비행 시간(TOF)를 감지하고 이에 기초하여 거리를 감지하는 라이다 센서 장치 및 측정 방법
38	김성진	전자/정보 통신공학	회로 및 시스템	특허 (출원)	①발명자: 김성진, 차지형 ②특허명: 신경세포 신호 측정을 위한 다중 전극 시스템 및 그의 동작 방법 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2020-0096718 ⑤출원/등록연도: 2021
					뇌에 대한 이해를 위해 많은 수의 신경세포로부터 발출되는 전기 신호를 동시에 감지하기 위한 다중 전극 시스템 및 동작 방법
39	이종원	전자/정보 통신공학	광전자	특허 (출원)	①발명자: 이종원, 김대익 ②특허명: 비선형 원형 이색성을 기반으로 한 광 변조 소자 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2020-0160064 ⑤출원/등록연도: 2020
					III-V 다중양자우물구조의 거대 2, 3차 광학비선형성 및 C3, C4 회전대칭 구조를 적용한 비선형 메타표면을 이용해 원편광 방향에 따른 선택적 제2 또는 제3고조파 발생 소자
40	이종원	전자/정보 통신공학	광전자	특허 (출원)	①발명자: 이종원, 정형주 ②특허명: 광 위상변조를 기반으로 한 광대역 파장판 소자 및 그 제조방법 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2021-0004211 ⑤출원/등록연도: 2021

	III-V 다중양자우물구조의 거대 전기광학현상 및 Quantum-confined Stark effect 를 이용해 전기적으로 반사광의 편광을 조절할 수 있는 능동 파장판 소자
--	---

1.3 산학협력을 통한 (지역)산업문제 해결 실적의 우수성

<표 4-3> 최근 1년간(2020.9.1.-2021.8.31.) 참여교수 (지역)산업문제 해결 대표실적

연번	참여교수명	연구자등록번호	세부전공분야	(지역)산업문제
	실적의 적합성과 우수성			
1	김성진		회로 및 시스템	라이다 센서 IC에 집적되는 메모리 용량 문제
	거리 영상을 촬영하는 라이다 센서 내부에는 확률적으로 거리 값을 추출하기 위해 고용량의 메모리가 집적되어 크기가 커지고 가격이 비싼 문제가 있음. 이를 해결하기 위해 이진 탐색 구조의 히스토그램 TDC를 개발하고 라이다 센서에 집적함으로써 메모리 사용량을 획기적으로 줄이면서 측정 거리 값의 정밀도를 올리는 연구를 삼성전자와의 산학과제로 추진함. 라이다 센서는 해외 선진 기업만이 연구하고 있는 최첨단 기술로 새로운 기술을 선도하는 본 연구단의 비전에 부합하는 실적임.			
2	김성진		회로 및 시스템	3D 센서의 노이즈 문제
	모바일 기기에서 AR/VR 구현을 위해 3D 센서가 주로 사용되고 있으나 실외에서 태양광에 의한 노이즈나 회로 자체의 노이즈가 커서 거리를 정밀하게 추출하기가 어려운 문제가 있음. 이를 해결하기 위해 차분 신호만을 적분하는 회로를 개발하고 3D 센서에 집적함으로써 노이즈를 저감시키는 연구를 SK 하이닉스와의 산학과제로 추진함. 3D 센서는 국내외 선진 기업만이 연구하고 있는 최첨단 기술로 새로운 기술을 선도하는 본 연구단의 비전에 부합하는 실적임.			