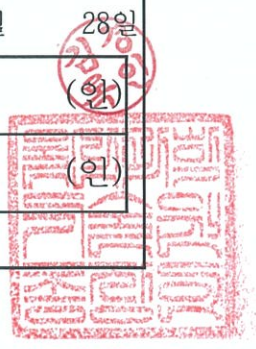


『4단계 BK21사업』 혁신인재 양성사업(신산업 분야)
교육연구단 자체평가보고서

접수번호	-									
신청분야	지능형반도체 (시스템반도체 포함)					단위	전국			
학술연구분야 분류코드	구분	관련분야			관련분야		관련분야			
	분류명	중분류	소분류	중분류	소분류	중분류	소분류	중분류	소분류	
		전자/정보 통신공학	반도체	전자/정보 통신공학	회로시스템	컴퓨터학	뉴로컴퓨터			
비중(%)	40			35		25				
교육연구 단명	국문) 초절전 지능형 뇌모방 시스템 공학단 영문) Ultimate neuromorphic intelligent Brain(UniBrain) system engineering									
교육연구 단장	소속	울산과학기술원 전기전자공학과								
	직위	교수								
	성명	국문	김경록			전화				
		영문	Kim Kyung Rok			팩스				
				이동전화						
				E-mail						
연차별 총 사업비 (백만원)	구분	1차년도 (2019~212)	2차년도 (213~222)	3차년도 (223~232)	4차년도 (233~242)	5차년도 (243~252)	6차년도 (253~262)	7차년도 (263~272)	8차년도 (273~278)	
	국고지원금	93.275	186.550	186.550	215.172	186,550	186,550	186,550	93,275	
총 사업기간	2020.9.1.-2027.8.31.(84개월)									
자체평가 대상기간	2022.9.1.-2023.8.31.(12개월)									
<p>본인은 관련 규정에 따라, 『4단계 BK21』 사업 관련 법령, 귀 재단과의 협약에 따라 다음과 같이 자체평가보고서 및 자체평가결과보고서를 제출합니다.</p> <p style="text-align: right;">2023년 12월 28일</p>										
작성자	교육연구단장					김 경 록				
확인자	울산과학기술원 총장					이 용 훈				



〈자체평가 보고서 요약문〉

중심어	리딩 이노베이터	교육과 연구의 선순환	창의-혁신적 융합기술
	글로벌 리더 양성	하드웨어(HW)-소프트웨어(SW) 융복합	뉴로컴퓨팅
	지능형 반도체	초절전 지능형 뇌모방 시스템 '유니브레인(UniBrain)'	전계층 holistic scheme 연구방법론
교육연구단의 비전과 목표 달성정도	<p>■ 비전: 반도체 기술혁신 속도를 뛰어넘는 교육-연구개발을 글로벌 선도수준으로 수행</p> <ul style="list-style-type: none"> - 교육: 초절전 뇌모방 시스템 HW-SW 융복합 혁신인재 양성 [달성] 융복합 혁신인재 양성을 위해 Project-Based Learning, 자기주도형 Flipped Learning 교과목 개설 및 글로벌 선도추구를 위한 BK 학생의 장단기 해외 파견, IMEC 연수활동 진행하였으며, 정량적으로 매우 우수한 실적 창출. - 연구: 새로운 뉴로컴퓨팅 HW-SW 융복합 연구영역 개척 및 선점 [달성] 전계층에서 우수한 창의-혁신적 융복합 연구를 진행하여 우수한 학술적 성과를 거두었으며 이는 각 계층 간 창의-혁신적 융합기술 구현 체계 구축 및 학생활동 지원을 통하여 성공적으로 시행됨. - 국제화: 국제학생교류/국제공동연구를 통한 글로벌 선도추구 [달성] IEEE JSSC, IEEE ISSCC, IEEE/CVF CVPR, DAC, AAMI 등 국제 최고 수준 저널 및 학회의 논문게재와 학생활동을 지원하여 다양한 계층 연구자들간 적극적 교류활동을 촉진함. 또한, 시스템 반도체 혁신을 위한 글로벌 기술 네트워킹 주제로 해외석학, 중견, 신진과학기술자 및 BK 사업단 교수진 40여명 규모의 국제공동워크샵 행사 (2022 BrainLink X-Lab Day) 진행하여 세계적 교육/연구기관과 교류할 수 있는 기회를 제공. <p>■ 목표: 지능형 반도체 기술의 '리딩 이노베이터(Leading Innovator)' 로의 도약</p> <ol style="list-style-type: none"> 1. 자기주도형 혁신적 융복합 학습 기반 교육-연구의 선순환 체계 구축 [달성] 기존의 학문의 틀에서 벗어나 기술분야별 기초핵심-전공핵심-심화선택으로 분류, 반도체소자-회로설계-시스템-소프트웨어의 계층 간 융복합 교과목 및 학위과정별 교육과정 로드맵 제공을 통해 상호 보완 및 발전을 도모하여 연구의 내용이 교육과 자연스럽게 선순환하는 체계를 구축함. 2. 전계층 holistic scheme 융복합 연구 기반 창의-혁신적 융합기술 구현 [달성] Bottom-Up 및 Top-Down 양방향 'HW-SW 융복합' 연구를 통해, 연구자들간 융합을 통하여 창의-혁신적 융합기술 기반 연구의 질적 우수성 향상. 3. 세계 수준의 교육과 국제 교류를 통한 글로벌 리더 양성 및 영향력 확대 [달성] 세계 최고 수준 국제 학술지 및 high impact journal을 다수 출판하여 글로벌 최고 수준의 우수한 성과를 올렸으며 시스템 반도체 혁신을 주제로 각 분야 최고수준의 세계 석학들과 교류할 수 있는 기회를 마련함. 		
교육역량 영역 성과	<p>■ 글로벌 기술교류회 개최</p> <ul style="list-style-type: none"> - BK 사업단 교수진 및 국내외 석학, 중견, 신진과학기술자 40여명 규모의 우수연구자교류지원(BrainLink) 기술교류회를 성공적으로 개최하여 전문성 향상과 국내외 인적 네트워크를 확대하고 글로벌 인재 허브로 도약할 수 있는 기회를 제공함. - Discussion 및 Networking 참여를 통해 참여 대학원생들의 국제적 교류를 도모하였고, 인적 네트워크 구축을 촉진하여 국제공동연구를 추진하는 발판을 마련함. <p>■ 대학원생 학술활동 지원을 통한 국제 연구 및 인적 교류 기회 제공</p> <ul style="list-style-type: none"> - 세계 최고 수준의 국제학회에 참석하는데 경비를 지원하여 참여 대학원생들의 연구 내용 발표, 최근 연구 동향 파악, 인적 네트워크 구축을 장려함. - 고도의 연구활동을 수월하게 할 수 있도록 최고 수준의 시뮬레이션 (SILVACO TCAD, CALBRE_NMLVS 등) 실험 환경을 구축하였으며, 융합교육과정 수업에서도 활용할 수 있도록 지원함. - 디지털 (Synopsys FE/BE) 설계툴은 대규모 지능형 시스템반도체 개발의 핵심 툴로서 지능형반도체 산업의 '리딩 이노베이터'를 지향하는 본 BK FOUR 유니브레인 공학단의 전폭적인 디지털 설계툴 지원을 통해 디지털 분야에서도 글로벌 리더 산업체와 경쟁력을 보임 (내년도 ISSCC 디지털분야 채택) 		
연구역량 영역	<p>■ HW-SW 융복합 연구 성과</p>		

<p>성과</p>	<ul style="list-style-type: none"> - 최근 1년간 본 교육연구단은 융합연구를 통해 IEEE JSSC, IEEE ISSCC, IEEE/CVF CVPR, DAC, AAAI 와 같은 high impact 저널, 학회에 논문을 52편 발표하는 실적을 창출함. 뿐만 아니라 환산 논문 1편당 환산보정 IF가 0.955로 각각의 논문이 질적으로도 매우 우수함. - IEEE JSSC 2편, IEEE ISSCC 2편과 같은 반도체, 회로 최고 저널, 학회에 많은 논문발표와 학생활동을 지원하여 우수한 성과를 올림. ■ 연구업적의 질적 우수성 향상 <ul style="list-style-type: none"> - 소재-소자-회로-시스템 전 분야에 걸친 유기적 연구를 위한 공동측정 및 데모를 위한 공용공간 활용하여 우수한 연구 결과 및 원천특허 확보함 - 해외 장단기 파견 및 해외학회출장 지원을 통해 글로벌 선도 융합연구 및 국제공동연구 활성화 기회 제공. - 국제 학술지, 학술대회에 논문 투고를 적극 장려하고 IEEE JSSC, IEEE ISSCC, IEEE/CVF CVPR, DAC, AAAI 등 다수의 우수한 실적을 창출하여 글로벌 최고 수준의 연구역량을 보유하는 기회를 제공함.
<p>산학협력 영역 결과</p>	<ul style="list-style-type: none"> ■ 특허, 창업 실적 창출 <ul style="list-style-type: none"> - 전계층에서 국내외 출원 26건(국내 22건, 미국 4건), 등록 14건(국내 9건, 해외 5건) 실적을 창출하여 원천기술의 사업화를 위한 기반을 마련함. 각각의 특허는 매우 높은 신규성, 진보성을 지닐 뿐 아니라 융복합 연구의 결과물로서 특허 간 유기성이 높아 지적 재산 침해에 매우 강건함. - 교내 창업기업 (주)터널 실적 : 기진행된 기술이전 9건 등 보유 IP 의 높은 가치를 인정 받아, 기업가치 40억 추산됨과 더불어 투자금 2억 유치 등 우수한 창업·기술사업화 실적 창출 ■ 산학협력단 창업인재육성 프로그램 개설 <ul style="list-style-type: none"> - 창업형 인재 육성을 위한 프로그램 2개 지원 및 개설하여 작년에 미진했던 산학협력 이내장성 프로그램을 개설 및 활성화하는 우수한 성과를 올림 ■ 산학협력을 통한 산업문제 해결 실적 <ul style="list-style-type: none"> - 다수의 삼성미래기술육성센터 과제 및 삼성전자, SK 하이닉스 등의 반도체 기업 전략산학 기반 협력체계 구축 - (주)현대공업에서 개발중인 전도성 폼 기반 소프트 스위치 구현 등의 산업문제를 해결하기 위해 새로운 산업 응용처 검증 기술을 개발하여 해결하였으며, 국제적 수준의 최첨단 기술로서 새로운 기술 분야를 선도함. - 조선소에서 철판 용접 시 Pre-heating에 사용할 수 있는 고효율 유도가열기 개발의 산업문제를 해결하기 위해 중소기업청 산학연구과제를 통한 시제품의 원천기술 개발함. - 근접 거리 측정을 위한 Flash LiDAR 센서 개발을 위해 산학 과제를 통해 중소기업에서 요구하고 있는 근접 거리 측정용 Flash LiDAR 센서를 개발하고 성능을 검증함.
<p>미흡한 부분 / 문제점 제시</p>	<ul style="list-style-type: none"> ■ 교육 영역 <ul style="list-style-type: none"> - 융복합 교과목 신설 미흡 - 석박사 배출 실적 미흡 ■ 연구 영역 <ul style="list-style-type: none"> - 교육프로그램 국제화 미흡
<p>차년도 추진계획</p>	<ul style="list-style-type: none"> ■ 교육 영역 <ul style="list-style-type: none"> - 지능형반도체 설계를 위한 아날로그-디지털 융복합 과목 신설 강의 중 (2023 2학기 신설 - 아날로그 디지털 변환기 설계) - 기초핵심과목의 Flipped Learning 과목 전환 및 재설계 추진 예정 ■ 연구 영역 <ul style="list-style-type: none"> - 글로벌 융복합 인재 양성을 위해 세계 최고 수준의 국제 학술대회 출장 지원 등을 추진 계획함. - 포닥 지원강화하여 실적의 정량적 수준 높임. BK 참여학생의 장, 단기 연수 등 국제화 지원 ■ 국제화 영역 <ul style="list-style-type: none"> - 2024년 3월 중 국제적으로 저명한 스탠퍼드 Philip Wong 교수를 초빙하여 학회 진행 및 세미나를 진행할 예정이며, 학생들의 공동지도에 적극적으로 해외석학을 활용함으로써 교과과정의 다변화 및 연구 분야 확장에 많은 노력을 가할 예정임.

1. 교육연구단장의 교육·연구·행정 역량

성 명	한 글	영 문
소 속 기 관	울산과학기술원 전기전자공학과	

교육연구단장 김경록 교수는 지능형반도체 분야 “초절전 지능형 뇌모방 시스템 공학단”의 비전을 누구보다 잘 달성할 수 있는 다음과 같은 탁월한 연구·교육·행정 역량을 가졌다.

(1) 연구역량

- 김경록 교수의 지난 5년간 국제전문 학술지 연구실적은 총 14편으로, 이중 IEEE 논문 9편, Springer Nature 출판그룹 논문 3편으로 질적 우수성이 탁월함. (Q1 비율 62.5 %)
- 특히, Springer Nature 저널 3편 (Nature Electronics, Nature Communications, Scientific Reports) 중 2019년 7월 출판된 Nature Electronics 논문 (대표연구실적 1)은 국내 전기 및 전자공학과 (EE) 최초 출판으로서, 모든 저자가 UNIST 학생과 교수로 구성되어 UNIST EE만의 융복합 교육과 연구를 통해 “3진법 반도체”라는 새로운 반도체 패러다임을 제시한 탁월한 업적임. 이는 교육-연구 선순환 구현의 실제 사례로서, 업적의 선도성과 탁월성을 인정받아 UNIST “젊은특훈교수”에 선정/임용되었음. (2019년 9월)
- 또한, 반도체 분야의 세계 최고 학술대회로 인정받는 VLSI 논문 2편을 출판하였으며, 주로 글로벌 반도체 기업들의 첨단기술 경연장에서 2017년 VLSI 논문은 순수 대학교/대학원 자체 기술로는 국내 유일한 발표논문으로 선정되었고, 2019년 논문은 반도체 소자-회로 융복합 연구 결과의 가치를 인정받아 VLSI Technology와 Circuit program에 모두 포함되어 Joint-Focus Session에서 발표한 탁월한 융복합 연구업적임.
- IEEE 논문 또한 주전공 분야인 ‘전자소자’ (Electron Device Society) 논문 (Electron Device Letters 4편, Transactions on Electron Devices 4편)을 기반으로, 다양한 융복합 연구를 추구하여 ‘컴퓨터’ (Computer Society, ISMVL 2편), ‘마이크로파’ (MTTS, Transactions on Terahertz Science and Technology 2편), ‘안테나’ (Transactions on Antennas and Propagation 1편) 분야 등 3개 이상의 분야에서 질적으로 우수한 IEEE 논문 출판을 통해 차별화된 융복합 연구역량을 보유하고 있음을 확인할 수 있음.

(2) 교육역량

- 김경록 교수는 UNIST EE 재직기간 9년 중 총 6명의 박사, 6명의 석사 학생을 배출하였으며, 이중 박사학위자 1명은 탁월한 연구업적을 인정받아 UNIST Best Research Award를 수상하였으며, 5명 석사학위자 모두 취업 (삼성전자 2명, LG전자 1명, SK 하이닉스 1명) 및 진학 (박사과정 2명) 하였음.
- 박사과정 진학 학생 1명은 Global Ph.D Fellowship (GPF)에 선정되었으며, 2017년 박사학위 취득 후 SK 하이닉스(미래반도체연구소)에 취업하였고, 지도 학생 중 총 3명이 삼성전자 휴먼테크 논문 대상 (은상 2, 장려상 1)을 수상하여, 글로벌 최고 수준의 반도체 기업에서 필요로 하는 인재양성 역량을 보였음.

(3) 행정역량

- 김경록 교수는 UNIST 개교 초기인 2010년부터 재직하여, 대학교/대학원 교육과정/연구 프로그램 제도 확립에 대한 행정경험이 풍부하며, 특히, 학교 대학원위원회 위원으로 자대생이 학부 1, 2학년이었던 초기에 타대생의 UNIST 대학원 유치를 위한 U-SURF/U-WURF 등 인턴십 프로그램을 성공적으로 수행하여, UNIST 대학원 운영의 기틀을 마련하였음.
- 본 교육연구단의 모체인 UNIST 나노전자 뇌모방 시스템 연구센터 (Center for Nanoelectronic Brain-inspired Systems, CNeBS)의 센터장(Director)으로 재직하면서, 센터 구성 및 운영을 위한 행정경험이 풍부하며, 전자공학 내 다양한 학문 분야의 융합을 바탕으로 창의적인 연구 성과를 추구하는 본 교육연구단을 성공적으로 리딩할 것으로 확신함.

2. 대학원 신청학과 소속 전체 교수 및 참여연구진

<표 1-1> 교육연구단 대학원 학과(부) 전임 교수 현황

(단위: 명, %)

신청학과(부)	기준학기	전체교수 수			참여교수 수		
		전임	겸임	계	전임	겸임	계
전기전자공학과	2022년 2학기	23	5	28	11	2	13
	2023년 1학기	22	5	27	11	2	13

<표 1-2> 최근 1년간 교육연구단 대학원 학과(부) 소속 전임/겸임 교수 변동 내역

연번	성명	변동 학기	전출/전입	변동 사유	비고
1	신세운	2022년 2학기	전출	참여기간 종료	23년 7월부로 퇴직
2					
3					
4					

<표 1-3> 교육연구단 참여교수 지도학생 현황

(단위: 명, %)

신청학과(부)	기준학기	대학원생 수											
		석사			박사			석·박사 통합			계		
		전체	참여	참여 비율 (%)	전체	참여	참여 비율 (%)	전체	참여	참여 비율 (%)	전체	참여	참여 비율 (%)
전기전자공학과	2022년 2학기	16	16	100	4	3	75	31	27	87	51	46	90
	2023년 1학기	14	13	93	3	2	67	43	38	88	60	53	88
참여교수 대 참여학생 비율		380											

최근 1년간(2022.9.1.~2023.8.31.) 교육연구단 참여인력 구성 변경 및 현황에 대해 기술

(구성 변경이 없는 경우 현황에 대해서만 작성)

(1) 참여인력 구성 변경 및 현황

- 사업 신청 시와 동일한 참여교수 수 13인 체제를 유지하고 있으며 원활한 사업 운영을 위하여 2024년 1학기부터 제 1소속이 전기전자공학과인 박희천 교수를 충원할 계획임.
- 소자-회로 모델링 CAD (Computer-Aided Design) 분야의 충원계획을 성공적으로 이행함으로써, 세계최고 수준의 교육연구단 운영을 위한 미래 성장 동력을 확보함.

※ 제안서 당시 충원계획 - 더욱 짜임새있는 교육-연구 분야 스펙트럼 구성을 위해, 아날로그-디지털 혼성회로 분야와 함께, 소자-회로 모델링 CAD (Computer-Aided Design) 분야에 충원 우선순위를 두고 우수한 신입 교원 초빙을 단계적으로 계획 중임. <그림>

초절전 지능형 뇌모방 시스템 공학단 (UniBrain)



〈그림〉 유니브레인(UniBrain) 교육연구단 교원 충원 계획

2. 교육연구단의 비전 및 목표 달성정도

교육연구단의 비전 ‘반도체 기술혁신 속도를 뛰어넘는 교육-연구개발을 글로벌 선도수준으로 수행’ 및 목표 ‘지능형 반도체 기술의 리딩 이노베이터(Leading Innovator) 로의 도약’ 를 계획 대비 교육, 연구, 산학 모든 측면에서 우수하게 달성함.

■ 교육 분야

(1) 교육과정 구성 및 운영 성과 (최근 1년간 이행실적)

교육과 연구의 선순환이란 대학원 연구의 최신 결과와 산업체와의 연구결과를 교과목 교육에 활용하여, 수업을 듣는 학생들을 그 분야의 기술에 적극적으로 노출시켜 동기를 부여하고, 이를 본인의 연구에 활용하게 하는 선순환 체계를 구현함. 본 교육연구단에서는 이전에 없던 새로운 지능형 시스템 반도체 구현을 위해, 전체적인 4대 계층(반도체소자-회로설계-시스템-소프트웨어)의 핵심 공학지식 교육의 반석 위에 계층 간 융복합 교과목 및 학위과정별 교육과정 로드맵을 제공함. 본 연구교육연구단은 작년에 이어 교과목 운영/PBL 전환/개선은 꾸준히 시행되어오고 있고, 7년차 목표달성을 위해 순조롭게 진행 중임.

■ 융합교육과정 운영 (총 7년간 계획: 신설 4, 전체 이행실적: 신설 3)

Hardware와 Software에 대한 이해와 지식을 두루 갖춘 미래형 인재를 양성하기 위하여 HW와 SW를 통합한 시스템에 대한 교육을 진행하는 실용적인 융복합 교과목들을 개설함. 또한, 기존 학문의 틀에서 벗어난 HW-SW 융복합 핵심 과목들을 지정 및 신설하여 새로운 패러다임의 창의적인 ‘융합기술’ 을 구현할 수 있는 혁신 인재를 양성.

- 이규호 교수 ‘AI 가속기 아키텍처’ (2023 1학기 개설) : AI 가속기를 위한 하드웨어 아키텍처 설계 기법을 배우는 과목으로서, 반도체 소자 계층에서부터 AI 설계를 수행하는 HW-SW 융복합 교과목.

■ PBL (Project-Based Learning) 과목 개설/전환 (총 7년간 계획: 5과목, 전체 이행실적: 3과목)

새로운 미래 지능형반도체 기술은 다계층간 융복합적 접근을 통해서만 개발이 가능하므로, 학생들에게 두 개 이상의 계층간 융합 프로젝트를 경험하게 하는 프로젝트 기반의 학습인 PBL 교과목을 지정하여 활성화함. 교과목 내에 Term project를 개설하여 수강생들이 최신의 연구 주제를 창의적으로 해결하도록 요구하고 결과를 발표할 수 있는 기회를 마련하면서 우수한 결과물은 논문으로 발표하거나 출간할 수 있는 기회를 제공하고 해당 교과목의 교육 내용에 반영하여 교육과 연구의 선순환을 도모함. 시험 또한 Take-home 형태로 최신의 연구 결과들에 대한 조사, 비판적 리뷰 등을 요구하여 최신 연구 결과들을 빠르게 학습하고 비판적으로 수용하고 개선점을 모색하는 능력을 배양함.

- 김정록 교수 ‘전자소자실험’ (2022 2학기 개설) : 지능형 반도체 제작을 하기 위해 실재를 고려한 CMOS 집적공정에 대한 이해 및 소자-회로 동작원리에 대한 융복합적 연구역량 향상을 위한 세계 유일 process-device-circuit co-design을 수행하는 PBL 교과목 개설.

■ 심화선택 교과목 개선 및 설계 (총 7년간 계획: 개선 4, 전체 이행실적: 개선 3)

전공핵심 교과목에서 다루는 연구 분야를 확장하고 지능형반도체의 적용 범위를 넓힐 수 있는 교과목을 구성함.

- 김명수 교수 ‘고급 반도체소자 공학’ (2023 1학기 개설) : 교과목 설계 (강의자료 준비, 수정, 개선) 반도체 소자의 동작을 결정하는 poisson’s equation, continuity equations, carrier transport equations 과 양자역학적 현상들에 관련된 다양한 수식들과 수식들에 대해 학습한다. 또한 실리콘 반도체 소자의 발전 과정에서의 기술 혁신들의 내용에 대해 파악하고, 현재 문제점들의 해결방안 및 차세대 반도체 소자의 구현에 필요한 기술적 난제들의 해결방안을 모색한다.

이러한 교육연구단 초기의 우수한 융합교육과정 신설 (75% 이행) 및 PBL 과목 개설/전환 (60% 이행), 그리고 심화선택 융합 교과목 개선(75% 이행)을 통해 본 교육연구단의 교육비전을 실현하기 위한 교육과정의 기반을 다지고, 이를 2~3년간 지속 개선 운영하면서, 중반기부터 좀 더 체계화된 대학원 기초핵심 FL 교과목전환 (4과목 이상)과 외부 산학 창의자율연구 개설(1)을 이행하고자 한다.

(2) 교육연구단의 우수 대학원생 확보 및 지원 성과

● 혁신 인재 양성을 위한 우수 대학원생 충원 및 배출 실적

- 석박사 배출에 있어서는 목표 대비 다소 부족해 보이지만 연구중심의 고급박사인력 양성에 초점을 둔 과기원 특성상 석사 충원생 중 석박사 통합과정의 비율이 높기 때문에, 이에 따라 석박사 전체 인원 으로 보면 충원 목표를 달성하였으며, 지난 년차에 이어 우수한 석박사생의 목표치를 초과 달성한 충원 으로, 앞으로의 석박사 배출 목표를 모두 달성할 수 있을 것으로 보임.

(3) 대학원생 학술활동 지원 성과

● 주요 학술활동 경비 지원

- 반도체 최고수준 국제학회인 ISSCC, VLSI 에 참석하는데 학생활동 경비를 지원하여 참여 대학원생들 의 연구 내용 발표, 최근 연구 동향 파악, 인적 네트워크 구축을 장려함.

- 총 등록 14건 중 5건의 (36%) 해외특허 등록 달성함. 참여 대학원생들이 개발한 기술에 대한 지적 재산권을 보호하는데 기여하여, 창의-혁신적인 새로운 연구를 추구 할 수 있도록 환경을 조성함.

- 고도의 연구활동을 수월하게 할 수 있도록 최고 수준의 시뮬레이션 (SILVACO TCAD, CALBRE_NMLVS 등) 실험 환경을 구축하였으며, 융합교육과정 수업에서도 활용할 수 있도록 지원함.
- 디지털 (Synopsys FE/BE) 설계들은 대규모 지능형 시스템반도체 개발의 핵심 툴로서 지능형반도체 산업의 '리딩 이노베이터'를 지향하는 본 BK FOUR 유니브레인 공학단의 전폭적인 디지털 설계틀 지원을 통해 디지털 분야에서도 글로벌 리딩 산업체와 경쟁력을 보임 (내년도 ISSCC 디지털분야 채택)
- 국제화 역량 향상 지원
 - 시스템 반도체 혁신을 위한 글로벌 기술 네트워킹 주제로 해외석학, 중견, 신진과학기술자 및 BK 사업단 교수진 40여명 규모의 국제공동워크샵 행사 (2022 BrainLink X-Lab Day) 진행하여 세계적 교육/연구기관과 교류할 수 있는 기회를 제공함.
 - Discussion 및 Networking 참여를 통해 참여 대학원생들의 국제적 교류를 도모하였고, 인적 네트워크 구축을 촉진하여 국제공동연구를 추진하는 발판을 마련함.

*** 교육연구단의 비전/목표 구현을 위한 정량적 목표치 및 실적 요약**

구분	내용	2022년도 실적	최근 1년간 실적	목표(사업 7년차 기준)	
교육과정	융합교육과정	전자회로설계및응용 특수토픽I(Power Management IC) (1)	AI 가속기 아키텍처 (1)	총 10개 HW-SW 융합 교과목 구축 및 운영: 신설(4)/개선(4)	일부 AI 대학원 코드웨어 고려
	Project-Based Learning (PBL)	영상 인식을 위한 텐서 프로세서 설계 (1)	전자소자실험 (1)	PBL 교과목 전환 (5) 산학 창의자율연구 개설(1)	
	Flipped Learning (FL)	-	고급 반도체소자 공학 (1)	대학원 기초핵심 FL 교과목 전환 (4과목 이상)	
대학원생 충원	석사/박사/통합과정 충원 (명)	총 7/2/(/3)	22/2/(/15)	누적 총 127/66 명 (교수 1인당 석사1.5 /박사1)	
대학원생 배출	석사/박사 배출 (명)	총 5/3	8/1	누적 총 102/47 명 (석사 2년/박사 5년 연한)	
연구 수월성	논문 환산 편수	7.04편/년 (1인당 0.54편)	10편/년 (1인당 0.77편)	글로벌 평균보다 74% 더 인용되는 우수한 현황 기반 새로운 연구 영역 개척 목표로 Top-tier 저널/학회 출판	
	환산보정 피인용수(FWCI)	생략 - 논문발표 1년 미만, 인용 수 산정불가	생략 - 논문발표 1년 미만, 인용 수 산정불가		
	환산논문 1편당 환산보정IF (ES)	6.87/7.04 = 0.975	10/9.547 = 0.955		최종 7년차 기준 IF = 0.70** **2018 JCR EE 카테고리 기준 상위 15%, 연평균 2% 향상 (지능형반도체 분야특성 고려 하면 매우 도전적인 목표임)

	교육프로그램 국제화	-		STAR-MOOC 플랫폼 기반 국제공동교육과정 구축 (4)	
국제화	국제공동연구 /국제교류수행		-BrainLink X-Lab Day 개최 -BK 참여학생 장, 단기 파견 3건 -벨기에 IMEC 연구소와 공동연구 논문 게재 - 미국 UCSD와의 공동연구 결과 학회 게재 - 일본 나가오카대학교, 일본 시즈오카대학교, 미국 캘리포니아 주립대, 미국 ISSCC 튜토리얼, 미국 콜라라도 주립대에서 초청 강연 진행	매년 10건 이상 (논문출판 장단기파견, 석학초빙, 세미나 교류/개최 포함)	
	외국어 강의 /영어글쓰기		100% 영어강의/ 100% 영어학위논문작성 지속 유지 및 강화		

■ 연구 분야

(1) 교육연구단의 연구 성과

본 교육연구단이 추구하고 있는 연구 목표인 HW와 SW의 융복합 연구를 통한 새로운 연구 분야 선도를 위해 소자부터 회로설계, 시스템, 소프트웨어까지 전계층에 걸쳐 다양한 차세대 지능형 반도체 기술을 개발하고 holistic scheme 역량을 향상시켰으며 연구 결과들을 IF가 높은 저널에 게재함으로써 우수성을 입증하였음.

● 연구실적의 질적 우수성

- 2022년 9월부터 2023년 8월까지 1년의 연구 기간 동안 각 연구 분야에서 국제적으로 인정받는 우수한 저널과 학술대회를 포함하여 52편의 학술지 및 학술대회 논문을 게재하고 발표하였음.
- SCI(E) 저널만 고려할 때 환산논문 편수는 10편이고 모든 논문의 환산보정 IF 총합은 9.547로 계산됨. 따라서 환산논문 1편당 환산보정 IF는 0.955로 본 교육연구단이 목표로 하였던 0.647를 크게 뛰어넘는 결과를 달성하였음.

● 세부 연구 분야 별 (계층 별) 연구실적

가) 소재/소자 분야 연구실적

- 비선형 주파수 혼합은 기존 기술로는 접근하기 어려운 주파수 범위에서 새로운 전자기원을 만들기 위한 대안적인 방법이며, 펌프 주파수 및 다중 고조파 주파수에 대한 메타표면 기반의 공간 필터를 제안

하고 실험적으로 시연함. 일차원 경사 위상 어레이를 갖도록 설계된 메타표면은 세 번째 및 다섯 번째 고조파 주파수 (15 및 25 GHz)에서 서로 다른 빔 스티어링 각도로 교차 편광 반사파를 생성하며 기본 주파수 5 GHz에서는 금속 거울로 작동함. 이 연구는 비선형 주파수 혼합을 기반으로 하는 광대역 다중 주파수 원본의 동시 사용을 가능케 하는 새로운 방법을 제안함. 본 연구는 광학 분야의 우수 논문인 Nanophotonics에 게재됨.

- T-CMOS 기반 3진 SRAM cell 동작을 실측 및 이를 SPICE compact model 로 구현하여 3진 SRAM의 특성 분석함. 이를 통해 연구된 저전력 SRAM 메모리는 웨어러블, 모바일, 엣지 디바이스에 사용되는 always-on application에 사용될 수 있음. 본 연구는 소자 분야의 우수 학회인 Device Research Conference (DRC 2023)에서 발표됨.
- 300-mm wafer 수준의 실험을 통해 30nm 수준의 게이트 길이에서도 기존 이진 트랜지스터 대비 더 안정적인 누설전류 산포특성과 감소된 DIBL 현상을 관측함. 또한, 최소 트랜지스터 면적에서 0.65V 삼진 인버터 동작이 공정 산포내에서 가능함을 실측함. 본 연구는 소자 분야의 우수 학회인 Device Research Conference (DRC 2023)에서 발표됨.

나) 회로설계 분야 연구실적

- 일반적인 유도 가열 (IH) 응용에 대한 다이오드 정류기의 낮은 전력 요인 성능, 낮은 효율성 및 출력 전력 제한을 개선하기 위해 부스트 파워 팩터 보정 (PFC) 회로가 도입함. 많은 연구들이 부스트 PFC의 효율성만을 고려해왔지만 전체 IH 시스템의 효율성에 중점을 둔 알고리즘이 제안되었음. 이 알고리즘을 통해 공진 네트워크를 최대 전압 이득 지점에서 작동시켜 시리즈 공진 인버터 (SRI)의 효율성을 향상시키며, 낮은 순환 전류, 최소 스위칭 주파수 및 제로 전압 스위칭 기능을 갖춘. 제안된 알고리즘은 부스트 PFC의 최소 출력 전압을 유도하여 스위칭 손실과 총 고조파 왜곡을 감소시킴. 제안된 알고리즘의 타당성은 부스트 PFC 및 디지털 신호 프로세서로 제어되는 IH-SRI를 포함하는 2.4-kW 프로토타입 IH 시스템을 사용하여 실험적으로 검증함. 본 연구결과는 IEEE Transactions on Industrial Electronics 등 3편의 논문에 게재됨.

- (2) 양극성 증폭 접합 트랜지스터(BJT) 기반의 CMOS 온도-주파수 변환기(TFC)를 제시함. 온도 정확도를 향상시키기 위해 비교기의 오프셋 및 통합 커패시터를 재설정할 때 발생하는 정렬 시간 오류를 제거하기 위해 커패시터 뒤집기 기술을 도입함. 또한 제안된 뒤집기 기술을 통해 음의 CTAT가 적용될 때 NMOS 스위치에 부트스트랩된 트리플 웰 구조를 구현하여 누설 전류를 억제하고 기생하는 BJT를 방지함. $0.11\mu\text{m}$ CMOS 공정에서 제작된 프로토타입은 $3.1\mu\text{W}$ 의 전력을 소비하며 0.025mm^2 의 활성 영역을 차지함. 이 면적 및 에너지 효율적인 TFC는 통합 칩 내부의 온도를 모니터링하는 데 적용 가능함. 본 연구결과는 회로 분야 최우수 저널인 IEEE Journal of Solid-State Circuits에 게재됨.

- (3) 델타-강도 사원 검색(DIQS) 기술을 기반으로 하는 인픽셀 히스토그램 타임-투-디지털 컨버터(hTDC)를 특징으로 하는 플래시 라이트 검출 및 거리 측정(LiDAR) 센서를 제안함. 제안된 12비트 DIQS hTDC는 6비트의 그로시 hTDC와 1비트의 여분을 갖춘 7비트의 파인 hTDC로 구성된 두 단계 변환기이며, DIQS hTDC는 그로시 모드의 세 하위 프레임과 파인 모드의 단일 하위 프레임에서 깊이 맵을 합성하여 GHz의 클럭 주파수 없이도 100피코초의 해상도를 달성함. DIQS는 현재 단계의 시간 범위를 네 구간으로 나누고 각 구간의 이벤트 수를 비교하여 대상 객체의 위치를 찾는 작업을 반복하며, 바이너리 서치 방법과 유사하지만 운영 속도를 두 배로 높임. DIQS hTDC의 고유한 타임 게이팅 및 차동 신호화는 공통 모드 노이즈를 효과적으로 억제하여 30klux 배경광에서 9m 범위에서 30프레임/초의 실시간 깊이 이미지 획득 가능한 기술임. 본 연구결과는 회로 분야 최우수 저널인 IEEE Journal of Solid-State Circuits에 게재됨.

- (4) 기존 모바일 기기에 쓰이는 전압변환장치인 컨버터의 구조는 매우 간단해 에너지 효율과 처리속도를 높이기 힘들었음. 제안된 반도체 회로는 전혀 다른 구조를 제시하면서 안정성을 높이는 방식으

로 배터리의 전압을 효과적으로 전환해 에너지 효율은 높이고 처리 속도는 높임. 본 연구결과는 회로 분야 최우수 학회인 IEEE ISSCC에서 발표됨.

- (5) 압력을 통해 얻은 교류 전류를 전달하는 과정을 규칙적으로 등분해 에너지 손실을 줄이는 반도체 회로설계를 선보임. 이 덕분에 성능이 낮고 작은 소자를 사용해도 에너지 추출량을 증가할 수 있음. 상용화된 압전 에너지 하베스팅 칩에 비해 10배 이상 작은 부피로 에너지 추출량은 11.7배 향상시켜 전력과 크기, 가격 경쟁력을 모두 높인 반도체 회로 제작을 함. 본 연구결과는 회로 분야 최우수 학회인 IEEE ISSCC에서 발표됨.

다) 시스템 분야 연구실적

- 이 연구는 벡터 양자화 변이 오토인코더를 기반으로 한 새로운 복원 방법이 제안됨. 그림과 노이즈의 잠재 공간 표현을 학습하며, 이를 사용하여 소음이 섞인 그림을 정리된 그림으로 매핑하고 데이터 확장을 위해 진짜 소음이 있는 그림을 생성함. 제안된 방법은 문화재청에 보관된 그림에 적용됨. 복원된 그림은 상당한 품질 향상을 보여주며 정보에 대한 더 정확한 해석을 가능하게 함. 시스템 분야 최우수학회인 Proceedings of the IEEE/CVF Conference on Computer Vision and Pattern Recognition에서 발표됨.
- 본 논문에서는 NTT-PIM을 제안함. 셀 어레이의 수정 없이 매우 제한적인 영역 예산과 같은 원칙을 기반으로 하지만, 애플리케이션의 특성에 최적화된 기능으로 NTT와 같이 매우 복잡한 응용 프로그램에 대한 최첨단 성능을 나타냄. 실험 결과는 NTT-PIM이 이전의 최고의 PIM 기반 NTT 가속기보다 뛰어난 런타임 성능을 보여줄 수 있으며, 면적과 전력 부담이 거의 없다는 것을 보여줌. 본 연구 결과는 시스템 분야 최우수 학회인 Proc. of the 60th Annual ACM/IEEE Design Automation Conference (DAC)에서 발표됨.

라) 소프트웨어 분야 연구실적

- 기존의 반사 제거 방법은 주로 흐린 반사 아티팩트를 제거하는 데 중점을 두고 있어 심한 반사 아티팩트와는 작동하지 않는 경우가 많음. 그러나 많은 경우에 실제 반사 아티팩트는 충분히 날카롭고 강력하여 심지어 인간도 전송된 찢과 반사된 찢을 완전히 구별할 수 없음. 본 논문에서는 360도 이미지를 사용하여 이러한 어려운 반사 아티팩트를 제거하고자 함. 지도 학습에 대한 짝지어진 데이터 수집 부담과 서로 다른 데이터셋 간의 도메인 갭을 피하기 위해 제로샷 러닝 방법을 채택함. 먼저 반사 기하학을 기반으로 360도 이미지에서 반사된 찢의 참조 이미지를 찾아 네트워크를 안내하여 반사 이미지의 충실한 색상을 복원함. 어려운 반사 아티팩트를 보여주는 30개의 테스트 360도 이미지를 수집하고 제안된 방법이 기존의 최첨단 방법보다 360도 이미지에서 더 나은 성능을 보여준다는 것을 시연함. 본 연구 결과는 소프트웨어 분야 우수 학회인 Proc. ECCV에서 발표됨.

(2) 연구의 국제화 현황 및 실적

- 참여교수의 국제적 학술활동 참여 실적 및 현황

- 정지훈 교수: IEEE ECCE2023 Topic Chair, IEEE PELS Conference Organizer Forum 회원, IEEE ECCE-Asia ICPE2023 Topic Chair, Journal of Power Electronics (JPE) Editor, EAPPC&BEAMS2022 Power Electronics TPC, IEEE JESTPE Associate Editor, S2PC International Workshop Korean Organizer, APECC Board Member, IEEE PELS Technical Committee Member (TC2, TC6, TC9), IEEE IAS Asia Liaison Member, IEEE Senior Member (PELS, IES, IAS, PES) 로 활동하였음
- 정지훈 교수: 일본 나가타현 나가오카시 나가오카대학교 (Nagaoka University of Technology)에서 State-of-Art Power Electronics Research in APIPEL을 주제로 초청 강연하였음
- 김명수 교수: IEEE EDTM 2023 Technical Committee Member 로 활동하였음
- 이규호 교수: IEEE DATE Technical Program Committee Member, IEEE A-SSCC Technical Program

Committee Member, IEEE A-SSCC Student Design Contest Representative Member, IEEE ISOC Technical Program Committee Member, IEEE ASP-DAC Technical Program Committee Member, IEEE ICEIC Organizing Committee Member, IEEE Senior Member 로 활동하였음

- 김성진 교수: IEEE ISSCC Technical Program Committee Member로 활동하였음
- 이종원 교수 : OPTICA CLEO Pacific Rim 2024 Technical Committee Member로 활동하였음
- 윤희인 교수 : 2023 IEEE International Solid-State Circuits Conference에 TPC member로 활동하였음

● 참여교수의 외국 대학 및 연구기관과의 연구자 교류 실적

- 정지훈 교수: 일본 나가오카대학교 (Nagaoka University of Technology)의 Prof. Junichi Itoh의 초청으로 State-of-Art Power Electronics Research in APIPEL을 주제로 초청 강연 진행함.
- 김성진 교수: 일본 시즈오카대학교 (Shizuoka University) 의 Prof. Keiichiro Kakawa의 초청으로 CMOS SPAD-Based LiDAR Sensors with Zoom Histogramming TDC Architectures을 주제로 초청 강연 진행함.
- 김성진 교수: 미국 캘리포니아 주립대 (University of California, San Diego)의 Prof. Gert Cauwenberghs의 초청으로 A CMOS Microelectrode Array System With Reconfigurable Sub-Array Multiplexing Architecture을 주제로 초청 강연 진행함.
- 김성진 교수: 미국 샌프란시스코에서 개최된 ISSCC Tutorial에서 Solid-State CMOS LiDAR Sensors을 주제로 튜토리얼 강연 진행함.
- 김성진 교수: 미국 캘리포니아 주립대 (University of California, San Diego)에서 Prof. Gert Cauwenberghs의 초청으로 뇌 신경 신호 모니터링 회로 연구 주제로 초청 강연 진행함.
- 이종은 교수 : 미국 콜라라도 주립대 (Colorado State University, Colorado)에서 Prof. Sudeep Pasricha의 초청으로 Challenges with Analog In-Memory Computing for Efficient Deep Learning Acceleration을 주제로 초청 강연 진행함.

■ 산학 분야

(1) 산학협력을 통한 (지역)산업문제 해결 실적의 우수성

- 산학인력양성 프로그램(창업형 인재 육성, 산학 연계 인력양성)을 개설하여 미진했던 산학협력 인재 양성 프로그램을 개설 및 활성화 하고 삼성전자, 한국조선해양 등의 다방면 기업과의 전략 산학 기반 협력체계 구축.
- 김명수 교수 : (주)현대공업에서 개발중인 전도성 폼 기반 소프트 스위치 구현 등의 산업문제를 해결하기 위해 새로운 산업 응용처 검증 기술을 개발하여 해결하였으며, 국제적 수준의 최첨단 기술로서 새로운 기술 분야를 선도함.
- 정지훈 교수 : 조선소에서 철판 용접 시 Pre-heating에 사용할 수 있는 고효율 유도가열기 개발의 산업문제를 해결하기 위해 중소기업청 산학연구과제를 통한 시제품의 원천기술 개발함.
- 김성진 교수 : 근접 거리 측정을 위한 Flash LiDAR 센서 개발을 위해 산학 과제를 통해 중소기업에서 요구하고 있는 근접 거리 측정용 Flash LiDAR 센서를 개발하고 성능을 검증함.
- 양승준 교수 : 인터리어에 적합한 화회 추천 기법 개발을 위해 image to text, text to image 기술 이용 인터리어 분석 및 화회 추천 기술 개발함.
- 양승준 교수 : 절삭 공구 불량 검출 기법 개발을 위해 학습 필요 없는 (zero-shot) 절삭 공구 불량 검출 기술 개발함.

(2) 특허, 기술이전, 창업 실적의 우수성

- 전계층에서 특허 출원 26건(국내 22건, 미국 4건), 등록 14건(국내 9건, 해외 5건) 의 실적을 창출하여 원천기술의 사업화를 위한 기반을 마련함.

□ 교육역량 대표 우수성과

* 이행사항실적보고서 내용

(1) 최근 1년간 (2022년 2학기~2023년 1학기) 대학원생 충원 및 배출 계획 대비 실적 (단위: 명)

	목표	실적	달성도(%)
석사 충원	15	22	147
박사 충원	8	2	25
석사 배출	12.5	8	64
박사 배출	5	1	20

석박사 배출에 있어서는 목표 대비 다소 부족해 보이지만 연구중심의 고급박사인력 양성에 초점을 둔 과기원 특성상 석사 충원생 중 석박사 통합과정의 비율이 높기 때문에, 이에 따라 석박사 전체 인원으로 보면 충원 목표를 달성하였으며, 지난 년차에 이어 우수한 석박사생의 목표치를 초과 달성한 충원으로, 앞으로의 석박사 배출 목표를 모두 달성할 수 있을 것으로 보임.

(2) 교육과정 구성 및 운영 성과

자기주도형 융복합 학습 기반 교육-연구의 선순환 체계 구축을 활성화하기 위해 융합교육과정 운영 (최근 1년간 1과목 개설), Project-Based Learning (PBL) 과목의 개설/전환(최근 1년간 1과목 설계) 및 심화선택 교과목 개선 및 설계(최근 1년간 1과목 설계) 등의 주요 성과가 있었음. 교육과정은 세계 탑 대학들의 수업을 벤치마킹하여 국제적 연구 역량을 갖도록 구성함.

- 융합교육과정 과목 설계: 이규호 교수 ‘AI 가속기 아키텍처’
- Project-Based Learning (PBL) 과목 설계: 김경록 교수 ‘전자소자실험’
- 심화선택 교과목 설계: 김명수 교수 ‘고급 반도체소자 공학’ 교과목 설계

(3) 대학원생 학술활동 지원 성과

- 장, 단기 연수를 통해 국제 연구 및 인적 교류 기회 제공
 - University of California, San Diego, US와 공동 연구를 통한 생체신호 모니터링용 IC 개발, 구체적으로는 뇌 이미징을 위한 fMRI, NIRS용 IC를 개발하는 것으로 BK 참여 대학원생인 박용재 학생이 2022.08.01 ~ 2023.07.31. 기간동안 장기연수 진행함. 그 결과 국제 저명한 학회인 International Symposium on Circuits and Systems에서 우수한 공동 연구 성과를 보임. 본 과제에서 추구하는 뇌 모방 시스템 제작에 큰 도움을 줄 것으로 기대함.
 - 벨기에 IMEC 연구소와 공동 연구를 통한 Low dark current를 가지는 organic photodiode based Si-ROIC Image sensor design and analysis 개발함. 김성진 교수님 연구실의 BK 참여 대학원생인 강주빈 학생이 단기 연수 진행하여 그 결과 high impact 저널인 ACS Applied Materials & Interfaces에 논문을 게재하는 성과가 있었음.
- 주요 학술활동 경비 지원
 - ISSCC, VLSI 등 세계 최고 수준의 국제학회에 참석하는데 경비를 지원하여 참여 대학원생들의 연구 내용 발표, 최근 연구 동향 파악, 인적 네트워크 구축을 장려함. - 국내외 특허 출원 장려 및 등록비 지원을 통해 참여 대학원생들이 개발한 기술에 대한 지적 재산권을 보호하는데 기여하여, 창의-혁신적인 새로운 연구를 추구 할

수 있도록 환경을 조성함.

- 고도의 연구활동을 수월하게 할 수 있도록 최고 수준의 시뮬레이션 (SILVACO TCAD, CALIBRE_NMLVS 등) 실험 환경을 구축함.

- 디지털 (Synopsys FE/BE)설계툴은 대규모 지능형 시스템반도체 개발의 핵심 툴로서 지능형반도체 산업의 '리딩 이노베이터'를 지향하는 본 BK FOUR 유니브레인 공학단의 전폭적인 디지털 설계툴 지원을 통해 디지털 분야에서도 글로벌 리딩 산업체와 경쟁력을 보임 (내년도 ISSCC 디지털분야 채택)

● 글로벌 기술교류회 개최 지원

- BK 사업단 교수진 및 국내외 석학, 중견, 신진과학기술자 40여명 규모의 우수연구자교류지원(BrainLink) 기술교류회를 성공적으로 개최하여 전문성 향상과 국내외 인적 네트워크를 확대하고 글로벌 인재 허브로 도약할 수 있는 기회를 제공함.

- Discussion 및 Networking 참여를 통해 참여 대학원생들의 국제적 교류를 도모하였고, 인적 네트워크 구축을 촉진하여 국제공동연구를 추진하는 발판을 마련함.

(4) 신진연구인력 현황 및 실적

● 신진연구인력의 확보 및 지원 계획

- 박사 후 연구원 중에서 신진 연구 인력을 채용할 때는 참여 교수별로 추천을 받은 후 연구 실적이 우수한 자를 선발함. 신진연구인력으로 소자부터 회로레벨까지 아우르는 융복합 연구 진행을 위해 김경록 교수님 연구실 안상호 박사와 김성진 교수님 연구실 박지호 박사를 교수님들의 추천을 받아 운영위원회의 심사과정을 거쳐 2024년 3월 채용 예정임.

- 신진연구인력 (박사 후 연구원) 에게 선정평가 당시 계획한 최대 급여 액수 (350만 원/월) 보다 높은 급여를 보장함으로써 최고 수준의 급여대우를 이행하고 연구활동을 활성화 함. 당해년도의 선례를 통해 다수의 박사 후 연구원들에게 본 제도를 통한 채용 의식을 고취하여 우수한 연구인력 유치에 할 수 있는 환경을 구축함.

● 신진연구인력의 연구 활동 활성화를 위한 제도적 장치 마련

- 연구에 전념 할 수 있도록 PC와 사무가구 일체를 지원, 최적의 환경을 제공하였으며, 연구원 아파트에 입주할 수 있도록 지원하여 안정적인 정착환경을 마련함.

- 국내외 유수의 대학, 연구소와의 협동 연구를 독려하여 최고 수준의 국제적 연구 역량을 갖출 수 있는 기회를 제공.

● 대학원 차원의 혁신 지표와의 연계성

- 당초 계획한 '수월성 연구 추진 지향' 에 걸맞게 원천기술 연구를 장려함. 당해년도 연구결과는 그 우수성을 입증받아 국내 최대 반도체 분야 학술대회에서 분과 우수 논문상을 수상하는데 기여함. 뿐만 아니라, 국내외 특허 출원 26건(국내 22건, 미국 4건), 등록 14건(국내 9건, 해외 5건) 의 실적을 창출하였으며, 각각의 특허들은 모두 매우 높은 신규성, 진보성을 지닌것으로 평가됨.

- 이를 통해 신진연구인력이 원천 기술 기반으로 가치 창출이 가능함을 간접적으로 경험하는 값진 기회가 되어, 기술 사업화 센터의 도움과 함께 독자적 기업 설립에 대한 동기를 부여함

1. 교육과정 구성 및 운영

1.1 교육과정 구성 및 운영 현황과 계획

본 연구교육연구단의 '초절전 뇌모방 시스템 HW-SW 융복합 혁신인재 양성' 교육비전에 따라 지능형 반도체 기술을 선도해 나갈 인재 양성을 위하여 반도체소자부터 시스템 소프트웨어에 이르는 전자공학의 핵심 분야를 체계적으로 융합하여 자기주도형 교육-연구 선순환을 구현하고 적극적인 국제 교류를 통한 글로벌 리더를 양성할 수 있는 교과과정을 구성 및 운영함.

■ 융합교육과정 신설 (총 7년간 계획: 신설 4, 전체 이행실적: 신설 3) 기존의 학문의 틀에서 벗어나 다양한 학문간 융복합 교육 과정을 제공하고자 교과목을 반도체소자- 회로-시스템-소프트웨어로

분류하고 교과목 간의 연결 체계를 구축. 핵심 교육 주제를 하드웨어-소프트웨어 융합설계, AI 시스템, 저전력 시스템 설계 등으로 분류하였음.

- 이규호 교수 ‘AI 가속기 아키텍처’ (2023 1학기 개설) : AI 가속기를 위한 하드웨어 아키텍처 설계 기법을 배우는 과목으로서, 반도체 소자 계층에서부터 AI 설계를 수행하는 HW-SW 융복합 교과목.

■ PBL (Project-Based Learning) 과목 개설/전환 (총 7년간 계획: 5과목, 최전체 이행실적: 3과목)
학생들이 각 교과목 주제와 관련된 최신 연구 주제를 주도적으로 탐구할 수 있도록 하고, 우수한 탐구 결과를 교과목에 다시 반영하는 교육-연구 선순환 구현을 목표로, 교과목의 주제와 관련된 최신 기술 논문을 학생 스스로 찾아 내용을 이해한 후 발표하는 자기주도형 세미나를 교과목 내에 접목하는 방식으로 진행됨 다음과 같이 PBL 과목 개설.

- 김정록 교수 ‘전자소자실험’ (2022 2학기 개설) : 지능형 반도체 제작을 하기 위해 실제를 고려한 CMOS 집적공정에 대한 이해 및 소자-회로 동작원리에 대한 융복합적 연구역량 향상을 위한 세계 유일 process-device-circuit co-design을 수행하는 PBL 교과목 개설.

■ 심화선택 교과목 개선 및 설계 (총 7년간 계획: 개선 4, 전체 이행실적: 개선 3)

- 김명수 교수 ‘고급 반도체소자 공학’ : 교과목 설계 (강의자료 준비, 수정, 개선) 반도체 소자의 동작을 결정하는 poisson’s equation, continuity equations, carrier transport equations과 양자역학적 현상들에 관련된 다양한 수식들과 수식들에 대해 학습한다. 또한 실리콘 반도체 소자의 발전 과정에서 기술 혁신들의 내용에 대해 파악하고, 현재 문제점들의 해결방안 및 차세대 반도체 소자의 구현에 필요한 기술적 난제들의 해결방안을 모색한다.

이러한 교육연구단 초기의 우수한 융합교육과정 신설 (75% 이행) 및 PBL 과목 개설/전환 (60% 이행), 그리고 심화선택 융합 교과목 개선(75% 이행)을 통해 본 교육연구단의 교육비전을 실현하기 위한 교육과정의 기반을 다지고, 이를 2~3년간 지속 개선 운영하면서, 중반기부터 좀 더 체계화된 대학원 기초핵심 FL 교과목전환 (4과목 이상)과 외부 산학 창의자율연구 개설(1)을 이행하고자 한다.

(2) 세계 수준의 교육과 국제 교류를 통한 글로벌 리더 양성

학생들이 국외 세계적인 대학, 기업과 연구소에 진출하여 국제적인 리더로 성장할 수 있도록 국제화된 교육 환경을 제공함.

- 100% 영어 강의, 100% 영어 학위 논문 작성, 영어 세미나 과목 운영.

- 다양한 국가 출신의 우수한 학생들을 모집하여 교내에서 자연스럽게 영어를 사용할 수 있는 기회와 각국 문화를 체험하고 교류할 수 있는 환경 제공.

- 최근 1년간 배출된 석사, 박사들의 학위 논문 작성 과정에서 100% 영어 사용.

■ 운영 계획

- 지능형반도체 설계를 위한 아날로그-디지털 융복합 과목 신설
(2023 2학기 신설 - 아날로그 디지털 변환기 설계)

- 기초핵심과목의 Flipped Learning 과목 전환 및 재설계 추진 예정임

2. 인력양성 계획 및 지원 방안

2.1 최근 1년간 대학원생 인력 확보 및 배출 실적

<표 2-1> 교육연구단 소속 학과(부) 참여대학원생 확보 및 배출 실적

(단위: 명)

대학원생 확보 및 배출 실적					
실적		석사	박사	석·박사 통합	계
확보 (재학생)	2022년 2학기	16	3	27	46
	2023년 1학기	13	2	38	53
	계	29	5	65	99
배출 (졸업생)	2022년 2학기	7	1		8
	2023년 1학기	1	0		1
	계	8	1		9

*확보(재학생) 계: BK 참여 대학원생 전체 수

*배출(졸업생) 작성 기준

- 2022년 2학기: 2023년 2월 졸업생
- 2023년 1학기: 2023년 8월 졸업자

2.2 교육연구단의 우수 대학원생 확보 및 지원 계획

<p>- UNIST는 개교 이래 다양한 대학원 홍보 프로그램을 통하여 적극적이고 지속적으로 우수 대학원생유치·확보에 힘써 왔음.</p> <p>- 우수 대학원생 확보를 위한 활동은 본교 학부생의 동대학원 진학을 위한 활동과 타교 학부생 유치를 위한 활동으로 나눌 수 있음.</p> <p>· 본교생 유치를 위한 전략 및 프로그램</p> <p>- 연구 인턴십: 본교 3, 4학년 학생을 대상으로 연구 인턴십 교과목을 필수로 하고 있음. 학부 과정 중에 미리 연구실 연구 활동을 경험하게 하여 대학원 과정 진학에 대한 자신감을 키우고, 대학원생과의 유대감을 향상시켜 본 대학원 진학을 장려함.</p> <p>- 포스터 발표회: 학부생을 대상으로 연 2회에 걸쳐 포스터 발표회를 개최하고 우수한 연구를 한 학생에게는 학회논문 및 저널 투고를 적극 장려하여 연구에 대한 흥미를 고취함.</p> <p>- 대학원 Lab Tour: 학부생들의 연 2회에 걸친 대학원 Lab 투어를 통하여 학부생들과 교수 및 대학원생들의 만남을 주선하고, 평소에 관심 있는 학문 분야에 대한 궁금증을 해소하고 흥미를 고취하여 대학원 진학 적극 장려 및 인턴십 기회 제공함.</p> <p>· 교육연구단의 대학원생 지원을 위한 프로그램</p> <p>본 교육연구단은 선발된 대학원생들이 편안한 환경에서 연구에 전념할 수 있도록 다양한 대학원생 지원 프로그램을 시행함.</p> <p>- HW-SW 융복합 혁신인재 양성을 위한 맞춤형 커리큘럼 운영: Hardware와 Software에 대한 이해와 지식을 두루 갖춘 미래형 인재를 양성하기 위하여 HW와 SW를 통합한 시스템에 대한 교육을 진행하는 실용적인 융복합 교과목들을 개설하였으며, 본인의 연구 분야가 아닌 부분도 전체적 관점에서 이해할 수 있도록 기본적 HW와 SW의 소양을 습득할 수 있는 커리큘럼을 운영하고 있음. 대표적으로 지능형 반도체 제작을 하기 위해 회로 디자인부터 CMOS 공정 제작까지의 과정을 이해할 수 있는 교과목을 개</p>
--

발했으며 지능형 시스템에서 핵심적인 역할을 담당하는 아날로그-디지털 컨버터 대한 과목 그리고 AI 가속기와 algorithm에 대해 이해할 수 있는 과목들을 개설하여 HW-SW 융복합 지능형 반도체 기술에 대한 고급 인력의 역량 강화를 지원함.

- 창업 지원 프로그램: 본교에서 운영 중인 창업보육센터와 기술사업화센터를 통하여 대학원생이 주체적으로 본인의 연구를 창업으로 연계할 수 있는 지원제도를 마련하였음. 기술, 경영, 행정, 자금 등 다방면의 지원을 통하여 개발 단계의 기술이 사업화 단계로 진입할 수 있도록 하는 것을 목적으로 하여, 현재 교내 창업기업 (주)터널 (대표자: 김경록 교수)은 우수한 창업 실적을 창출하였음

- 글로벌 인재양성 지원: 전 과목 100% 영어수업을 통하여 세계 무대에서 각국의 연구자들과 원활한 커뮤니케이션 바탕으로 연구를 수월하게 수행할 수 있는 환경 제공. 구체적으로 영어논문 작성, 학술대회 발표 등에 도움이 되는 영문 교정, 발표 모니터링 서비스 등을 제공하였으며, 이를 통해 국제 학술지, 학술대회에 논문 투고하여 다수의 실적을 창출하는데 기여함.

(3) 우수 대학원생 확보를 위한 프로그램 진행

- UNIST는 개교 이래 다양한 대학원 홍보 프로그램을 통하여 적극적이고 지속적으로 우수 대학원생 유치·확보에 힘써 왔음.

- 우수 대학원생 확보를 위한 활동은 본교 학부생의 동대학원 진학을 위한 활동과 타교 학부생 유치를 위한 활동으로 나눌 수 있음.

● 본교생 유치를 위한 전략 및 프로그램

- 연구 인턴십: 본교 3, 4학년 학생을 대상으로 연구 인턴십 교과목을 필수로 하고 있음. 학부 과정 중에 미리 연구실 연구 활동을 경험하게 하여 대학원 과정 진학에 대한 자신감을 키우고, 대학원생과의 유대감을 향상시켜 본 대학원 진학을 장려함.

- 포스터 발표회: 학부생을 대상으로 연 2회에 걸쳐 포스터 발표회를 개최하고 우수한 연구를 한 학생에게는 학회논문 및 저널 투고를 적극 장려하여 연구에 대한 흥미를 고취함.

- 대학원 Lab Tour: 학부생들의 연 2회에 걸친 대학원 Lab 투어를 통하여 학부생들과 교수 및 대학원생들의 만남을 주선하고, 평소에 관심 있는 학문 분야에 대한 궁금증을 해소하고 흥미를 고취하여 대학원 진학 적극 장려 및 인턴십 기회 제공함.

● 교육연구단의 대학원생 지원을 위한 프로그램

본 교육연구단은 선발된 대학원생들이 편안한 환경에서 연구에 전념할 수 있도록 다양한 대학원생 지원 프로그램을 시행함.

- HW-SW 융복합 혁신인재 양성을 위한 맞춤형 커리큘럼 운영: Hardware와 Software에 대한 이해와 지식을 두루 갖춘 미래형 인재를 양성하기 위하여 HW와 SW를 통합한 시스템에 대한 교육을 진행하는 실용적인 융복합 교과목들을 개설하였으며, 본인의 연구 분야가 아닌 부분도 전체적 관점에서 이해할 수 있도록 기본적 HW와 SW의 소양을 습득할 수 있는 커리큘럼을 운영하고 있음. 대표적으로 지능형 반도체 제작을 하기 위해 회로 디자인부터 CMOS 공정 제작까지의 과정을 이해할 수 있는 교과목을 개발했으며 지능형 시스템에서 핵심적인 역할을 담당하는 아날로그-디지털 컨버터 대한 과목 그리고 AI 가속기와 algorithm에 대해 이해할 수 있는 과목들을 개설하여 HW-SW 융복합 지능형 반도체 기술에 대한 고급 인력의 역량 강화를 지원함.

- 창업 지원 프로그램: 본교에서 운영 중인 창업보육센터와 기술사업화센터를 통하여 대학원생이 주체적으로 본인의 연구를 창업으로 연계할 수 있는 지원제도를 마련하였음. 기술, 경영, 행정, 자금

등 다방면의 지원을 통하여 개발 단계의 기술이 사업화 단계로 진입할 수 있도록 하는 것을 목적으로 하여, 현재 교내 창업기업 (주)터널 (대표자: 김경록 교수)은 우수한 창업 실적을 창출하였음 - 글로벌 인재양성 지원: 전 과목 100% 영어수업을 통하여 세계 무대에서 각국의 연구자들과 원활한 커뮤니케이션 바탕으로 연구를 수월하게 수행할 수 있는 환경 제공. 구체적으로 영어논문 작성, 학술대회 발표 등에 도움이 되는 영문 교정, 발표 모니터링 서비스 등을 제공하였으며, 이를 통해 국제 학술지, 학술대회에

논문 투고하여 다수의 실적을 창출하는데 기여함.

2.2 대학원생 학술활동 지원 계획

(1) 대학원생의 국제교류 (장기연수) - University of California, San Diego, US와 공동 연구를 통한 생체신호 모니터링용 IC 개발, 구체적으로는 뇌 이미징을 위한 fMRI, NIRS용 IC를 개발하는 것으로 BK 참여 대학원생인 박용재 학생이 2022.08.01 ~ 2023.07.31. 기간동안 장기연수 진행함. 그 결과 국제 저명한 학회인 International Symposium on Circuits and Systems에서 우수한 공동 연구 성과를 보임. 본 과제에서 추구하는 뇌 모방 시스템 제작에 큰 도움을 줄 것으로 기대함.

- 벨기에 IMEC 연구소와 공동 연구를 통한 Low dark current를 가지는 organic photodiode based Si-ROIC Image sensor design and analysis 개발함. 김성진 교수님 연구실의 BK 참여 대학원생인 강주빈 학생이 단기 연수 진행하여 그 결과 high impact 저널인 ACS Applied Materials & Interfaces에 논문을 게재하는 성과가 있었음.

(2) 국제 연구 교류 및 인적 교류 기회 제공

- 시스템 반도체 혁신을 위한 글로벌 기술 네트워킹 주제로 해외석학, 중견, 신진과학기술자 및 BK 사업단 교수진 40여명 규모의 국제공동워크숍 행사 (2022 BrainLink X-Lab Day) 진행하여 세계적 교육/연구기관과 교류할 수 있는 기회를 제공함.

- 해외 학교/연구 기관과의 구체적인 교류 협력을 통해 우수 대학원생들에게 공동 연구의 기회를 제공하고자 하였으며, 참여교수인 정지훈 교수는 일본 나가오카대학교의 Junichi Itoh 교수의 초청으로 세미나 발표를 했으며, State-of-Art Power Electronics Research in APIPEL 주제로 연구 협업 및 교류를 지속할 계획임. 참여교수인 김성진 교수는 일본 시즈오카대학교 (Shizuoka University) 의 Prof. Keiichiro Kakawa의 초청으로 CMOS SPAD-Based LiDAR Sensors with Zoom Histogramming TDC Architectures을 주제로 초청 강연 진행, 미국 캘리포니아 주립대 (University of California, San Diego)의 Prof. Gert Cauwenberghs의 초청으로 A CMOS Microelectrode Array System With Reconfigurable Sub-Array Multiplexing Architecture을 주제로 초청 강연 진행, 미국 샌프란시스코에서 개최된 ISSCC Tutorial에서 Solid-State CMOS LiDAR Sensors을 주제로 튜토리얼 강연 진행, 미국 캘리포니아 주립대 (University of California, San Diego)에서 Prof. Gert Cauwenberghs의 초청으로 뇌 신경 신호 모니터링 회로 연구 주제로 초청 강연 진행함. 이종은 교수는 미국 콜라라도 주립대 (Colorado State University, Colorado)의 Prof. Sudeep Pasricha의 초청으로 Challenges with Analog In-Memory Computing for Efficient Deep Learning Acceleration을 주제로 초청 강연 진행함.

- 국제공동연구 확대 및 지원: 세계 최고 수준의 대학/기관들과 공동연구를 확대하고, 참여 대학원생들의 공동 연구/공동 논문 작성을 위한 국제학술대회 및 여름학교 참가를 통한 연구 및 네트워킹 활동을 전폭적으로 지원할 것임. 김경록 교수는 미국 로렌스버클리랩 (LBNL) CS department의 High-performance computing group (Leader, PI: Dr. David Donofrio)에서 협업 제안을 받았으며, 추후 T-CMOS 기반 초절전 뇌모방 시스템 연구의 완성도를 제고했을 때, 최상위 반도체 설계 계층인 Computer Architecture 연구를 협업할 예정임.

(3) 주요 학술활동 경비 지원

- 학술대회 참석경비 지원: 참여 대학원생들의 연구 내용 발표, 최신 연구 동향 파악, 인적 네트워크 구축을 장려하기 위해 분야별 주요 국제학술대회에 참석할 때 경비 지원함.

- 기술 세미나 참석 경비 지원: 참여 대학원생들이 연구를 수행하는 데 필요한 실무 기술을 배울 수 있는 세미나에 참석하도록 적극 장려하고 해당 경비를 지원함.

- 특허 출원 장려 및 등록비 지원: 기술을 개발했을 경우, 지적 재산권 보호를 위해 특허 출원을 적극적으로 장려하고, 국제 특허 등록에 필요한 비용 지원함.

- 연구회 활동 지원: 참여 대학원생들의 공동 연구를 활성화할 수 있도록 내부 세미나, 연구회, 워크숍 등의

활동을 장려하고 지원함.

(4) 국제화 역량 향상 지원

- 영어 능력 향상 지원: 본교의 모든 수업은 100% 영어로 진행되므로 참여 대학원생들이 강의 청취, 질의응답, 발표 등을 통해 기술적인 내용을 영어로 효과적으로 의사소통하는 능력을 습득할 수 있도록 지원함. 또한, 본교의 언어교육원에 있는 다양한 영어강의를 수강할 수 있도록 제도적으로 지원함으로써 대학원생들의 영어능력을 향상하고자 함. 이를 통해 외국 대학 및 연구기관과의 연구 협업 작업을 더욱 수월하게 했음.

- 영어 논문 작성 능력 향상 지원: 본교의 학위논문은 100% 영어로 작성하므로, 학위논문의 수준을 글로벌 스탠다드로 향상하고, 특히 세계 최고 수준의 질적으로 우수한 논문 성과 창출을 위하여, 참여 대학원생들이 본교 언어교육원에서 technical writing 관련 수업을 수강할 수 있도록 제도적으로 지원함.

- 국제 저명 학술지 및 학술대회 논문 투고 적극 장려 : 참여 대학원생들이 전기, 전자, 컴퓨터 공학 분야에서 국제적으로 저명한 학술지 및 학술대회에 논문을 투고하도록 적극적으로 장려함. 이에 IEEE JSSC, IEEE Trans. Ind. Electron, IEEE ISCAS II 등의 국제 학술지, IEEE/CVF CVPR, IEEE ISSCC, DAC, AAAI 등의 국제 학술대회에 논문 발표 실적을 거둘 수 있었음.

(5) 기타 학술활동 지원

- 정보 검색 능력 향상 지원: 본교 도서관에서 제공하는 전기, 전자, 컴퓨터 공학 분야 학술자료 가이드 프로그램을 적극적으로 활용하여 대학원생들이 관련 분야 참고서적, 학위 논문, 주요학술지 등을 효율적으로 검색할 수 있도록 지원함.

- 한국연구재단 국내 우수 등재학술지 논문 투고 및 게재 적극 장려: 대학원생들이 자신들의 연구 성과를 국내 연구진들에게 소개하고 논의할 수 있도록 국내 우수 등재학술지 논문 투고 및 게재를 적극적으로 장려함.

2.3 참여대학원생의 취(창)업의 질적 우수성

<표 2-2> 2023.2월 졸업한 교육연구단 소속 학과(부) 참여대학원생 취(창)업률 실적 (단위: 명,%)

구 분	졸업 및 취(창)업현황 (단위: 명, %)						취창업률% (D/C)×100	
	졸업자 (G)	비취업자(B)			취(창)업대상자 (C=G-B)	취(창)업자 (D)		
		진학자		입대자				
		국내	국외					
2023년 2월	석사	7	1	0	0	6	6	100
졸업자	박사	1	X		0	1	1	

3. 참여대학원생 연구실적의 우수성

① 참여대학원생 저명학술지 논문의 우수성

(1) Heo, Kyung-Wook, Juil Jin, and Jee-Hoon Jung. "Maximum Voltage Gain Tracking Algorithm for High-Efficiency of Two-Stage Induction Heating Systems Using Resonant Impedance Estimation." IEEE Transactions on Industrial Electronics 70.8 (2022): 7934-7943.

- 일반적인 유도 가열 (IH) 응용에 대한 다이오드 정류기의 낮은 전력 요인 성능, 낮은 효율성 및 출력 전력 제한을 개선하기 위해 부스트 파워 팩터 보정 (PFC) 회로가 도입함. 많은 연구들이 부스트 PFC의 효율성만을 고려해왔지만 전체 IH 시스템의 효율성에 중점을 둔 알고리즘이 제안되었음. 이 알고리즘을 통해 공진 네트워크를 최대 전압 이득 지점에서 작동시켜 시리즈 공진 인버터 (SRI)의 효율성을 향상시키며, 낮은 순환 전류, 최소 스위칭 주파수 및 제로 전압 스위칭 기능을 갖춘. 제안된 알고리즘은 부스트 PFC의 최소 출력 전압을 유도하여 스위칭 손실과 총 고조파 왜곡을 감소시킴. 제안된 알고리즘의 타당성은 부스트 PFC 및 디지털 신호 프로세서로 제어되는 IH-SRI를 포함하는 2.4-kW 프로토타입 IH 시스템을 사용하여 실험적으로 검증함.

- (2) Park, Jee-Ho, et al. "A BJT-Based Temperature-to-Frequency Converter With $\pm 1^\circ \text{C}$ ($3\sqrt{\Sigma}$) Inaccuracy From -40°C to 140°C for On-Chip Thermal Monitoring." *IEEE Journal of Solid-State Circuits* 57.10 (2022): 2909-2918.
- 양극성 증폭 접합 트랜지스터(BJT) 기반의 CMOS 온도-주파수 변환기(TFC)를 제시함. 온도 정확도를 향상시키기 위해 비교기의 오프셋 및 통합 커패시터를 재설정할 때 발생하는 정렬 시간 오류를 제거하기 위해 커패시터 뒤집기 기술을 도입함. 또한 제안된 뒤집기 기술을 통해 음의 CTAT가 적용될 때 NMOS 스위치에 부트스트랩된 트리플 웰 구조를 구현하여 누설 전류를 억제하고 기생하는 BJT를 방지함. $0.11 \mu\text{m}$ CMOS 공정에서 제작된 프로토타입은 $3.1 \mu\text{W}$ 의 전력을 소비하며 0.025mm^2 의 활성 영역을 차지함. 이 면적 및 에너지 효율적인 TFC는 통합 칩 내부의 온도를 모니터링하는 데 적용 가능함.
- (3) Park, Seonghyeok, et al. "An 80×60 Flash LiDAR Sensor With In-Pixel Delta-Intensity Quaternary Search Histogramming TDC." *IEEE Journal of Solid-State Circuits* 57.11 (2022): 3200-3211.
- 델타-강도 사원 검색(DIQS) 기술을 기반으로 하는 인픽셀 히스토그램 타임-투-디지털 컨버터(hTDC)를 특징으로 하는 플래시 라이트 검출 및 거리 측정(LiDAR) 센서를 제안함. 제안된 12비트 DIQS hTDC는 6비트의 그로시 hTDC와 1비트의 여분을 갖춘 7비트의 파인 hTDC로 구성된 두 단계 변환기이며, DIQS hTDC는 그로시 모드의 세 하위 프레임과 파인 모드의 단일 하위 프레임에서 깊이 맵을 합성하여 GHz의 클럭 주파수 없이도 100피코초의 해상도를 달성함. DIQS는 현재 단계의 시간 범위를 네 구간으로 나누고 각 구간의 이벤트 수를 비교하여 대상 객체의 위치를 찾는 작업을 반복하며, 바이너리 서치 방법과 유사하지만 운영 속도를 두 배로 높임. DIQS hTDC의 고유한 타임 게이팅 및 차동 신호화는 공통 모드 노이즈를 효과적으로 억제하여 30klux 배경광에서 9m 범위에서 30프레임/초의 실시간 깊이 이미지 획득 가능한 기술임.
- (4) Cha, Ji-Hyoung, et al. "A CMOS Microelectrode Array System with Reconfigurable Sub-Array Multiplexing Architecture Integrating 24,320 Electrodes and 380 Readout Channels." *IEEE Transactions on Biomedical Circuits and Systems* 16.6 (2022): 1044-1056.
- 시간 분할 다중화(TDM) 기술을 사용한 재구성 가능한 서브 어레이 다중화 아키텍처를 갖춘 CMOS 미세전극 어레이(MEA) 시스템을 제안함. 이 시스템은 $17.7 \mu\text{m}$ 간격의 픽셀을 갖춘 24,320개의 TiN 전극과 380개의 열 병렬 읽기 채널로 구성되어 있으며, 각 채널에는 저잡음 증폭기, 프로그램 가능 증폭기 및 10비트 연속 근사 레지스터 아날로그 디지털 컨버터가 포함되어 있음. 이 구조에서 단일 채널은 8에서 32개의 전극을 처리할 수 있으며, 각 전극에 대해 5 kS/s에서 20 kS/s의 시간 해상도를 보장할 수 있음. 110나노미터 CMOS 공정에서 제작된 128×190 MEA 시스템은 각 읽기 채널이 1.5V 공급 전압에서 $81 \mu\text{W}$ 를 소비하며 다중화 없이는 $1.48 \mu\text{V rms}$ 의 입력 관련 잡음을, 다중화 시에는 액션 포텐셜 밴드(300 Hz~10 kHz)에서 $5.4 \mu\text{V rms}$ 의 잡음을 보임.
- (5) Kim, Daeik, et al. "Metasurface spatial filters for multiple harmonic signals." *Nanophotonics* 0 (2023).
- 비선형 주파수 혼합은 기존 기술로는 접근하기 어려운 주파수 범위에서 새로운 전자기원을 만들기 위한 대안적인 방법이며, 펌프 주파수 및 다중 고조파 주파수에 대한 메타표면 기반의 공간 필터를 제안하고 실험적으로 시연함. 일차원 경사 위상 어레이를 갖도록 설계된 메타표면은 세 번째 및 다섯 번째 고조파 주파수 (15 및 25 GHz)에서 서로 다른 빔 스티어링 각도로 교차 편광 반사파를 생성하며 기본 주파수 5 GHz에서는 금속 거울로 작동함. 이 연구는 비선형 주파수 혼합을 기반으로 하는 광대역 다중 주파수 원본의 동시 사용을 가능케 하는 새로운 방법을 제안함. 본 연구는 광학 분야의 우수 논문인 *Nanophotonics*에 게재됨.

② 참여대학원생 학술대회 대표실적의 우수성

- (1) Choi, Nakkwan, et al. "Restoration of Hand-Drawn Architectural Drawings Using Latent Space Mapping With Degradation Generator." Proceedings of the IEEE/CVF Conference on Computer Vision and Pattern Recognition. 2023.
- 이 연구는 벡터 양자화 변이 오토인코더를 기반으로 한 새로운 복원 방법이 제안됨. 그림과 노이즈의 잠재 공간 표현을 학습하며, 이를 사용하여 소음이 섞인 그림을 정리된 그림으로 매핑하고 데이터 확장을 위해 진짜 소음이 있는 그림을 생성함. 제안된 방법은 문화재청에 보관된 그림에 적용됨. 복원된 그림은 상당한 품질 향상을 보여주며 정보에 대한 더 정확한 해석을 가능하게 함.
- (2) Lee, Seung-Ju, et al. "A 95.3% 5V-to-32V Wide Range 3-Level Current Mode Boost Converter with Fully State-based Phase Selection Achieving Simultaneous High-Speed VCF Balancing and Smooth Transition" 2023 IEEE International Solid-State Circuits Conference (ISSCC). IEEE, 2023.
- 기존 모바일 기기에 쓰이는 전압변환장치인 컨버터의 구조는 매우 간단해 에너지 효율과 처리속도를 높이기 힘들었음. 제안된 반도체 회로는 전혀 다른 구조를 제시하면서 안정성을 높이는 방식으로 배터리의 전압을 효과적으로 전환해 에너지 효율은 높이고 처리 속도는 높임.
- (3) Jeong, Yeon-Woo, et al. "A Scalable N-Step Equal Split SSHI Piezoelectric Energy Harvesting Circuit Achieving 1170% Power Extraction Improvement and 22nA Quiescent Current with a 1μ H-to- 10μ H Low Q Inductor." 2023 IEEE International Solid-State Circuits Conference (ISSCC). IEEE, 2023.
- 압력을 통해 얻은 교류 전류를 전달하는 과정을 규칙적으로 등분해 에너지 손실을 줄이는 반도체 회로설계를 선보임. 이 덕분에 성능이 낮고 작은 소자를 사용해도 에너지 추출량을 증가할 수 있음. 상용화된 압전 에너지 하베스팅 칩에 비해 10배 이상 작은 부피로 에너지 추출량은 11.7배 향상시켜 전력과 크기, 가격 경쟁력을 모두 높인 반도체 회로 제작을 함.
- (4) Park, Jaewoo, Sugil Lee, and Jongeun Lee. "NTT-PIM: Row-centric architecture and mapping for efficient number-theoretic transform on pim." 2023 60th ACM/IEEE Design Automation Conference (DAC). IEEE, 2023.
- 본 논문에서는 NTT-PIM을 제안함. 셀 어레이의 수정 없이 매우 제한적인 영역 예산과 같은 원칙을 기반으로 하지만, 애플리케이션의 특성에 최적화된 기능으로 NTT와 같이 매우 복잡한 응용 프로그램에 대한 최첨단 성능을 나타냄. 실험 결과는 NTT-PIM이 이전의 최고의 PIM 기반 NTT 가속기보다 뛰어난 런타임 성능을 보여줄 수 있으며, 면적과 전력 부담이 거의 없다는 것을 보여줌.
- (5) Heo, Kyung-Wook, Hwa-Pyeong Park, and Jee-Hoon Jung. "EM Noise Mitigation using Partial Power Regulated LLC Resonant Converter." 2023 IEEE Applied Power Electronics Conference and Exposition (APEC). IEEE, 2023.
- 본 논문에서는 부분 전력 조절 LLC 컨버터를 제안함. 이는 SSM 하에서 높은 효율성과 우수한 출력 전압 규제 성능을 달성할 수 있음. 전자기 잡음 완화, 우수한 출력 전압 규제 성능 및 높은 전력 변환 효율을 얻을 수 있음. 제안된 컨버터는 500W 프로토타입을 사용하여 검증함.
- (6) Park, Jee-Ho, et al. "A 0.0308 mm² 4.15 pJ/conv VCO-Based Current Sensing Front-End with 2nd-Order $\Delta\Sigma$ Modulation." 2022 IEEE Asian Solid-State Circuits Conference (A-SSCC). IEEE, 2022.
- 광전류 센서는 넓은 다이내믹 레인지(DR)와 높은 해상도가 많은 생체 감지 응용 분야에서 중요함. 특히 생체 내 형광을 통해 인체의 신경 활동을 모니터링하는 이식 가능한 기록 장치는 엄격한 전

력 및 면적 제약이 있음. 기존의 전류 감지 프론트엔드는 고해상도를 달성하기 위해 다양한 양자화기를 사용하는 $\Delta\Sigma$ 변조기를 채택했지만, 아날로그 루프 필터 및 멀티비트 DAC는 높은 전력을 소비하고 큰 활성 영역을 차지함. 본 논문에서는 정확한 전류 측정을 위한 VCOQ를 기반으로 하는 2차 $\Delta 2-\Delta\Sigma$ 변조기를 제안함. 제안된 $\Delta 2$ 신호는 2차 IIR 필터에 의해 생성되어 입력 신호의 크기를 상당히 감소시키며 선형성과 DR을 향상시킴. 차별화기를 사용한 VCOQ 뒤에 패시브 통합기가 있는 추가 $\Delta\Sigma$ 변조기를 구성하여 피드백 루프 없이 노이즈 셰이핑 차수를 증가시킴. 또한 멀티비트 I-DAC을 대체하는 PWM I-DAC은 노이즈를 더욱 줄이고 500-Hz 대역폭에서 1 pA의 높은 해상도를 실현할 수 있음.

(7) Choi, Young-Eun, et al. "Low Power and High Density Ternary-SRAM for Always-on Applications." 2023 Device Research Conference (DRC). IEEE, 2023.

- T-CMOS 기반 3진 SRAM cell 동작을 실측 및 이를 SPICE compact model 로 구현하여 3진 SRAM의 특성 분석함. 이를 통해 연구된 저전력 SRAM 메모리는 웨어러블, 모바일, 엣지 디바이스에 사용되는 always-on application에 사용될 수 있음.

(8) Kim, Woo-Seok, et al. "Energy Efficient Ternary Device in 28-nm CMOS Technology with Excellent Short-Channel Effect Immunity and Variation Tolerance Characteristics." 2023 Device Research Conference (DRC). IEEE, 2023.

- 300-mm wafer 수준의 실험을 통해 30nm 수준의 게이트 길이에서도 기존 이진 트랜지스터 대비 더 안정적인 누설전류 산포특성과 감소된 DIBL 현상을 관측함. 또한, 최소 트랜지스터 면적에서 0.65V 삼진 인버터 동작이 공정 산포내에서 가능함을 실측함.

③ 참여대학원생 특허, 기술이전, 창업 실적의 우수성

특허실적 (등록건만 작성)

(1) 실리콘 링 FET 어레이 능동 안테나 장치 (김경록, 류민우, 장이산, 안상효)

- 2개의 게이트에 의해 공진주파수 조절 및 광원의 분극 정보 획득을 가능케 함

(2) 테라헤르츠 파 검출을 위한 성능인자가 독립적인 일체형 전계효과 트랜지스터-안테나 융합소자 (일본) (김경록, 류민우, 장이산, PATELRAMESH, 안상효)

- 전계효과트랜지스터의 게이트를 안테나로 활용하여 테라헤르츠파를 검출 가능케 함

(3) 테라헤르츠 파 검출을 위한 성능인자가 독립적인 일체형 전계효과 트랜지스터-안테나 융합소자 (대한민국) (김경록, 류민우, 장이산, PATELRAMESH, 안상효)

- 전계효과트랜지스터의 게이트를 안테나로 활용하여 테라헤르츠파를 검출 가능케 함

(4) 전계효과 트랜지스터상의 메타표면 접합에 의한 능동안테나 장치 (김경록, 류민우, 장이산, 안상효)

- 버랙터 다이오드를 통해 옵티컬 밴드갭을 능동적으로 조정할 수 있음

(5) TRISTOR 소자 제조 방법 (김경록, 정재원, 최영은, 김우석)

- CFET 기반 고집적 저전력 삼진 인버터 및 제조방법을 통하여 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함

(6) 터너리 SRAM (TRITCELL™)- 8T T-SRAM (김경록, 정재원, 최영은)

- 기존 이진 8T SRAM과 같은 공정 및 면적을 가지면서 3진 메모리 셀 동작을 할 수 있는 삼진 SRAM 설계법 확보를 통하여 T-SRAM array/macro 설계 및 3진 정보 저장 및 읽기에 적합한 고성능/저전력의 새로운 주변 회로들을 제작 및 설계 IP 확보 가능하게 하였으며, 및 로직-인-메모리 향 신개념 기능성 3차원 메모리 아키텍처 연구로 확장시켰다는 점에서 우수성을 입증함

(7) TUNNEL FET 형태의 TERNARY CMOS 제조 방법 (김경록, 장지원, 정재원, 최영은, 김우석)

- 터널 전계효과트랜지스터 구조의 정전류 형성층 통하여 드레인과 기판 사이에 게이트 전압으로부터

- 독립적인 정전류를 형성하며, 기존 TFET 구조체와 같은 구조의 삼진 인버터 제작 방법 제안함으로써 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함
- (8) T-CMOS 기반의 3진 가중치 셀 회로 설계 방법 (김경록, 정재원, 최영은, 김우석, 김명)
- T-CMOS를 기반으로 하는 가중치 회로 설계를 통해, 고 에너지 효율 AI 연산 가속기 단일 셀로서의 우수성을 입증함
- (9) T-CMOS 기반의 TCAM 회로 설계 방법 (김경록, 정재원, 최영은, 김우석)
- 타 설계 기술은 3진 정보 저장을 위해 두개의 bitcell을 필요로하나, 우리는 bitcell과 동일면적의 단일 T-SRAM cell (TritCell™) 하나만 있어도 되며 기존 TCAM 개비 필요 소자 수 감소(16T-->10T) 및 Off 상태 수준의 전류로 저장 동작하므로 소모전력 대폭 절감하여 우수성을 입증함
- (10) 탄소나노튜브 기반의 3진수 논리회로 설계 방법 (김경록, 정재원, 최영은, 김우석, 전재현)
- CNTFET 기반 고집적 삼진 인버터 및 제조방법을 통하여 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함
- (11) 광 위상변조를 기반으로 한 광대역 파장판 소자 및 그 제조방법 (이종원, 정형주)
- 다중양자우물구조의 거대 전기광학현상 및 플라즈모닉 공진구조를 결합해 인가전압에 따른 국소 위상제어가 가능한 소자를 제안했고, 이를 통해 중적외선 영역의 광대역 파장판 소자로 활용할 수 있음을 제안함.
- (12) VCO 양자화기를 이용한 저전력 변조기 장치 (김성진, 박지호)
- 고정 전류가 없어 전력 소모가 매우 작은 VCO 양자화기를 이용하여 전류 신호를 디지털로 변환해주는 회로 제시
- (13) LOW POWER MODULATOR WITH VCO QUANTIZER (김성진, 박지호)
- 고정 전류가 없어 전력 소모가 매우 작은 VCO 양자화기를 이용하여 전류 신호를 디지털로 변환해주는 회로 제시
- (14) 신경세포 신호 측정을 위한 다중 전극 시스템 및 그의 동작 방법 (김성진, 차지형)
- 배양된 신경 세포로부터 나오는 작은 전기 신호를 time-division multiplexing 방식으로 측정할 수 있는 다중 전극 시스템 구조 및 동작 원리로 적은 수의 리드아웃 회로로 많은 수의 전극으로부터 신경 세포 신호를 읽어낼 수 있는 장점이 있음

4. 신진연구인력 현황 및 실적

(1) 신진 연구 인력 확보
- 우수 신진연구인력 확보 제도 구축하여 박사 후 연구원 중에서 신진 연구 인력을 채용할 때는 참여 교수별로 추천을 받은 후 연구 실적이 우수한 자를 선발함. 추천된 대상자는 운영위원회의 심사와정을 거쳐 채용함. 연구교수는 울산과학기술원 학칙과 인사규정, BK21사업 과학기술분야 관리·운영지침에 따라 선발하며, 사업단 운영위원회의 심의, 학과 인사위원회의 승인을 거쳐 울산과학기술원 교무위원회의 승인을 받은 후 총장이 임명하면 채용이 확정됨.
(2) 신진연구인력의 연구 활동 활성화를 위한 제도적 장치
- 연구에 전념 할 수 있도록 PC와 사무가구 일체를 지원, 최적의 환경을 제공하였으며, 연구원 아파트에 입주 할 수 있도록 지원하여 안정적인 정착환경을 마련함.
- 국내외 유수의 대학, 연구소와의 협동 연구를 독려하여 최고 수준의 국제적 연구 역량을 갖출 수 있는 기회를 제공.
(3) 대학원 차원의 혁신 지표와의 연계성
- 당초 계획한 '수월성 연구 추진 지향'에 걸맞게 원천기술 연구를 장려함. 당해년도 연구결과는 그 우수성을 입증받아 국내 최대 반도체 분야 학술대회에서 분과 우수 논문상을 수상하는데 기여함. 뿐만 아니라 특허 출원 26건(국내 22건, 미국 4건), 등록 14건(국내 9건, 해외 5건)의 성과를 창출하였으며, 각각의 특허들은 모두 매우 높은 신규성, 진보성을 지닌것으로 평가됨.
- 상기 특허들은 교내 창업기업 주식회사 터널 (대표 : 김경록 교수)의 핵심 IP로서 엄청난 가치를 인정받았으며, 이를 통해 신진연구인력이 원천 기술 기반으로 가치 창출이 가능함을 간접적으로 경험하는 값진 기회가 되어, 기술 사업화 센터의 도움과 함께 독자적 기업 설립에 대한 동기 부여함.
(4) 신진연구인력의 확보 및 지원 계획
- 신진연구인력으로 소자부터 회로레벨까지 아우르는 융복합 연구 진행을 위해 김경록 교수님 연구실 안상호 박사와 김성진 교수님 연구실 박지호 박사를 교수님들의 추천을 받아 운영위원회의 심사과정을 거쳐 2024년 3월 채용 예정임.
- 신진연구인력 (박사 후 연구원)에게 선정평가 당시 계획한 최대 급여 액수 (350만 원/월) 보다 높은 급여를 보장함으로써 최고 수준의 급여대우를 이행하고 연구활동을 활성화 함. 당해년도의 선례를 통해 다수의 박사 후 연구원들에게 본 제도를 통한 채용 의식을 고취하여 우수한 연구인력 유치를 할 수 있는 환경을 구축함.

5. 참여교수의 교육역량 대표실적

연번	참여교수명	연구자등록번호	세부전공분야	대학원 교육관련 대표실적물	DOI번호/SBN/인터넷 주소 등
	참여교수의 교육관련 대표실적의 우수성				
1	정지훈		회로	전력시스템	없음
	전기 전력 시스템의 기초를 소개하며 발전, 송전 및 운전 분석을 다룸. 삼상 전력 분석, 송전선 모델링, 배전 시스템, 전력 흐름 분석 및 전력 그리드 안정성이 포함됨. 최근에 나타난 재생 에너지 및 분산 자원과 같은 개발의 영향에 대해서도 논의함.				
2	김경록		반도체소자/회로	전자소자실험	없음

	<p>지능형 반도체에서 핵심적인 CMOS 소자 및 회로 집적기술을 실제 UNIST UCRF 나노랩 클린룸에서 실험/실습할 수 있는 실험교과목을 개발하고 이를 전기 및 전자공학과 대학원 과정에 개설하였음. 해당 교과목에는 산화, 확산, 사진, 이온주입, 증착/식각 공정 등 기본 단위공정부터 시작하여 저항, 다이오드, 트랜지스터 등 집적할 수 있는 CMOS 전 공정을 학생들이 실제로 실험/실습해 보고, 공정 전 시뮬레이션 실험을 수행하여 공정 후 측정과의 비교를 통해 이론과 실재를 모두 체득하게 할 수 있으며, 이를 기반으로 최적의 CMOS 집적공정 설계를 위한 일종의 Best Performance Design Competition 성격의 기말 Term Project를 수행, 학생들에게 실재를 고려한 CMOS 집적공정에 대한 이해 및 소자-회로 동작원리에 대한 융복합적 이해도를 높이는 대표적인 Project-Based Learning (PBL) 교과목임.</p>			
3	윤성환	소프트웨어	통신, 제어 및 신호처리 고급토픽 I (메타 및 다중 작업 학습)	없음
	<p>다양한 작업을 학습하기 위한 머신 러닝 알고리즘과 기본 이론에 대해 학습함. 간단한 전이 학습 알고리즘부터 최신의 메타 러닝 프레임워크에 이르기까지, 기계가 다양한 작업에 강력한 일반화 능력을 구축할 수 있도록 하는 최첨단 학습 기술을 다룰 수 있음. 실용적인 측면에서는 메타 및 멀티태스크 학습 개념을 기반으로 한 다양한 도메인 특화 딥 러닝 아키텍처를 연구함. 컴퓨터 비전, 강화 학습, 연합 학습 등에 메타 및 멀티태스크 학습 기법을 적용하는 최근 연구들을 탐색함.</p>			
4	양승준	신호처리	영상처리	없음
	<p>연속 및 디지털 이미지의 수학적 표현, 기본 코딩 방식 및 형식, 이미지 개선, 이미지 손상 및 복원 모델, 분할, 및 패턴 인식에 대한 기본 개념을 소개함.</p>			
5	정지훈	회로	고급전력전자공학	없음
	<p>최신 전력 전자 기술에 대해 소개하고 토론함. 주요 주제로는 새로운 DC-DC 컨버터의 토폴로지, 공진 컨버터, 양방향 컨버터 및 PFC(전력 요소 보정)가 포함됨. 또한 전력 전자의 새로운 제어 방식 및 스마트 그리드, 재생 에너지, 전기 자동차, 그리고 DC 분배/전송과 같은 핫 애플리케이션에 대한 내용을 다루는 교과목임.</p>			
6	김명수	소재-소자 물리	고급 반도체소자 공학	없음
	<p>반도체 소자의 동작을 결정하는 poisson's equation, continuity equations, carrier transport equations과 양자역학적 현상들에 관련된 다양한 수식들과 수식들에 대해 학습한다. 또한 실리콘 반도체 소자의 발전 과정에서 기술 혁신들의 내용에 대해 파악하고, 현재 문제점들의 해결방안 및 차세대 반도체 소자의 구현에 필요한 기술적 난제들의 해결방안을 모색함.</p>			
7	이규호	회로	Advanced Digital IC Design AI Accelerator Architecture	없음
	<p>인공지능 SoC 설계 기법에 대해 배운다. CMOS 공정을 활용한 Digital Integrated Circuit 제작 기법과 더불어 Artificial Intelligence System을 위한 System-on-Chip과 컴퓨터 구조에 관하여 깊이있게 탐색한다. 기존의 인공지능 System-on-Chip의 history를 기반으로 각 시스템의 문제점을 검토하고, 이를 해결하기 위한 과정, 아이디어 및 회로 설계 기법에 대해 심층 수업을 하여 인공지능 시스템 설계를 위한 난제들의 해결방안을 모색함.</p>			
8	이종원	소재-소자 물리	화합물 반도체 소자	없음

<p>현대 광전자 및 나노전자소자의 핵심 물질인 III-V 또는 II-VI 화합물 반도체의 기본 특성 및 활용에 대해 심도있는 학습을 진행함. 화합물 반도체의 direct bandgap structure 구성원리를 Zinc Blend 구조 및 tight-binding, k.p 이론을 통해 계산하며 1D, 2D, 3D 구조에 따른 mobility 특성을 학습함. 화합물 반도체 기반의 헤테로 구조 및 이를 통한 HEMT 소자의 원리에 대해 학습하며, 광소자 응용에서는 헤테로 구조를 기반으로한 photodetector, LED, Laser 의 기본원리를 심도있게 학습함.</p>					

6. 교육의 국제화 전략

① 교육 프로그램의 국제화 현황 및 계획

<ul style="list-style-type: none"> - 2024년 3월 중 국제적으로 저명한 스탠퍼드 Philip Wong 교수를 초빙하여 학회 진행 및 세미나를 진행할 예정이며, 학생들의 공동지도에 적극적으로 해외석학을 활용함으로써 교과과정의 다변화 및 연구 분야 확장에 많은 노력을 가할 예정임. - 100% 영어 공용화 캠퍼스 기반 교육프로그램의 국제화: 당초 계획대로 진행중 - UNIST 국제협력센터 활용 계획: 우수 외국인 학생의 한국 Visa 발급, 입국 및 정착등의 부분에 국제협력센터 활용 - 우수 외국인 학생 유치 계획: 각 분야별로 우수한 외국인 학생을 유치하고 있으며, 2024년에는 더욱 우수한 학생들을 선발할 수 있을 것으로 기대.

② 참여대학원생 국제공동연구 현황과 계획

<p>(1) 대학원생의 국제교류 (장기연수) - University of California, San Diego, US와 공동 연구를 통한 생체 신호 모니터링용 IC 개발, 구체적으로는 뇌 이미지를 위한 fMRI, NIRS용 IC를 개발하는 것으로 BK 참여 대학원생인 박용재 학생이 2022.08.01 ~ 2023.07.31. 기간동안 장기연수 진행함. 본 과제에서 추구하는 뇌 모방 시스템 제작에 큰 도움을 줄 것으로 기대함.</p> <p>(2) 대학원생의 국제교류 (단기연수) - 벨기에 IMEC 연구소와 공동 연구를 통한 Low dark current를 가지는 organic photodiode based Si-ROIC Image sensor design and analysis 개발함. 김성진 교수님 연구실의 BK 참여 대학원생인 강주빈 학생이 단기 연수 진행하여 그 결과 high impact 저널인 ACS Applied Materials & Interfaces에 논문을 게재하는 성과가 있었음.</p>

□ 연구역량 대표 우수성과

■ 논문실적

- (1) 정지훈 교수 : 일반적인 유도 가열 (IH) 응용에 대한 다이오드 정류기의 낮은 전력 요인 성능, 낮은 효율성 및 출력 전력 제한을 개선하기 위해 부스트 파워 팩터 보정 (PFC) 회로가 도입함. 많은 연구들이 부스트 PFC의 효율성만을 고려해왔지만 전체 IH 시스템의 효율성에 중점을 둔 알고리즘이 제안되었음. 이 알고리즘을 통해 공진 네트워크를 최대 전압 이득 지점에서 작동시켜 시리즈 공진 인버터 (SRI)의 효율성을 향상시키며, 낮은 순환 전류, 최소 스위칭 주파수 및 제로 전압 스위칭 기능을 갖춘. 제안된 알고리즘은 부스트 PFC의 최소 출력 전압을 유도하여 스위칭 손실과 총 고조파 왜곡을 감소시킴. 제안된 알고리즘의 타당성은 부스트 PFC 및 디지털 신호 프로세서로 제어되는 IH-SRI를 포함하는 2.4-kW 프로토타입 IH 시스템을 사용하여 실험적으로 검증함. 본 연구결과는 IEEE Transactions on Industrial Electronics 등 3편의 논문에 게재됨.
- (2) 김성진 교수 : 양극성 증폭 접합 트랜지스터(BJT) 기반의 CMOS 온도-주파수 변환기(TFC)를 제시함. 온도 정확도를 향상시키기 위해 비교기의 오프셋 및 통합 커패시터를 재설정할 때 발생하는 정렬 시간 오류를 제거하기 위해 커패시터 뒤집기 기술을 도입함. 또한 제안된 뒤집기 기술을 통해 음의 CTAT가 적용될 때 NMOS 스위치에 부스트트랩된 트리플 웰 구조를 구현하여 누설 전류를 억제하고 기생하는 BJT를 방지함. 0.11 μm CMOS 공정에서 제작된 프로토타입은 3.1 μW 의 전력을 소비하며 0.025mm²의 활성 영역을 차지함. 이 면적 및 에너지 효율적인 TFC는 통합 칩 내부의 온도를 모니터링하는 데 적용 가능함. 본 연구결과는 회로 분야 최우수 저널인 IEEE Journal of Solid-State Circuits에 게재됨.
- (3) 김성진 교수 : 델타-강도 사원 검색(DIQS) 기술을 기반으로 하는 인픽셀 히스토그램 타임-투-디지털 컨버터(hTDC)를 특징으로 하는 플래시 라이트 검출 및 거리 측정(LiDAR) 센서를 제안함. 제안된 12비트 DIQS hTDC는 6비트의 그로시 hTDC와 1비트의 여분을 갖춘 7비트의 파인 hTDC로 구성된 두 단계 변환기이며, DIQS hTDC는 그로시 모드의 세 하위 프레임과 파인 모드의 단일 하위 프레임에서 깊이 맵을 합성하여 GHz의 클럭 주파수 없이도 100피코초의 해상도를 달성함. DIQS는 현재 단계의 시간 범위를 네 구간으로 나누고 각 구간의 이벤트 수를 비교하여 대상 객체의 위치를 찾는 작업을 반복하며, 바이너리 서치 방법과 유사하지만 운영 속도를 두 배로 높임. DIQS hTDC의 고유한 타임 게이팅 및 차동 신호화는 공통 모드 노이즈를 효과적으로 억제하여 30klux 배경광에서 9m 범위에서 30프레임/초의 실시간 깊이 이미지 획득 가능한 기술임. 본 연구결과는 회로 분야 최우수 저널인 IEEE Journal of Solid-State Circuits에 게재됨.
- (4) 신세운 교수 : 휴대용 방사선 도시미터의 복잡성을 줄이기 위해, 휴대용 방사선 도시미터용으로 파워 및 하드웨어 효율적인 방사선 감지 시스템 IC가 제안됨. 방사선 감지기로 사용되는 실리콘 광전자 곱셈관 (SiPM)의 전류값은 SiPM을 바이어스하기 위한 전압을 규제하는 과정에서 부스트 컨버터의 제어 정보에서 감지됨. 이 임베디드 감지 기능 덕분에 별도의 센서 인터페이스 회로를 구현하고 운영하기 위한 추가 하드웨어 및 전력 소비가 필요하지 않으면서 충분한 방사선 감지 성능을 제공함. 구현된 방사선 감지 시스템 IC는 1kHz 신호 대역폭에서 0.217 μA rms 입력에 대한 잡음 성능을 달성하며 최대 허용 선형 입력 전류 범위는 10mA임. 또한 제안된 DC-DC 부스트 컨버터는 리튬이온 배터리에서 SiPM을 구동할 때 효율이 72%인 충분히 높은 전압(약 27V)을 생성할 수 있음. 방사능 검사 소스(137Cs)와 함께 수행한 조사 테스트는 높은 에너지 방사성 입자가 존재할 때도 바이어스 전압이 잘 규제되는 것을 보여줌. 본 연구를 통해 IEEE TPE 에 논문을 게재

재함.

- (5) 이종원 교수 : 비선형 주파수 혼합은 기존 기술로는 접근하기 어려운 주파수 범위에서 새로운 전자 기원을 만들기 위한 대안적인 방법이며, 펌프 주파수 및 다중 고조파 주파수에 대한 메타표면 기반의 공간 필터를 제안하고 실험적으로 시연함. 일차원 경사 위상 어레이를 갖도록 설계된 메타표면은 세 번째 및 다섯 번째 고조파 주파수 (15 및 25 GHz)에서 서로 다른 빔 스티어링 각도로 교차 편광 반사파를 생성하며 기본 주파수 5 GHz에서는 금속 거울로 작동함. 이 연구는 비선형 주파수 혼합을 기반으로 하는 광대역 다중 주파수 원본의 동시 사용을 가능케 하는 새로운 방법을 제안함. 본 연구는 광학 분야의 우수 논문인 Nanophotonics에 게재됨.

■ 특허실적 (등록건만 작성)

- (1) 특허명 : 실리콘 링 FET 어레이 능동 안테나 장치, 등록국가 : 일본, 등록번호 : 7244156, 등록일 : 23.03.13
- 2개의 게이트에 의해 공진주파수 조절 및 광원의 분극 정보 획득을 가능케 함
- (2) 특허명 : 테라헤르츠 파 검출을 위한 성능인자가 독립적인 일체형 전계효과 트랜지스터-안테나 융합소자, 등록국가 : 일본, 등록번호 : 7244139, 등록일 : 23.03.13
- 전계효과트랜지스터의 게이트를 안테나로 활용하여 테라헤르츠파를 검출 가능케 함
- (3) 특허명 : 테라헤르츠 파 검출을 위한 성능인자가 독립적인 일체형 전계효과 트랜지스터-안테나 융합소자, 등록국가 : 대한민국, 등록번호 : 10-2505015, 등록일 : 23.02.24
- 전계효과트랜지스터의 게이트를 안테나로 활용하여 테라헤르츠파를 검출 가능케 함
- (4) 특허명 : 전계효과 트랜지스터상의 메타표면 접합에 의한 능동안테나 장치, 등록국가 : 대한민국, 등록번호 : 10-2543397, 등록일 : 23.06.09
- 버랙터 다이오드를 통해 옵티컬 밴드갭을 능동적으로 조정할 수 있음
- (5) 특허명 : TRISTOR 소자 제조 방법, 등록국가 : 일본, 등록번호 : 7335376, 등록일 : 23.08.21
- CFET 기반 고집적 저전력 삼진 인버터 및 제조방법을 통하여 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함
- (6) 특허명 : 터너리 SRAM (TRITCELLTM)- 8T T-SRAM, 등록국가 : 미국, 등록번호 : 11727988, 등록일 : 23.08.15
- 기존 이진 8T SRAM과 같은 공정 및 면적을 가지면서 3진 메모리 셀 동작을 할 수 있는 삼진 SRAM 설계법 확보를 통하여 T-SRAM array/macro 설계 및 3진 정보 저장 및 읽기에 적합한 고성능/저전력의 새로운 주변 회로들을 제작 및 설계 IP 확보 가능하게 하였으며, 및 로직-인-메모리 향 신개념 기능성 3차원 메모리 아키텍처 연구로 확장시켰다는 점에서 우수성을 입증함
- (7) 특허명 : TUNNEL FET 형태의 TERNARY CMOS 제조 방법, 등록국가 : 대한민국, 등록번호 : 10-2528471, 등록일 : 23.02.24
- 터널 전계효과트랜지스터 구조의 정전류 형성층 통하여 드레인과 기판 사이에 게이트 전압으로부터 독립적인 정전류를 형성하며, 기존 TFET 구조체와 같은 구조의 삼진 인버터 제작 방법 제안함으로써 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함
- (8) 특허명 : T-CMOS 기반의 3진 가중치 셀 회로 설계 방법, 등록국가 : 대한민국, 등록번호 : 10-2567030, 등록일 : 23.08.09
- T-CMOS를 기반으로 하는 가중치 회로 설계를 통해, 고 에너지 효율 AI 연산 가속기 단일 셀로서의 우수성을 입증함
- (9) 특허명 : T-CMOS 기반의 TCAM 회로 설계 방법, 등록국가 : 대한민국, 등록번호 : 10-2497837, 등록일 : 23.02.03

- 타 설계 기술은 3진 정보 저장을 위해 두개의 bitcell을 필요로하나, 우리는 bitcell과 동일면적의 단일 T-SRAM cell (TritCell™) 하나만 있어도 되며 기존 TCAM 개비 필요 소자 수 감소 (16T-->10T) 및 Off 상태 수준의 전류로 저장 동작하므로 소모전력 대폭 절감하여 우수성을 입증함
- (10) 특허명 : 탄소나노튜브 기반의 3진수 논리회로 설계 방법, 등록국가 : 대한민국, 등록번호 : 10-2520629, 등록일 : 23.04.06
- CNTFET 기반 고집적 삼진 인버터 및 제조방법을 통하여 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함
- (11) 특허명 : 광 위상변조를 기반으로 한 광대역 파장판 소자 및 그 제조방법, 등록국가 : 대한민국, 등록번호 : 10-2519188, 등록일 : 23.04.06
- 다중양자우물구조의 거대 전기광학현상 및 플라즈모닉 공진구조를 결합해 인가전압에 따른 국소 위상제어가 가능한 소자를 제안했고, 이를 통해 중적외선 영역의 광대역 파장판 소자로 활용할 수 있음을 제안함.
- (12) 특허명 : VCO 양자화기를 이용한 저전력 변조기 장치, 등록국가 : 대한민국, 등록번호 : 10-2561753, 등록일 : 23.07.26
- 고정 전류가 없어 전력 소모가 매우 작은 VCO 양자화기를 이용하여 전류 신호를 디지털로 변환해주는 회로 제시
- (13) 특허명 : LOW POWER MODULATOR WITH VCO QUANTIZER, 등록국가 : 미국, 등록번호 : 11742871, 등록일 : 23.08.29
- 고정 전류가 없어 전력 소모가 매우 작은 VCO 양자화기를 이용하여 전류 신호를 디지털로 변환해주는 회로 제시
- (14) 특허명 : 신경세포 신호 측정을 위한 다중 전극 시스템 및 그의 동작 방법, 등록국가 : 대한민국, 등록번호 : 10-2565004, 등록일 : 23.08.03
- 배양된 신경 세포로부터 나오는 작은 전기 신호를 time-division multiplexing 방식으로 측정할 수 있는 다중 전극 시스템 구조 및 동작 원리로 적은 수의 리드아웃 회로로 많은 수의 전극으로부터 신경 세포 신호를 읽어낼 수 있는 장점이 있음

1. 참여교수 연구역량

1.1 중앙정부 및 해외기관 연구비 수주 실적

<표 3-1> 최근 1년간(2022.9.1~2023.8.31.) 이공계열 참여교수 1인당 중앙정부 및 해외기관 연구비 수주 실적

항 목	수주액(천원)		
	3년간(2017.1.1.-2019.12.31.) 실적 (선정평가 보고서 작성내용)	최근 1년간(2022.9.1.~2023.8.31.) 실적	비고
중앙 정부 연구비 수주 총 입금액	7,291,245.125	4,258,511,788	
해외기관(산업체 제외) 연구비 수주 총 (환산)입금액	0	0	
이공계열 참여교수 수	13	13	
1인당 총 연구비 수주액	560,865.0096	327,577,830	

1.2 연구업적물

① 참여교수 연구업적물의 우수성

(1) 연구실적의 질적 우수성

- 2022년 9월부터 2023년 8월까지 1년의 연구 기간 동안 IEEE JSSC, IEEE ISSCC, IEEE/CVF CVPR, DAC, AAAI 등 각 연구 분야에서 국제적으로 인정받는 우수한 저널과 학술대회를 포함하여 52편의 학술지 및 학술대회 논문을 게재하고 발표하였음.
- SCI(E) 저널만 고려할 때 환산논문 편수는 10편이고 모든 논문의 환산보정 IF 총합은 0.955으로 계산됨. 따라서 환산논문 1편당 환산보정 IF는 0.955로 본 교육연구단이 목표로 하였던 0.647를 크게 뛰어넘는 결과를 달성하였음.
- 본 교육연구단이 추구하고 있는 연구 목표인 HW와 SW의 융복합 연구를 통한 새로운 연구 분야 선도를 위해 소자부터 회로설계, 시스템, 소프트웨어까지 전계층에 걸쳐 다양한 차세대 지능형 반도체 기술을 개발하고 holistic scheme 역량을 향상시켰으며 연구 결과들을 IF가 높은 저널에 게재함으로써 우수성을 입증하였음.
- 대표적으로 신소자 연구 결과를 Device Research Conference (DRC 2023)에서 발표하였고, 아날로그 회로 연구 결과를 IEEE ISSCC, IEEE Solid-State Circuits Letters, IEEE Journal of Solid-State Circuits, 및 IEEE Transactions on Biomedical Circuits and Systems 에 발표 및 게재하였으며 시스템 연구 결과를 IEEE/CVF CVPR, AAAI, IEEE Trans. Ind. Electron 및 Journal of Power Electronics에 발표 및 게재하였으며 소프트웨어 연구 결과를 Proc. ECCV에서 발표함.

(2) 세부 연구 분야 별 연구실적

가) 소재/소자 분야 연구실적

- 비선형 주파수 혼합은 기존 기술로는 접근하기 어려운 주파수 범위에서 새로운 전자기원을 만들기 위한 대안적인 방법이며, 펌프 주파수 및 다중 고조파 주파수에 대한 메타표면 기반의 공간 필터를 제안하고 실험적으로 시연함. 일차원 경사 위상 어레이를 갖도록 설계된 메타표면은 세 번째 및 다섯 번째 고조파 주파수 (15 및 25 GHz)에서 서로 다른 빔 스티어링 각도로 교차 편광 반사파를 생성하며 기본 주파수 5 GHz에서는 금속 거울로 작동함. 이 연구는 비선형 주파수 혼합을 기반으로 하는 광대역 다

중 주파수 원본의 동시 사용을 가능케 하는 새로운 방법을 제안함. 본 연구는 광학 분야의 우수 논문인 Nanophotonics에 게재됨.

- T-CMOS 기반 3진 SRAM cell 동작을 실측 및 이를 SPICE compact model 로 구현하여 3진 SRAM의 특성 분석함. 이를 통해 연구된 저전력 SRAM 메모리는 웨어러블, 모바일, 엣지 디바이스에 사용되는 always-on application에 사용될 수 있음. 본 연구는 소자 분야의 우수 학회인 Device Research Conference (DRC 2023)에서 발표됨.
- 300-mm wafer 수준의 실험을 통해 30nm 수준의 게이트 길이에서도 기존 이진 트랜지스터 대비 더 안정적인 누설전류 산포특성과 감소된 DIBL 현상을 관측함. 또한, 최소 트랜지스터 면적에서 0.65V 삼진 인버터 동작이 공정 산포내에서 가능함을 실측함. 본 연구는 소자 분야의 우수 학회인 Device Research Conference (DRC 2023)에서 발표됨.

나) 회로설계 분야 연구실적

- 일반적인 유도 가열 (IH) 응용에 대한 다이오드 정류기의 낮은 전력 요인 성능, 낮은 효율성 및 출력 전력 제한을 개선하기 위해 부스트 파워 팩터 보정 (PFC) 회로가 도입함. 많은 연구들이 부스트 PFC의 효율성만을 고려해왔지만 전체 IH 시스템의 효율성에 중점을 둔 알고리즘이 제안되었음. 이 알고리즘을 통해 공진 네트워크를 최대 전압 이득 지점에서 작동시켜 시리즈 공진 인버터 (SRI)의 효율성을 향상시키며, 낮은 순환 전류, 최소 스위칭 주파수 및 제로 전압 스위칭 기능을 갖춘. 제안된 알고리즘은 부스트 PFC의 최소 출력 전압을 유도하여 스위칭 손실과 총 고조파 왜곡을 감소시킴. 제안된 알고리즘의 타당성은 부스트 PFC 및 디지털 신호 프로세서로 제어되는 IH-SRI를 포함하는 2.4-kW 프로토타입 IH 시스템을 사용하여 실험적으로 검증함. 본 연구결과는 IEEE Transactions on Industrial Electronics 등 3편의 논문에 게재됨.
- 양극성 증폭 접합 트랜지스터(BJT) 기반의 CMOS 온도-주파수 변환기(TFC)를 제시함. 온도 정확도를 향상시키기 위해 비교기의 오프셋 및 통합 커패시터를 재설정할 때 발생하는 정렬 시간 오류를 제거하기 위해 커패시터 뒤집기 기술을 도입함. 또한 제안된 뒤집기 기술을 통해 음의 CTAT가 적용될 때 NMOS 스위치에 부트스트랩된 트리플 웰 구조를 구현하여 누설 전류를 억제하고 기생하는 BJT를 방지함. $0.11\mu\text{m}$ CMOS 공정에서 제작된 프로토타입은 $3.1\mu\text{W}$ 의 전력을 소비하며 0.025mm^2 의 활성 영역을 차지함. 이 면적 및 에너지 효율적인 TFC는 통합 칩 내부의 온도를 모니터링하는 데 적용 가능함. 본 연구결과는 회로 분야 최우수 저널인 IEEE Journal of Solid-State Circuits에 게재됨.
- 델타-강도 사원 검색(DIQS) 기술을 기반으로 하는 인픽셀 히스토그램 타임-투-디지털 컨버터(hTDC)를 특징으로 하는 플래시 라이트 검출 및 거리 측정(LiDAR) 센서를 제안함. 제안된 12비트 DIQS hTDC는 6비트의 그로시 hTDC와 1비트의 여분을 갖춘 7비트의 파인 hTDC로 구성된 두 단계 변환기이며, DIQS hTDC는 그로시 모드의 세 하위 프레임과 파인 모드의 단일 하위 프레임에서 깊이 맵을 합성하여 GHz의 클럭 주파수 없이도 100피코초의 해상도를 달성함. DIQS는 현재 단계의 시간 범위를 네 구간으로 나누고 각 구간의 이벤트 수를 비교하여 대상 객체의 위치를 찾는 작업을 반복하며, 바이너리 서치 방법과 유사하지만 운영 속도를 두 배로 높임. DIQS hTDC의 고유한 타임 게이팅 및 차동 신호화는 공통 모드 노이즈를 효과적으로 억제하여 30klux 배경광에서 9m 범위에서 30프레임/초의 실시간 깊이 이미지 획득 가능한 기술임. 본 연구결과는 회로 분야 최우수 저널인 IEEE Journal of Solid-State Circuits에 게재됨.
- 기존 모바일 기기에 쓰이는 전압변환장치인 컨버터의 구조는 매우 간단해 에너지 효율과 처리속도를 높이기 힘들었음. 제안된 반도체 회로는 전혀 다른 구조를 제시하면서 안정성을 높이는 방식으로 배터리의 전압을 효과적으로 전환해 에너지 효율은 높이고 처리 속도는 높임. 본 연구결과는 회로 분야 최우수 학회인 IEEE ISSCC에서 발표됨.

- 압력을 통해 얻은 교류 전류를 전달하는 과정을 규칙적으로 등분해 에너지 손실을 줄이는 반도체 회로설계를 선보임. 이 덕분에 성능이 낮고 작은 소자를 사용해도 에너지 추출량을 증가할 수 있음. 상용화된 압전 에너지 하베스팅 칩에 비해 10배 이상 작은 부피로 에너지 추출량은 11.7배 향상시켜 전력과 크기, 가격 경쟁력을 모두 높인 반도체 회로 제작을 함. 본 연구결과는 회로 분야 최우수 학회인 IEEE ISSCC에서 발표됨.

다) 시스템 분야 연구실적

- 이 연구는 벡터 양자화 변이 오토인코더를 기반으로 한 새로운 복원 방법이 제안됨. 그림과 노이즈의 잠재 공간 표현을 학습하며, 이를 사용하여 소음이 섞인 그림을 정리된 그림으로 매핑하고 데이터 확장을 위해 진짜 소음이 있는 그림을 생성함. 제안된 방법은 문화재청에 보관된 그림에 적용됨. 복원된 그림은 상당한 품질 향상을 보여주며 정보에 대한 더 정확한 해석을 가능하게 함. 시스템 분야 우수학회인 Proceedings of the IEEE/CVF Conference on Computer Vision and Pattern Recognition (CVPR) 에서 발표됨.
- 본 논문에서는 NTT-PIM을 제안함. 셀 어레이의 수정 없이 매우 제한적인 영역 예산과 같은 원칙을 기반으로 하지만, 애플리케이션의 특성에 최적화된 기능으로 NTT와 같이 매우 복잡한 응용 프로그램에 대한 최첨단 성능을 나타냄. 실험 결과는 NTT-PIM이 이전의 최고의 PIM 기반 NTT 가속기보다 뛰어난 런타임 성능을 보여줄 수 있으며, 면적과 전력 부담이 거의 없다는 것을 보여줌. 본 연구 결과는 시스템 분야 우수 학회인 Proc. of the 60th Annual ACM/IEEE Design Automation Conference (DAC)에서 발표됨.

라) 소프트웨어 분야 연구실적

- 기존의 반사 제거 방법은 주로 흐린 반사 아티팩트를 제거하는 데 중점을 두고 있어 심한 반사 아티팩트와는 작동하지 않는 경우가 많음. 그러나 많은 경우에 실제 반사 아티팩트는 충분히 날카롭고 강력하여 심지어 인간도 전송된 선과 반사된 선을 완전히 구별할 수 없음. 본 논문에서는 360도 이미지를 사용하여 이러한 어려운 반사 아티팩트를 제거하고자 함. 지도 학습에 대한 짝지어진 데이터 수집 부담과 서로 다른 데이터셋 간의 도메인 갭을 피하기 위해 제로샷 러닝 방법을 채택함. 먼저 반사 기하학을 기반으로 360도 이미지에서 반사된 선의 참조 이미지를 찾아 네트워크를 안내하여 반사 이미지의 충실한 색상을 복원함. 어려운 반사 아티팩트를 보여주는 30개의 테스트 360도 이미지를 수집하고 제안된 방법이 기존의 최첨단 방법보다 360도 이미지에서 더 나은 성능을 보여준다는 것을 시연함. 본 연구 결과는 소프트웨어 분야 우수 학회인 Proc. ECCV에서 발표됨.

② 연구의 수월성을 대표하는 연구업적물 (최근 1년(2022.9.1.~2023.8.31.))

연번	교수명	연구자 등록번호	이공/인 문사회 계열	전공분야	실적 구분	대표연구업적물 상세내용
				세부 전공분야		
대표연구업적물의 적합성과 우수성						
1			이공계열	전기전자	저널 논문	①저자명: Heo, Kyung-Wook, Juil Jin, and Jee-Hoon Jung ②논문제목: Maximum Voltage Gain Tracking Algorithm for High-Efficiency of Two-Stage Induction Heating Systems Using Resonant Impedance Estimation ③학술지명: IEEE Transactions on Industrial Electronics ④권(호), 페이지: 70(8), 7934-7943 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연월: 2022.08 ⑦DOI번호(해당시):10.1109/TIE.2022.3225853
				전력전자		
높은 효율을 위한 최고전압 추정 알고리즘						
2			이공계열	전기전자	저널 논문	①저자명: Bempah, Kwabena Opoku, Kyung-Wook Heo, and Jee-Hoon Jung ②논문제목: Power flow decoupling method of triple-active-bridge converter for islanding mode operation in DC microgrid systems ③학술지명: Journal of Power Electronics ④권(호), 페이지: 23(1), 58-67 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연월: 2022.10 ⑦DOI번호(해당시): https://doi.org/10.1007/s43236-022-00528-5
				전력전자		
제어를 통한 TAB를 디커플링 알고리즘						
3			이공계열	전기전자	저널 논문	①저자명: 김현지, 허경욱, and 정지훈 ②논문제목: 유도 가열 시스템의 실시간 임피던스 계측을 통한 용기의 온도 추정 기법 ③학술지명: 전기학회논문지 ④권(호), 페이지: 71(9), 1230-1236 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연월: 2022.09 ⑦DOI번호(해당시):/doi.org/10.5370/KIEE.2022.71.9.1230
				전력전자		
외부 센서 없이 IH 온도 측정을 통해 가격 절감						
4			이공계열	전기전자	저널 논문	①저자명: Park, J. H., Hwang, J. H., Shin, C., & Kim, S. J. ②논문제목: A BJT-Based Temperature-to-Frequency Converter With $\pm 1^\circ\text{C}$ (3%) Inaccuracy From -40°C to 140°C for On-Chip Thermal Monitoring
				회로설계		

						③학술지명: IEEE Journal of Solid-State Circuits ④권(호), 페이지: 57(10), 2909-2918 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연월: 2022.10 ⑦DOI번호(해당시):10.1109/JSSC.2022.3182708
오실레이터 기반 초소형 저전력 온도 센서						
5			이공계열	전기전자	저널 논문	①저자명: Park, S., Kim, B., Han, S. H., Cho, J. H., Chun, J. H., Choi, J., & Kim, S. J ②논문제목: An 80×60 Flash LiDAR Sensor With In-Pixel Delta-Intensity Quaternary Search Histogramming TDC ③학술지명: IEEE Journal of Solid-State Circuits ④권(호), 페이지: 57(11), 3200-3211 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연월: 2022.09 ⑦DOI번호(해당시):10.1109/JSSC.2022.3202247
				회로설계		
Quaternary 서칭 구조를 가지는 Flash 라이다 센서						
6			이공계열	전기전자	저널 논문	①저자명: Cha, J. H., Park, J. H., Park, Y., Shin, H., Hwang, K. S., Cho, I. J., & Kim, S. J ②논문제목: A CMOS Microelectrode Array System with Reconfigurable Sub-Array Multiplexing Architecture Integrating 24,320 Electrodes and 380 Readout Channels ③학술지명: IEEE Transactions on Biomedical Circuits and Systems ④권(호), 페이지: 16(6), 1044-1056 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연월: 2022.12 ⑦DOI번호(해당시):10.1109/TBCAS.2022.3211275
				회로설계		
재구성 가능한 sub-array multiplexing 구조 기반 microelectrode array 회로						
7			이공계열	전기전자	저널 논문	①저자명: Kang, J., Park, Y., Hwang, J. H., Hong, K., Son, I., Chun, J. H., ... & Kim, S. J ②논문제목: An Indirect Time-of-Flight Sensor With Tetra-Pixel Architecture Calibrating Tap Mismatch in a Single Frame ③학술지명: IEEE Solid-State Circuits Letters ④권(호), 페이지: 5, 284-287 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연월: 2022.11 ⑦DOI번호(해당시): 10.1109/LSSC.2022.3225722
				회로설계		
픽셀 내 Tap 불균일도를 단일 프레임에서 보정하는 Tetra 픽셀 구조 iToF 센서						
8			이공계열	전기전자	저널 논문	①저자명: Park, J. H., Cha, J. H., Park, Y., & Kim, S. J

				회로설계		②논문제목: A VCO-Based 2nd Order 2- Σ Modulator for Small-Small-Size High Energy-Efficient Current Sensing Front-End ③학술지명: IEEE Solid-State Circuits Letters ④권(호), 페이지: (6) 93-93 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연월: 2023.04 ⑦DOI번호(해당시):10.1109/LSSC.2023.3264499
초소형 저전력 VCO 기반 전류 센싱 회로						
9			이공계열	전기전자	저널 논문	①저자명: Jeong, H., Kim, S., Park, K., Jung, J., & Lee, K. J ②논문제목: A Ternary Neural Network Computing-in-Memory Processor with 16T1C Bitcell Architecture ③학술지명: IEEE Transactions on Circuits and Systems II: Express Briefs ④권(호), 페이지: 70(5), 1739-1743 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연월: 2023.04 ⑦DOI번호(해당시):10.1109/TCSII.2023.3265064
				회로설계		
3진법 기반 PIM 회로 설계						
10			이공계열	전기전자	학술대회 논문	①저자명: Lee, S. J., Jeong, Y. W., Cho, M. J., Kim, J. H., Kim, H. S., Bang, J. S., & Shin, S. U ②논문제목: A 95.3% 5V-to-32V Wide Range 3-Level Current Mode Boost Converter with Fully State-based Phase Selection Achieving Simultaneous High-Speed VCF Balancing and Smooth Transition ③학술지명: IEEE International Solid-State Circuits Conference (ISSCC) ④권(호), 페이지: pp. 446-448 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연월: 2023.02 ⑦DOI번호(해당시):10.1109/ISSCC42615.2023.10067321
				회로및시스템		
기존 모바일 기기에 쓰이는 전압변환장치인 컨버터의 구조는 매우 간단해 에너지 효율과 처리속도를 높이기 힘들었음. 제안된 반도체 회로는 전혀 다른 구조를 제시하면서 안정성을 높이는 방식으로 배터리의 전압을 효과적으로 전환해 에너지 효율은 높이고 처리 속도는 높임.						
11			이공계열	전기전자	학술대회 논문	①저자명: Jeong, Y. W., Lee, S. J., Kim, J. H., Cho, M. J., Kim, H. S., & Shin, S. U ②논문제목: A Scalable N-Step Equal Split SSHI Piezoelectric Energy Harvesting Circuit Achieving 1170% Power Extraction Improvement and 22nA Quiescent Current with a 1 μ H-to-10 μ H Low Q Inductor ③학술지명: ④권(호), 페이지: pp. 438-440 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1
				회로및시스템		

						⑥게재연월: 2023.02 ⑦DOI번호(해당시): 10.1109/ISSCC42615.2023.10067389
						압력을 통해 얻은 교류 전류를 전달하는 과정을 규칙적으로 등분해 에너지 손실을 줄이는 반도체 회로설계를 선보임. 이 덕분에 성능이 낮고 작은 소자를 사용해도 에너지 추출량을 증가할 수 있음. 상용화된 압전 에너지 하베스팅 칩에 비해 10배 이상 작은 부피로 에너지 추출량은 11.7배 향상시켜 전력과 크기, 가격 경쟁력을 모두 높인 반도체 회로 제작을 함.
			이공계열	전기전자 회로및시스템	저널 논문	①저자명: Jeon, Hyuntak, and Se-Un Shin ②논문제목: A Power/Hardware-Efficient SiPM Readout IC Embedded in a Boost Converter for Mobile Radiation Dosimeters ③학술지명: IEEE Transactions on Power Electronics ④권(호), 페이지: 38(1), 657-66 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연월: 2023.01 ⑦DOI번호(해당시): 10.1109/TPEL.2022.3205345
12						방사선 검출 시스템은 인간의 생명을 위협한 방사선으로부터 보호하기 위해 방사선 강도를 제공함. 그러나 이전의 휴대용 방사선 감지 시스템(모바일 방사선 도시미터) 구조는 다양한 서브시스템을 복잡한 회로로 설계해야 하는 문제가 있었습니다. 먼저 방사선 감지기는 상대적으로 높은 전압으로 구동되어야 하므로 배터리 전압을 받아들이고 높은 바이어스 전압을 생성할 수 있는 고효율 부스트 컨버터가 구현되어야 했습니다. 둘째, 방사선 감지기에서 생성된 아날로그 신호를 디지털 값으로 변환할 수 있는 정교한 센서 인터페이스 회로도 구현되어야 했습니다. 휴대용 방사선 도시미터의 복잡성을 줄이기 위해, 휴대용 방사선 도시미터용으로 파워 및 하드웨어 효율적인 방사선 감지 시스템 IC가 제안됩니다. 방사선 감지기로 사용되는 실리콘 광전자 곱셈관(SiPM)의 전류값은 SiPM을 바이어스하기 위한 전압을 규제하는 과정에서 부스트 컨버터의 제어 정보에서 감지됩니다. 이 임베디드 감지 기능 덕분에 별도의 센서 인터페이스 회로를 구현하고 운영하기 위한 추가 하드웨어 및 전력 소비가 필요하지 않으면서 충분한 방사선 감지 성능을 제공합니다. 구현된 방사선 감지 시스템 IC는 1kHz 신호 대역폭에서 0.217 μ A rms 입력에 대한 잡음 성능을 달성하며 최대 허용 선형 입력 전류 범위는 10mA입니다. 또한 제안된 DC-DC 부스트 컨버터는 리튬이온 배터리에서 SiPM을 구동할 때 효율이 72%인 충분히 높은 전압(약 27V)을 생성할 수 있습니다. 방사능 검사 소스(137Cs)와 함께 수행한 조사 테스트는 높은 에너지 방사성 입자가 존재할 때도 바이어스 전압이 잘 규제되는 것을 보여줍니다.
			이공계열	전기전자 회로및시스템	저널 논문	①저자명: Lee, S. H., Jeong, Y. W., Park, S. J., & Shin, S. U ②논문제목: A Rectifier-Reusing Bias-Flip Energy Harvesting Interface Circuit With Adaptively Reconfigurable SC Converter for Wind-Driven Triboelectric Nanogenerator ③학술지명: IEEE Transactions on Industrial Electronics ④권(호), 페이지: vol. 70, no. 8, pp. 8022-8031 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연월: 2023.08 ⑦DOI번호(해당시): 10.1109/TIE.2022.3220848
13						바람으로 움직이는 트라이보전기 나노발전기(WD-TENG)를 위한 에너지 하베스팅 인터페이스 회로가 제안되었음. WD-TENG에서 최대한의 전력을 추출하고 전력을 출력(배터리)에 효율적으로 전달하기 위해 정류기 재사용 바이어스 플립(RRBF) 기술과 다상 재구성 가능한 스위치드 캐패시터 컨버터(MRSCC)가 개발되었음. RRBF에서 정류기의 저측 스위치는 추가 구성 요소 없이 바이어스 플립의 스위치로 재사용됩니다. MRSCC는 곱셈 손실을 포함한 스위칭 손실을 감소시켜 배터리에 전력을 효율적으로 전달함. 또한 MRSCC는 적응형 변환 제어 및 다상 동작을 통해 배터리 전압이 2.7V에서 4.2V로 변화하더라도 주어진 과정에서 WD-TENG에서 최대 전력을 추출하도록 유지함. 제안된 기술 덕분에 출력으로 추출되는 최대 전력은 238 μ W이며 MRSCC의 피크 전력 전달 효율은 79.3%임.
			이공계열	전기전자 시스템	학술대회 논문	①저자명: Choi, N., Lee, S., Lee, Y., & Yang, S ②논문제목: Restoration of Hand-Drawn Architectural Drawings Using Latent Space Mapping With Degradation Generator
14						

						③학술지명: Proceedings of the IEEE/CVF Conference on Computer Vision and Pattern Recognition ④권(호), 페이지: pp. 14164-14172 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연월: 2023.06 ⑦DOI번호(해당시):
이 연구는 벡터 양자화 변이 오토인코더를 기반으로 한 새로운 복원 방법이 제안됨. 그림과 노이즈의 잠재 공간 표현을 학습하며, 이를 사용하여 소음이 섞인 그림을 정리된 그림으로 매핑하고 데이터 확장을 위해 진짜 소음이 있는 그림을 생성함. 제안된 방법은 문화재청에 보관된 그림에 적용됨. 복원된 그림은 상당한 품질 향상을 보여주며 정보에 대한 더 정확한 해석을 가능하게 함.						
15			이공계열	전기전자	학술대회 논문	①저자명: Park, J., Lee, S., & Lee, J. ②논문제목: NTT-PIM: Row-centric architecture and mapping for efficient number-theoretic transform on pim ③학술지명: In 2023 60th ACM/IEEE Design Automation Conference (DAC) ④권(호), 페이지: pp. 1-6 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연월: 2023.07 ⑦DOI번호(해당시):10.1109/DAC56929.2023.10247747
				시스템		
본 논문에서는 NTT-PIM을 제안함. 셀 어레이의 수정 없이 매우 제한적인 영역 예산과 같은 원칙을 기반으로 하지만, 애플리케이션의 특성에 최적화된 기능으로 NTT와 같이 매우 복잡한 응용 프로그램에 대한 최첨단 성능을 나타냄. 실험 결과는 NTT-PIM이 이전의 최고의 PIM 기반 NTT 가속기보다 뛰어난 런타임 성능을 보여줄 수 있으며, 면적과 전력 부담이 거의 없다는 것을 보여줌.						
16			이공계열	소프트웨어	저널 논문	①저자명: Han, Byeong-Ju, and Jae-Young Sim ②논문제목: Zero-shot learning for reflection removal of single 360-degree image ③학술지명: European Conference on Computer Vision. Cham: Springer Nature Switzerland, ④권(호), 페이지: pp. 533-548 ⑤공동저자 중 대표업적물 제출 참여교수 수: 1 ⑥게재연월: 2022.10 ⑦DOI번호(해당시): https://doi.org/10.1007/978-3-031-19800-7_31
기존의 반사 제거 방법은 주로 흐린 반사 아티팩트를 제거하는 데 중점을 두고 있어 심한 반사 아티팩트와는 작동하지 않는 경우가 많음. 그러나 많은 경우에 실제 반사 아티팩트는 충분히 날카롭고 강력하여 심지어 인간도 전송된 씬과 반사된 씬을 완전히 구별할 수 없음. 본 논문에서는 360도 이미지를 사용하여 이러한 어려운 반사 아티팩트를 제거하고자 함. 지도 학습에 대한 짝지어진 데이터 수집 부담과 서로 다른 데이터셋 간의 도메인 갭을 피하기 위해 제로샷 러닝 방법을 채택함. 먼저 반사 기하학을 기반으로 360도 이미지에서 반사된 씬의 참조 이미지를 찾아 네트워크를 안내하여 반사 이미지의 충실한 색상을 복원함. 어려운 반사 아티팩트를 보여주는 30개의 테스트 360도 이미지를 수집하고 제안된 방법이 기존의 최첨단 방법보다 360도 이미지에서 더 나은 성능을 보여준다는 것을 시연함.						

2. 연구의 국제화 현황

① 참여교수의 국제적 학술활동 참여 실적 및 현황

(1) 참여교수의 국제적 학술활동 참여 실적 및 현황

본 교육연구단 참여교수의 국제적 학술활동 중 질적 우수성을 나타내는 하이라이트 활동 내용을 다음과 같이 정리하였다.

- 정지훈 교수: IEEE ECCE2023 Topic Chair, IEEE PELS Conference Organizer Forum 회원, IEEE ECCE-Asia ICPE2023 Topic Chair, Journal of Power Electronics (JPE) Editor, EAPPC&BEAMS2022 Power Electronics TPC, IEEE JESTPE Associate Editor, S2PC International Workshop Korean Organizer, APECC Board Member, IEEE PELS Technical Committee Member (TC2, TC6, TC9), IEEE IAS Asia Liaison Member, IEEE Senior Member (PELS, IES, IAS, PES) 로 활동하였음
- 정지훈 교수: 일본 니가타현 나가오카시 나가오카대학교 (Nagaoka University of Technology)에서 State-of-Art Power Electronics Research in APIPEL을 주제로 초청 강연하였음
- 김명수 교수: IEEE EDTM 2023 Technical Committee Member 로 활동하였음
- 이규호 교수: IEEE DATE Technical Program Committee Member, IEEE A-SSCC Technical Program Committee Member, IEEE A-SSCC Student Design Contest Representative Member, IEEE ISOCC Technical Program Committee Member, IEEE ASP-DAC Technical Program Committee Member, IEEE ICEIC Organizing Committee Member, IEEE Senior Member 로 활동하였음
- 김성진 교수: IEEE ISSCC Technical Program Committee Member로 활동하였음
- 이종원 교수 : OPTICA CLEO Pacific Rim 2024 Technical Committee Member로 활동하였음
- 윤희인 교수 : 2023 IEEE International Solid-State Circuits Conference에 TPC member로 활동하였음

(2) 향후 추진계획

국제 학술대회 참여 및 초청강연, 기조연설 등의 활동을 활성화 할 계획임.

② 국제 공동연구 실적

1) <표 3-6> 최근 1년간 국제 공동연구 실적

연번	공동연구 참여자		상대국 /소속기관	국제 공동연구 실적	DOI 번호/ISBN 등 관련 인터넷 link 주소
	교육연구단 참여교수	국외 공동연구자			
1		Fadi Kurdahi	미국/University of California	D) Training-Free Stuck-At Fault Mitigation for ReRAM-Based Deep Learning Accelerators 에 관한 주제를 IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems에 게재	10.1109/TCAD.2022.3222288

③ 외국 대학 및 연구기관과의 연구자 교류 실적 및 계획

교류 실적

- 시스템 반도체 혁신을 위한 글로벌 기술 네트워킹 주제로 해외석학, 중견, 신진과학기술자 및 BK 사업단 교수진 40여명 규모의 국제공동워크샵 행사 (2022 BrainLink X-Lab Day) 진행하여 University of Texas at Austin 의 Prof. Deji Akinwande, University of California, SanDiego의 Prof. Andrew B. Kahng 등 세계적 교

육/연구기관과 교류할 수 있는 기회를 제공하였음. 세계 최고 수준 연구자들이 2박 3일간 한 곳에 모여 심도있는 연구내용을 공유하고 인사이트를 나누며, 연구 인적 네트워크를 만들며, 시스템 반도체를 주제로 BK사업단 연구인력과 해외 연구기관과의 인력교류를 활발히 지원하였으며, 선진기술 습득 및 글로벌 연구인력 양성을 위한 연구 협력 및 교류를 더욱 더 활발히 지속할 계획임.

- 정지훈 교수: IEEE ECCE2023 Topic Chair, IEEE PELS Conference Organizer Forum 회원, IEEE ECCE-Asia ICPE2023 Topic Chair, Journal of Power Electronics (JPE) Editor, EAPPC&BEAMS2022 Power Electronics TPC, IEEE JESTPE Associate Editor, S2PC International Workshop Korean Organizer, APECC Board Member, IEEE PELS Technical Committee Member (TC2, TC6, TC9), IEEE IAS Asia Liaison Member, IEEE Senior Member (PELS, IES, IAS, PES) 로 활동하였음
- 정지훈 교수: 일본 니가타현 나가오카시 나가오카대학교 (Nagaoka University of Technology)에서 State-of-Art Power Electronics Research in APIPEL을 주제로 초청 강연하였음
- 김명수 교수: IEEE EDTM 2023 Technical Committee Member 로 활동하였음
- 이규호 교수: IEEE DATE Technical Program Committee Member, IEEE A-SSCC Technical Program Committee Member, IEEE A-SSCC Student Design Contest Representative Member, IEEE ISOC Technical Program Committee Member, IEEE ASP-DAC Technical Program Committee Member, IEEE ICEIC Organizing Committee Member, IEEE Senior Member 로 활동하였음
- 김성진 교수: IEEE ISSCC Technical Program Committee Member로 활동하였음
- 이종원 교수 : OPTICA CLEO Pacific Rim 2024 Technical Committee Member로 활동하였음
- 윤희인 교수 : 2023 IEEE International Solid-State Circuits Conference에 TPC member로 활동하였음

계획

- 국제화 역량 강화를 위한 해외석학 초빙 진행 중. 2024년 3월 중 국제적으로 저명한 스탠퍼드 Philip Wong 교수를 초빙하여 학회 진행 및 세미나를 진행할 예정이며, 학생들의 공동지도에 적극적으로 해외석학을 활용함으로써 교과과정의 다변화 및 연구 분야 확장에 많은 노력을 가할 예정임.

□ 산학협력 대표 우수성과

(1) 교육연구단 산학협력 대표 창업 성과

○ 양승준 교수

- (주) 세이프에이아이 솔루션즈 창업 (자본금: 5,000천원, 창업연도: 2019년, 창업기술명: 객체 제거를 통한 이미지 처리 및 장치)

- 작업자를 제외한 작업장 영상을 취득하는 기술 (주) 세이프에이아이 솔루션에 기술이전 1건 진행 중. 한국조선해양과 협업하여 미포조선 등에 작업자 제외 영상 취득 시스템 적용하여 파이럿 테스트 진행 중. 작업자 개인 정보 유출 등을 민감하게 고려하고 있는 작업장에 카메라 시스템 적용하여 안전 모니터링 및 공정 진행 상황 모니터링 가능하게 하는 기술로 인정받아 한국조선해양 그룹 관계사에 확산 적용 검토 진행 중.

(2) 교육연구단 산학협력 대표 특허 성과

○ 김경록 교수

- 특허 등록: 10건 (미국 1건, 일본 3건, 대한민국 6건), 특허 출원: 5건 (대한민국 5건)

- 실리콘 링 FET 어레이 능동 안테나 장치로, 2개의 게이트에 의해 공진주파수 조절 및 광원의 분극 정보 획득을 가능케 함

- 테라헤르츠 파 검출을 위한 성능인자가 독립적인 일체형 전계효과 트랜지스터-안테나 융합소자로, 전계효과트랜지스터의 게이트를 안테나로 활용하여 테라헤르츠파를 검출 가능케 함

- 전계효과 트랜지스터상의 메타표면 집합에 의한 능동안테나 장치로, 버랙터 다이오드를 통해 오피컬 밴드갭을 능동적으로 조정할 수 있음

- TRISTOR 소자 제조 방법을 제시하여, CFET 기반 고집적 저전력 삼진 인버터 및 제조방법을 통하여 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함

- 터너리 SRAM (TRITCELL™)- 8T T-SRAM으로, 기존 이진 8T SRAM과 같은 공정 및 면적을 가지면서 3진 메모리 셀 동작을 할 수 있는 삼진 SRAM 설계법 확보를 통하여 T-SRAM array/macro 설계 및 3진 정보 저장 및 읽기에 적합한 고성능/저전력의 새로운 주변 회로들을 제작 및 설계 IP 확보 가능하게 하였으며, 및 로직-인-메모리 향 신개념 기능성 3차원 메모리 아키텍처 연구로 확장시켰다는 점에서 우수성을 입증함

- TUNNEL FET 형태의 TERNARY CMOS 제조 방법으로, 터널 전계효과트랜지스터 구조의 정전류 형성층 통하여 드레인과 기판 사이에 게이트 전압으로부터 독립적인 정전류를 형성하며, 기존 TFET 구조체와 같은 구조의 삼진 인버터 제작 방법 제안함으로써 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함

- T-CMOS 기반의 3진 가중치 셀 회로 설계 방법으로, T-CMOS를 기반으로 하는 가중치 회로 설계를 통해, 고 에너지 효율 AI 연산 가속기 단일 셀로서의 우수성을 입증함

- T-CMOS 기반의 TCAM 회로 설계 방법으로, 타 설계 기술은 3진 정보 저장을 위해 두개의 bitcell을 필요로하나, 우리는 bitcell과 동일면적의 단일 T-SRAM cell (TritCell™) 하나만 있어도 되며 기존 TCAM 개비 필요 소자 수 감소(16T-->10T) 및 Off 상태 수준의 전류로 저장 동작하므로 소모전력 대폭 절감하여 우수성을 입증함

- 탄소나노튜브 기반의 3진수 논리회로 설계 방법으로, CNTFET 기반 고집적 삼진 인버터 및 제조방법을 통하여 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함

○ 정지훈 교수

- 특허 출원: 6건 (대한민국 6건)
- 전류형 DAB 컨버터를 효율적으로 구동할 수 있음
- Fault 상황에서도 멀티포트 컨버터의 비동조화를 달성할 수 있음
- 고출력 후판 가열용 유도가열기를 모듈화 시켜 산업계에 쉽게 적용될 수 있음
- 후판 가열용 유도가열기를 효율적으로 고출력 할 수 있음
- 포트 간 커플링을 최소화하여 컨버터의 동특성을 개선 할 수 있음
- LVDC 그리드에서의 큰 돌입 전류를 특허를 통해 저감할 수 있음

○ 이종원 교수

- 특허 출원 : 1건 (미국 1건), 특허 등록 1건 (대한민국 1건)
- 전기적으로 반사파의 위상변조가 가능한 메타표면을 기반으로한 광대역 파장관 개발 및 제조 방법
- 전기적으로 비선형 광학 반응의 진폭 및 위상을 변조할 수 있으며 이를 통해 능동 파면 제어가 가능한 메타표면 개발 및 제조 방법

○ 김성진 교수

- 특허 출원 : 1건 (대한민국 1건), 특허 등록 3건 (대한민국 2건, 미국 1건)
- 고정 전류가 없어 전력 소모가 매우 작은 VCO 양자화기를 이용하여 전류 신호를 디지털로 변환해 주는 회로 제시
- 배양된 신경 세포로부터 나오는 작은 전기 신호를 time-division multiplexing 방식으로 측정할 수 있는 다중 전극 시스템 구조 및 동작 원리로 적은 수의 리드아웃 회로로 많은 수의 전극으로부터 신경 세포 신호를 읽어낼 수 있는 장점이 있음

○ 이종은 교수

- 특허 출원 : 6건 (미국 3건, 대한민국 3건)
- 선형 0-중심 대칭 코드의 효율적인 하드웨어 구현 기법
- 비선형 저항성 소자 어레이의 비이상성을 극복하는 오프라인 학습 기법
- 코드북 양자화 가중치를 갖는 뉴럴 네트워크를 위한 데이터 비사용 양자화 알고리즘
- 암호화 가속을 위한 PROCESSING IN MEMORY 아키텍처
- 신경망 가속기에서 부분합 누적기의 정밀도를 낮추는 기법

○ 양승준 교수

- 특허 출원 : 7건 (대한민국 7건)
- 학습 필요없는 (zero-shot) 크레인 후크 높이 측정 기법
- 생성 기법 기반 노이즈 제거 기법의 적응적 적용 기법
- 3차원 공간 표현 및 압축 기법
- 3차원 공간 기하복잡도에 따른 적응적 표현 및 압축 기법
- 학습 필요 없는 (zero-shot) 크레인 이상 동작 상황 감시 방법
- 생산 라인에서 추가 가능한 분류기 학습 기법 (continual learning)
- 학습 필요 없는 (zero-shot) 표면 이상 검출 방법

(3) UNIST 산학협력단 창업인재육성 프로그램

○ 창업형 인재 육성을 위한 프로그램 지원

- 공공기술기반 시장연계창업탐색 지원사업 운영
 - 공공연구성과를 기반으로 창업하고자 하는 대학 소속 석·박사 과정 재학생, Post-Doc 대상
 - 기초창업교육, 실천창업교육(美 NSF 아이코어 프로그램을 활용한 미국 현지 집중 교육)
 - 창업탐색비(시제품제작, 재료비, 교육비, 여비 등 3천만원 내외) - 분야별 심화 멘토링 및 교육 등

- Univ of California - Davis 경영학과 창업 교육 협업 방안 논의
- 산학협력 및 창업 인재 육성 프로그램 협력방안 협의

(4) 신설 프로그램 운영

- 산학 연계 인력양성 프로그램 운영

(5) 산학협력과제 기반 인적/물적 교류 실적

(a) 삼성전자 반도체 디바이스솔루션(DS) 전략산학과제 (2022.05.01~) 대표적 글로벌 반도체 기업인 삼성전자 DS 부문과의 인적네트워크 형성을 위한 전략적 산학과제로서 참여교수의 실적은 다음과 같다.

- ① 과제명: 금속-2D 물질 접촉 저항 최소화를 통한 고성능 RF 트랜지스터 개발 (PI: 김명수 교수) - 과제기간: 2022.05.01~2025.04.30
- ② 과제명: RF소자/회로의 성능 및 열화 특성 예측을 위한 Compact Model 개발 (PI: 김경록 교수) - 과제기간: 2022.05.01~2025.04.30
- ③ 과제명: A Hierarchical Processing-in-Memory Architecture for Ultra-Low-Power AI Applications (PI: 이규호 교수) - 과제기간: 2022.05.01~2025.04.30
- 초저전력 인공지능 응용을 위한 Processing-in-Memory 구조를 계층적으로 진행하여 아날로그/디지털 혼성회로 기반의 차세대 컴퓨터 구조 개발
- ④ 과제명: 모바일 기기용 LiDAR를 위한 저전력 초소형 dToF 센서 구조 연구 (PI: 김성진 교수) - 과제기간: 2022.05.01~2025.04.30

(b) 기타 산업체 산학협력 과제기반 인적/물적 교류 실적

- DRAM PIM을 위한 Soft-logic ALU 및 Multi-bank DRAM 컨트롤러 설계 (PI: 이규호 교수) - 관련 기업명: 삼성전자
- 과제기간: 2021.06.01~2024.05.31
- DRAM 공정을 활용한 차세대 컴퓨터 구조인 Processing-in-Memory 아키텍처의 구현을 통해 높은 에너지 효율의 인공지능 프로세서 개발함
- 디스플레이 탑재 MIMO 레이다 및 RF Gesture 센싱 기술 연구 (PI: 변강일 교수, 참여교수: 이규호 교수) - 관련 기업명: 삼성디스플레이
- 과제기간: 2022.03.01~2023.02.28
- 디스플레이에 탑재된 배열 레이다 안테나를 기반으로 Hand Gesture Recognition을 위한 인공지능 알고리즘, 모바일 컴퓨팅 플랫폼, 가속기 구조 개발
- OAM기반 통신시스템 개발을 위한 무한 Capacity 가능성 연구 (PI: 이종원 교수) - 관련 기업명: 삼성전자
- 과제기간: (1차) 2018.09.01~2022.02.28; (2차) 2022.06.01~2024.05.31
- 다중 OAM 모드 발생 및 검출 시스템 개발 및 E-band 근거리 통신 시스템 개발
- Humanless 영상기반 내업실적 인식기술 개발 (PI: 양승준 교수) - 관련 기업명: 한국조선해양
- 과제기간: 2022.02.01~2022.10.31
- 작업자 개인 정보 보호 영상 취득 및 이를 이용한 선박 제작 실적 인식 기술 개발
- AI 기반 혼재 제품 표면 품질 검사 시스템 개발 (PI: 양승준 교수) - 관련 기업명: 한국물드
- 과제기간: 2022.03.01~2023.02.28
- 다수의 생산 제품을 인식하고 부제별 표면 품질을 검사하는 AI 기반 자동 검사 시스템 개발
- Pattern PCB를 적용한 SiC 기반 IH Inverter 개발 (PI: 정지훈 교수) - 관련 기업명: 엘지전자(주) - 과제기간: 2021.12.17~2022.09.30
- IH 시스템에서 PCB 코일을 활용하기 위한 고주파 SiC 인버터 시스템 개발 진행

- 전기차용 양방향 다채널 컨버터 시스템 (PI: 정지훈 교수) - 관련 기업명: (주)코렌스이엠
- 과제기간: 2022.03.14-2022.12.31
- 전기차의 OBC와 LDC용 양방향 전력변환장치를 개발 진행

1. 참여교수 산학협력 역량

1.1 연구비 수주 실적

<표 4-1> 최근 1년간(2022.9.1.~2023.8.31.) 이공계열 참여교수 1인당 국내외 산업체 및 지자체 연구비 수주 실적

항 목	수주액(천원)		
	3년간(2017.1.1.-2019.12.31.) 실적 (선정평가 보고서 작성내용)	최근 1년간(2022.9.1.~2023.8.31.) 실적	비고
국내외 산업체 연구비 수주 총 입금액	3,319,252.127	1,442,533,000	
지자체 연구비 수주 총 입금액	118,900	0	
이공계열 참여교수 수	13	13	
1인당 총 연구비 수주액	264,473.2405	110,964,077	

1.2 특허, 기술이전, 창업 실적의 우수성

연번	교수 성명	전공분야	세부전공분야	실적 구분	특허,기술이전, 창업 상세내용
	특허, 기술이전, 창업 실적의 우수성				
1		전기전자 공학	반도체소자/ 회로	특허 (등록)	①발명자: 김경록, 류민우, 장이산, 안상호 ②특허명: 실리콘 링 FET 어레이 능동 안테나 장치 ③출원/등록국가: 일본 ④출원/등록번호: 7244156 ⑤출원/등록연도: 23.03.13
	2개의 게이트에 의해 공진주파수 조절 및 광원의 분극 정보 획득을 가능케 함				
2		전기전자 공학	반도체소자/ 회로	특허 (등록)	①발명자: 김경록, 류민우, 장이산, PATELRAMESH, 안상호 ②특허명: 테라헤르츠 파 검출을 위한 성능인자가 독립적인 일체형 전계효과 트랜지스터-안테나 융합소자 ③출원/등록국가: 일본 ④출원/등록번호: 7244139 ⑤출원/등록연도: 23.03.13
	전계효과트랜지스터의 게이트를 안테나로 활용하여 테라헤르츠파를 검출 가능케 함				
3		전기전자 공학	반도체소자/ 회로	특허 (등록)	①발명자: 김경록, 정재원, 최영은, 김우석 ②특허명: TRISTOR 소자 제조 방법 ③출원/등록국가: 일본 ④출원/등록번호: 7335376 ⑤출원/등록연도: 23.08.21
	CFET 기반 고집적 저전력 삼진 인버터 및 제조방법을 통하여 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함				
4		전기전자 공학	반도체소자/ 회로	특허 (등록)	①발명자: 김경록, 류민우, 장이산, 안상호 ②특허명: 전계효과 트랜지스터상의 메타표면 집합에 의한 능동안테나 장치 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2543397 ⑤출원/등록연도: 23.06.09
	버랙터 다이오드를 통해 유틸리티 밴드갭을 능동적으로 조정할 수 있음				
5		전기전자 공학	반도체소자/ 회로	특허 (등록)	①발명자: 김경록, 정재원, 최영은 ②특허명: 터너리 SRAM (TRITCELL™)- 8T T-SRAM ③출원/등록국가: 미국 ④출원/등록번호: 11727988 ⑤출원/등록연도: 23.08.15
	기존 이진 8T SRAM과 같은 공정 및 면적을 가지면서 3진 메모리 셀 동작을 할 수 있는 삼진 SRAM 설계법 확보를 통하여 T-SRAM array/macro 설계 및 3진 정보 저장 및 읽기에 적합한 고성능/저전력의 새로운 주변 회로들을 제작 및 설계 IP 확보 가능하게 하였으며, 및 로직-인-메모리 향 신개념 기능성 3차원 메모리 아키텍처 연구로 확장시켰다는 점에서 우수성을 입증함				
6		전기전자	반도체소자/ 회로	특허	①발명자: 김경록, 류민우, 장이산, PATELRAMESH, 안상호

		공학	회로	(등록)	②특허명: 테라헤르츠 파 검출을 위한 성능인자가 독립적인 일체형 전계효과 트랜지스터-안테나 융합소자 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2505015 ⑤출원/등록연도: 23.02.24
전계효과트랜지스터의 게이트를 안테나로 활용하여 테라헤르츠파를 검출 가능케 함					
7		전기전자 공학	반도체소자/ 회로	특허 (등록)	①발명자: 김경록, 장지원, 정재원, 최영은, 김우석 ②특허명: TUNNEL FET 형태의 TERNARY CMOS 제조 방법 ③출원/등록국가: 일본 ④출원/등록번호: 10-2528471 ⑤출원/등록연도: 23.04.27
터널 전계효과트랜지스터 구조의 정전류 형성층 통하여 드레인과 기판 사이에 게이트 전압으로부터 독립적인 정전류를 형성하며, 기존 TFET 구조체와 같은 구조의 삼진 인버터 제작 방법 제안함으로써 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함					
8		전기전자 공학	반도체소자/ 회로	특허 (등록)	①발명자: 김경록, 정재원, 최영은, 김우석, 김명 ②특허명: T-CMOS 기반의 3진 가중치 셀 회로 설계 방법 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2567030 ⑤출원/등록연도: 23.08.09
T-CMOS를 기반으로 하는 가중치 회로 설계를 통해, 고 에너지 효율 AI 연산 가속기 단일 셀로서의 우수성을 입증함					
9		전기전자 공학	반도체소자/ 회로	특허 (등록)	①발명자: 김경록, 정재원, 최영은, 김우석 ②특허명: T-CMOS 기반의 TCAM 회로 설계 방법 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2497837 ⑤출원/등록연도: 23.02.03
타 설계 기술은 3진 정보 저장을 위해 두개의 bitcell을 필요로하나, 우리는 bitcell과 동일면적의 단일 T-SRAM cell (TritCell™) 하나만 있어도 되며 기존 TCAM 개비 필요 소자 수 감소(16T-->10T) 및 Off 상태 수준의 전류로 저장 동작하므로 소모전력 대폭 절감하여 우수성을 입증함					
10		전기전자 공학	반도체소자/ 회로	특허 (등록)	①발명자: 김경록, 정재원, 최영은, 김우석, 전재현 ②특허명: 탄소나노튜브 기반의 3진수 논리회로 설계 방법 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2520629 ⑤출원/등록연도: 23.04.06
CNTFET 기반 고집적 삼진 인버터 및 제조방법을 통하여 향후 Ternary CMOS가 초저전력 반도체 시장을 이끌어 나가기 위해서, 본 발상 및 이를 적용한 설계, 공정에 대한 지적재산 확보했다는 점에서 우수성을 입증함					
11		전기전자 공학	반도체소자/ 회로	특허 (출원)	①발명자: 김경록, 송유빈, 류민우, 안상효, 김민재 ②특허명: 할로 이온 주입 공정 중 발생하는 불균일한 계면 트랩 밀도 분포 모델

					③출원/등록국가: 대한민국 ④출원/등록번호: 10-2023-0103169 ⑤출원/등록연도: 23.08.07
반도체 계면 트랩에 의한 노이즈 예측의 정확성을 높일 수 있음					
12	전기전자 공학	반도체소자/ 회로	특허 (출원)		①발명자: 김경록, 김민재, 류민우, 안상효, 송유빈 ②특허명: 파장 이하의 해상도를 위한 실리콘 기반 테라헤르츠 근접장 검출기 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2023-0085301 ⑤출원/등록연도: 23.06.30
어퍼처 크기 디자인 효과로 파장 이하 분해능을 가능케 할 수 있음					
13	전기전자 공학	반도체소자/ 회로	특허 (출원)		①발명자: 김경록, 최영은, 김우석, 김명 ②특허명: T-CMOS 기반의 NAND TYPE TCAM 회로 설계 방법 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2022-0184932 ⑤출원/등록연도: 22.12.26
삼진 메모리 셀 기반한 TCAM 장치에서 NAND-TYPE T-CMOS 기반의 TCAM 회로 설계를 통해 TCAM 회로의 에너지 효율과 면적 효율을 증가시킬 수 있으며 이를 적용한 회로 설계에 대한 지적재산 확보했다는 점에서 우수성을 입증함					
14	전기전자 공학	반도체소자/ 회로	특허 (출원)		①발명자: 김경록, 김우석, 최영은, 김명 ②특허명: T-CMOS 기반 균형 3진 전가산기 및 균형 3진 곱셈기 회로 설계 방법 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2022-0184933 ⑤출원/등록연도: 22.12.26
기존의 2진수 인버터와 같이 2개의 소자로 3진수 인버터 구현이 가능하며, 누설전류를 이용한 초절전 동작이 가능한 T-CMOS 소자를 바탕으로 삼진 논리 게이트 및 이진-삼진, 삼진-이진 컨버터 회로를 설계하여 기존 2진수 논리 회로가 갖는 회로 복잡도 문제와 전력 소모 문제를 동시에 해결하여 초절전 3진 연산 시스템을 제공할 수 있다는 점에서 실적의 우수성을 입증함.					
15	전기전자 공학	반도체소자/ 회로	특허 (출원)		①발명자: 김경록, 김명, 최영은, 김우석 ②특허명: 삼진메모리셀 및 이를 포함하는 메모리내 삼진곱 연산장치 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2022-0184931 ⑤출원/등록연도: 22.12.26
3진으로 곱 연산을 시행하면서 3진 메모리 역할도 수행가능한 프로세싱 인 메모리 셀					
16	전기전자 공학	전력전자	특허 (출원)		①발명자: Geun-Wook Kim, Jee-Hoon Jung, Sung-young Koo and Ki-Wook Lee ②특허명: Control Method of Induction Heater for Heavy Metal Plate Heating ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2572531 ⑤출원/등록연도: 23.08.25
전류형 DAB 컨버터를 효율적으로 구동할 수 있음					

17	전기전자 공학	전력전자	특허 (출원)	①발명자: Chang-Woo Yun, and Jee-Hoon Jung ②특허명: Multiport Converter Combined Cascading Common Leg FSBB Converter and Relay Circuit Employing Power Decoupling ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2508019 ⑤출원/등록연도: 23.05.06
				Fault 상황에서도 멀티포트 컨버터의 비동조화를 달성할 수 있음
18	전기전자 공학	전력전자	특허 (출원)	①발명자: Chang-Woo Yun, and Jee-Hoon Jung ②특허명: Multiport Converter Employing 3 Legs Full Bridge Converter ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2508013 ⑤출원/등록연도: 23.05.06
				고출력 후판 가열용 유도가열기를 모듈화 시켜 산업계에 쉽게 적용될 수 있음
19	전기전자 공학	전력전자	특허 (출원)	①발명자: Hyun-Jun Choi, and Jee-Hoon Jung ②특허명: Enhanced Control Method of Current-fed Dual Active Bridge Converter for Improving Power Conversion Efficiency ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2485219 ⑤출원/등록연도: 23.01.02
				후판 가열용 유도가열기를 효율적으로 고출력 할 수 있음
20	전기전자 공학	전력전자	특허 (출원)	①발명자: Kyung-Wook Heo, and Jee-Hoon Jung ②특허명: Buck converter for inrush current reduction ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2484397 ⑤출원/등록연도: 22.12.29
				포트 간 커플링을 최소화하여 컨버터의 동특성을 개선 할 수 있음
21	전기전자 공학	전력전자	특허 (출원)	①발명자: Mina Kim, and Jee-Hoon Jung ②특허명: Power Control Method of Multi-Port Converter including Interleaved Boost Converter ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2438890 ⑤출원/등록연도: 22.08.29
				LVDC 그리드에서의 큰 돌입 전류를 특허를 통해 저감할 수 있음
22	전기전자 공학	소자	특허 (등록)	①발명자: 이종원, 정형주 ②특허명: 광 위상변조를 기반으로 한 광대역 파장판 소자 및 그 제조방법 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2519188 ⑤출원/등록연도: 23.04.06
				다중양자우물구조의 거대 전기광학현상 및 플라즈모닉 공진구조를 결합해 인가전압에 따른 국소 위상제어가 가능한 소자를 제안했고, 이를 통해 중적외선 영역의 광대역 파장판 소자로 활용할 수 있음을 제안함.

23	전기전자 공학	회로	특허 (등록)	①발명자: 김성진, 박지호 ②특허명: LOW POWER MODULATOR WITH VCO QUANTIZER ③출원/등록국가: 미국 ④출원/등록번호: 11742871 ⑤출원/등록연도: 23.08.29
				고정 전류가 없어 전력 소모가 매우 작은 VCO 양자화기를 이용하여 전류 신호를 디지털로 변환해주는 회로 제시
24	전기전자 공학	회로	특허 (등록)	①발명자: 김성진, 차지형 ②특허명: 신경세포 신호 측정을 위한 다중 전극 시스템 및 그의 동작 방법 ③출원/등록국가: 대한민국 ④출원/등록번호: 10-2565004 ⑤출원/등록연도: 23.08.03
				배양된 신경 세포로부터 나오는 작은 전기 신호를 time-division multiplexing 방식으로 측정할 수 있는 다중 전극 시스템 구조 및 동작 원리로 적은 수의 리드아웃 회로로 많은 수의 전극으로부터 신경 세포 신호를 읽어낼 수 있는 장점이 있음

1.3 산학협력을 통한 (지역)산업문제 해결 실적의 우수성

<표 4-3> 최근 1년간(2022.9.1.~2023.8.31.) 참여교수 (지역)산업문제 해결 대표실적

연번	참여교수명	연구자등록번호	세부전공분야	(지역)산업문제
	실적의 적합성과 우수성			
1			반도체 소자	(주)현대공업에서 개발중인 전도성 폼 기반 소프트 스위치 구현
	수요기업에서 개발중인 전도성 폼 기반 새로운 산업 응용처 검증			
2			전력	조선소에서 철판 용접 시 Pre-heating에 사용할 수 있는 고효율 유도가열기 개발 필요
	중소기업청 산학연구과제를 통한 시제품의 원천기술 개발			
3			회로	근접 거리 측정을 위한 Flash LiDAR 센서 개발
	산학 과제를 통해 중소기업에서 요구하고 있는 근접 거리 측정용 Flash LiDAR 센서를 개발하고 성능을 검증함			
4			신호처리	인테리어에 적합한 화회 추천 기법 개발
	image to text, text to image 기술 이용 인테리어 분석 및 회회 추천 기술 개발			
5			신호처리	절삭 공구 불량 검출 기법 개발
	학습 필요 없는 (zero-shot) 절삭 공구 불량 검출 기술 개발			

2. 산학 간 인적/물적 교류

2.1 산학 간 인적/물적 교류 실적과 계획

- 과제 기반 향후 계획
 - Automatic Guided Vehicle 관련 기술 개발 협의
 - 관련 기업명: (주) 에스아이에스
 - 자율주행 시스템을 도입하여 물류플랜에 따라 별도의 가이드 없이 장애물이나 작업자를 인식하여 안전하게 공장내 물류를 이송하는 시스템
 - 현 기술 수준 분석을 통한 단기/장기 개발 필요 기술 도출
 - AI 기술 및 3진법 반도체 기술을 도입하여 개선 가능한 기술 검토
 - 수소 전지 생산 관련 기술 개발 협의
 - 관련 기업명: (주) 한맥에너지 솔루션즈
 - 수소전지 주요 불량 발생 프로세스 검토 후 현재 불량 관정이 불가능한 5개 프로세스 정의
 - AI 및 비전 기술 적용하여 불량 검출 가능한지 검토 진행 중
- 지자체 및 지역사회와의 교류 계획
 - 인공지능 자율제조 클러스터 사업 기획 참여
 - 울산 및 경남 지역 제조 인프라 노후화에 따른 문제 해결 방안 검토
 - 지능형 반도체의 자율제조 시스템 적용 방안 검토 및 관련 사업 기획 진행 예정